

目 录

1 设计简介	1
2 总体方案论证与设计	1
2.1 主控模块的选型和论证	1
2.2 显示模块的选型和论证	1
2.3 放大电路的选型和论证	2
2.4 系统整体设计概述	2
3.系统硬件电路设计	2
3.1 主控模块	2
3.1.1 STC89C52 单片机主要特性	3
3.1.3 单片机最小系统设计	6
3.2 LCD 液晶显示器简介	7
3.2.1 液晶原理介绍	7
3.2.2 液晶模块简介	7
3.2.3 液晶显示部分与 STC89C52 的接口	8
3.3 三极管放大电路设计	9
3.4 整形模块设计	10
3.4.1 施密特触发器芯片介绍	10
3.4.2 74HC14 电路设计	11
3.5 分频模块设计	11
3.5.1 74HC390 芯片介绍	11
3.5.2 74HC390 分频电路设计	12
4.系统软件设计	12
4.1 系统软件总体设计	12
4.2 程序设计原理	14
5.系统调试	15
5.1 硬件调试	15
5.2 软件调试	15
6.设计小结	16
参考文献	17
附录 1 原理图	18
附录 2 系统仿真图	19
附录 3 元件清单	20
附录 4 系统源程序	21

基于 51 单片机数字频率计设计与制作

1 设计简介

本产品设计制作一个基于单片机的频率计。能实现以下几种功能：

(1) 能够对 1HZ 对 10MHZ 正弦波、三角波、方波信号等周期信号的频率进行测量

(2) 系统能够把测量信号的频率和周期显示在液晶屏幕上。

2 总体方案论证与设计

根据所要实现的功能划分，系统一共需要以下几个模块：主控模块、显示模块、时钟模块、温度检测模块，下面就针对这几个模块的选型和论证进行讨论。

2.1 主控模块的选型和论证

方案一：

采用 MSP430 系列单片机，该单片机是 TI 公司 1996 年开始推向市场的一种 16 位超低功耗的混合信号处理器。其内部集成了很多模拟电路、数字电路和微处理器，提供强大的功能。不过该芯片昂贵不适合一般的设计开发。

方案二

采用 51 系列的单片机，该单片机是一个高可靠性，超低价，无法解密，高性能的 8 位单片机，32 个 I/O 口，且 STC 系列的单片机可以在线编程、调试，方便地实现程序的下载与整机的调试。

因此选用方案二中的 51 系列单片机作为主控芯片。

2.2 显示模块的选型和论证

方案一：

采用点阵式数码管显示，点阵式数码管是由八行八列的发光二极管组成，对于显示文字比较合适，如采用在显示数字显得太浪费，且价格也相对较高，所以不用此种作为显示。

方案二：

采用 LED 数码管动态扫描，LED 数码管价格虽适中，对于显示数字也最合适，而且采用动态扫描法与单片机连接时，占用单片机口线少。但是由于数码管动态扫描需要借助 74LS164 移位寄存器进行移位，该芯片在电路调试时往往有很多障碍，所以不采用 LED 数码管作为显示。

方案三：

采用 LCD 液晶显示屏，液晶显示屏的显示功能强大，可显示大量文字，图形，显示多样，清晰可见，对于本设计而言一个 LCD1602 的液晶屏即可，价格也

还能接受，需要的借口线较多，但会给调试带来诸多方便。

所以本设计中方案三中的 LCD1602 液显示屏作为显示模块。

2.3 放大电路的选型和论证

方案一：

采用集成运放作为放大电路，该电路只需要在外部配置少量电阻电容则能完成放大功能，十分方便设计，但是本设计需要放大 1HZ 到 10MHZ 的信号，通频带比较宽，因此对集成运放的要求较高，一般能处理宽带信号的集成运放成本比较高。

方案二：

采用三极管或者场效应管作为放大电路，三极管放大电路所需要原件较为简单容易购置，而且电路较为成熟，三极管的价格也十分低廉，而且三极管电路性能优越，是作为一个低成本的放大电路的不二之选。

所以本设计中选用三极管为放大电路中使用。

2.4 系统整体设计概述

本系统以单片机为控制核心，对系统进行初始化，主要完成液晶显示、频率测量、放大整形滤波等功能的控制，起到总控和协调各模块之间工作的作用。

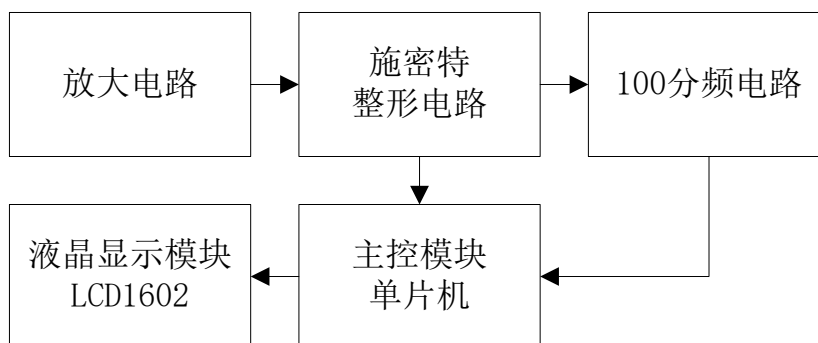


图 2-1 系统结构框图

本系统结构如图 2-1 所示，本设计可分为以下模块：三极管放大电路、整形电路、分频电路、液晶模块。下面对各个模块的设计方案逐一进行论证分析。

3. 系统硬件电路设计

3.1 主控模块

主控模块模块在整个系统中起着统筹的作用，需要检测键盘，温度传感器等各种参数，同时驱动液晶显示相关参数，在这里我们选用了 51 系列单片机中的 STC89C52 单片机作为系统的主控芯片。

51 系列单片机最初是由 Intel 公司开发设计的，但后来 Intel 公司把 51

核的设计方案卖给了几家大的电子设计生产商，譬如 SST、Philip、Atmel 等大公司。因此市面上出现了各式各样的均以 51 为内核的单片机。这些各大电子生产商推出的单片机都兼容 51 指令、并在 51 的基础上扩展一些功能而内部结构是与 51 一致的。

STC89C52 有 40 个引脚，4 个 8 位并行 I/O 口，1 个全双工异步串行口，同时内含 5 个中断源，2 个优先级，2 个 16 位定时/计数器。STC89C52 的存储器系统由 4K 的程序存储器(掩膜 ROM)，和 128B 的数据存储器(RAM)组成。

STC89C52 单片机的基本组成框图见图 3-1。

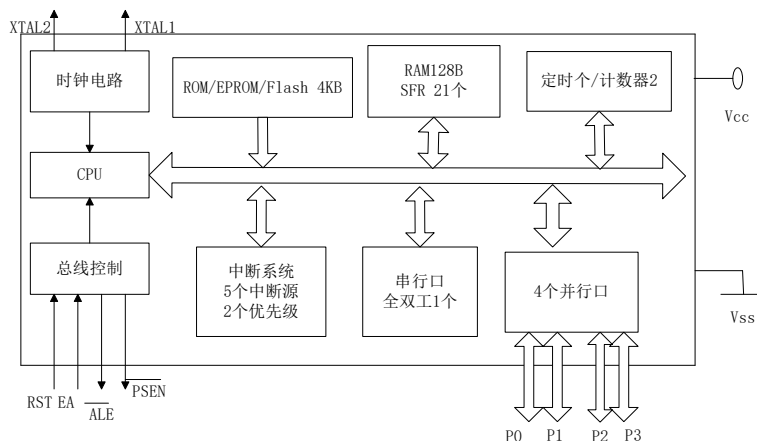


图 3-1 STC89C52 单片机结构图

3.1.1 STC89C52 单片机主要特性

1. 一个 8 位的微处理器(CPU)。
2. 片内数据存储器 RAM(128B)，用以存放可以读 / 写的的数据，如运算的中间结果、最终结果以及欲显示的数据等，SST89 系列单片机最多提供 1K 的 RAM。
3. 片内程序存储器 ROM(4KB)，用以存放程序、一些原始数据和表格。但也有些单片机内部不带 ROM/EPROM，如 8031，8032，80C31 等。目前单片机的发展趋势是将 RAM 和 ROM 都集成在单片机里面，这样既方便了用户进行设计又提高了系统的抗干扰性。SST 公司推出的 89 系列单片机分别集成了 16K、32K、64K Flash 存储器，可供用户根据需要选用。
4. 四个 8 位并行 I / O 接口 P0~P3，每个口既可以用作输入，也可以用作输出。
5. 两个定时器 / 计数器，每个定时器 / 计数器都可以设置成计数方式，用以对外部事件进行计数，也可以设置成定时方式，并可以根据计数或定时的结果实现计算机控制。为方便设计串行通信，目前的 52 系列单片机都会提供 3 个 16 位定时器/计数器。

6. 五个中断源的中断控制系统。现在新推出的单片机都不只 5 个中断源，例如 SST89E58RD 就有 9 个中断源。

7. 一个全双工 UART(通用异步接收发送器)的串行 I/O 口，用于实现单片机之间或单片机与微机之间的串行通信。

8. 片内振荡器和时钟产生电路，但石英晶体和微调电容需要外接。最高允许振荡频率为 12MHz。SST89V58RD 最高允许振荡频率达 40MHz，因而大大的提高了指令的执行速度。

U5			
1	P1.0	VCC	40
2	P1.1	P0.0	39
3	P1.2	P0.1	38
4	P1.3	P0.2	37
5	P1.4	P0.3	36
6	P1.5/MOSI	P0.4	35
7	P1.6/MISO	P0.5	34
8	P1.7/SCK	P0.6	33
9	RESET	P0.7	32
10	P3.0	EA	31
11	P3.1	ALE	30
12	P3.2	PSEN	29
13	P3.3	P2.7	28
14	P3.4	P2.6	27
15	P3.5	P2.5	26
16	P3.6	P2.4	25
17	P3.7	P2.3	24
18	XTAL2	P2.2	23
19	XTAL1	P2.1	22
20	VSS	P2.0	21

单片机

图 3-2 STC89C52 单片机管脚图

部分引脚说明：

1. 时钟电路引脚 XTAL1 和 XTAL2：

XTAL2(18 脚)：接外部晶体和微调电容的一端；片内它是振荡电路反相放大器的输出端，振荡电路的频率就是晶体固有频率。若需采用外部时钟电路时，该引脚输入外部时钟脉冲。

要检查振荡电路是否正常工作，可用示波器查看 XTAL2 端是否有脉冲信号输出。

XTAL1(19 脚)：接外部晶体和微调电容的另一端；在片内它是振荡电路反相放大器的输入端。在采用外部时钟时，该引脚必须接地。

2. 控制信号引脚 RST, ALE, PSEN 和 EA：

RST/VPD(9 脚)：RST 是复位信号输入端，高电平有效。当此输入端保持备用电源的输入端。当主电源 Vcc 发生故障，降低到低电平规定值时，将 +5V 电源自动两个机器周期(24 个时钟振荡周期)的高电平时，就可以完成复位操作。

RST 引脚的第二功能是 VPD, 即接入 RST 端，为 RAM 提供备用电源，以保证存储在 RAM 中的信息不丢失，从而合复位后能继续正常运行。

ALE/PROG(30 脚): 地址锁存允许信号端。当 8051 上电正常工作后, ALE 引脚不断向外输出正脉冲信号, 此频率为振荡器频率 f_{OSC} 的 $1/6$ 。CPU 访问片外存储器时, ALE 输出信号作为锁存低 8 位地址的控制信号。

平时不访问片外存储器时, ALE 端也以振荡频率的 $1/6$ 固定输出正脉冲, 因而 ALE 信号可以用作对外输出时钟或定时信号。如果想确定 8051/8031 芯片的好坏, 可用示波器查看 ALE 端是否有脉冲信号输出。如有脉冲信号输出, 则 8051/8031 基本上是好的。

ALE 端的负载驱动能力为 8 个 LS 型 TTL (低功耗甚高速 TTL) 负载。

此引脚的第二功能 PROG 在对片内带有 4KB EPROM 的 8751 编程写入(固化程序)时, 作为编程脉冲输入端。

PSEN(29 脚): 程序存储允许输出信号端。在访问片外程序存储器时, 此端定时输出负脉冲作为读片外存储器的选通信号。此引脚接 EPROM 的 OE 端(见后面几章任何一个小系统硬件图)。PSEN 端有效, 即允许读出 EPROM / ROM 中的指令码。PSEN 端同样可驱动 8 个 LS 型 TTL 负载。要检查一个 8051/8031 小系统上电后 CPU 能否正常到 EPROM / ROM 中读取指令码, 也可用示波器看 PSEN 端有无脉冲输出。如有则说明基本上工作正常。

EA/ V_{pp} (31 脚): 外部程序存储器地址允许输入端/固化编程电压输入端。当 EA 引脚接高电平时, CPU 只访问片内 EPROM/ROM 并执行内部程序存储器中的指令, 但当 PC(程序计数器)的值超过 0FFFH(对 8751/8051 为 4K)时, 将自动转去执行片外程序存储器内的程序。当输入信号 EA 引脚接低电平(接地)时, CPU 只访问外部 EPROM/ROM 并执行外部程序存储器中的指令, 而不管是否有片内程序存储器。对于无片内 ROM 的 8031 或 8032, 需外扩 EPROM, 此时必须将 EA 引脚接地。此引脚的第二功能是 V_{pp} 是对 8751 片内 EPROM 固化编程时, 作为施加较高编程电压(一般 12V~21V)的输入端。

3. 输入/输出端口 P0/P1/P2/P3:

P0 口(P0.0~P0.7, 39~32 脚): P0 口是一个漏极开路的 8 位准双向 I/O 口。作为漏极开路的输出端口, 每位能驱动 8 个 LS 型 TTL 负载。当 P0 口作为输入口使用时, 应先向口锁存器(地址 80H)写入全 1, 此时 P0 口的全部引脚浮空, 可作为高阻抗输入。作输入口使用时要先写 1, 这就是准双向口的含义。在 CPU 访问片外存储器时, P0 口分时提供低 8 位地址和 8 位数据的复用总线。在此期间, P0 口内部上拉电阻有效。

P1 口(P1.0~P1.7, 1~8 脚): P1 口是一个带内部上拉电阻的 8 位准双向 I/O 口。P1 口每位能驱动 4 个 LS 型 TTL 负载。在 P1 口作为输入口使用时, 应先向 P1 口锁存地址(90H)写入全 1, 此时 P1 口引脚由内部上拉电阻拉成高电平。

P2 口(P2.0~P2.7, 21~28 脚): P2 口是一个带内部上拉电阻的 8 位准双向

I/O 口。P 口每位能驱动 4 个 LS 型 TTL 负载。在访问片外 EPROM/RAM 时，它输出高 8 位地址。

P3 口 (P3.0~P3.7, 10~17 脚): P3 口是一个带内部上拉电阻的 8 位准双向 I/O 口。P3 口每位能驱动 4 个 LS 型 TTL 负载。P3 口与其它 I/O 端口有很大的区别，它的每个引脚都有第二功能，如下：

P3.0: (RXD) 串行数据接收。

P3.1: (RXD) 串行数据发送。

P3.2: (INT0#) 外部中断 0 输入。

P3.3: (INT1#) 外部中断 1 输入。

P3.4: (T0) 定时/计数器 0 的外部计数输入。

P3.5: (T1) 定时/计数器 1 的外部计数输入。

P3.6: (WR#) 外部数据存储器写选通。

P3.7: (RD#) 外部数据存储器读选通。

3.1.2 STC89C52 单片机的中断系统

STC89C52 系列单片机的中断系统有 5 个中断源，2 个优先级，可以实现二级中断服务嵌套。由片内特殊功能寄存器中的中断允许寄存器 IE 控制 CPU 是否响应中断请求；由中断优先级寄存器 IP 安排各中断源的优先级；同一优先级内各中断同时提出中断请求时，由内部的查询逻辑确定其响应次序。

在单片机应用系统中，常常会有定时控制需求，如定时输出、定时检测、定时扫描等；也经常要对外部事件进行计数。STC89C52 单片机内集成有两个可编程的定时/计数器：T0 和 T1，它们既可以工作于定时模式，也可以工作于外部事件计数模式，此外，T1 还可以作为串行口的波特率发生器。

3.1.3 单片机最小系统设计

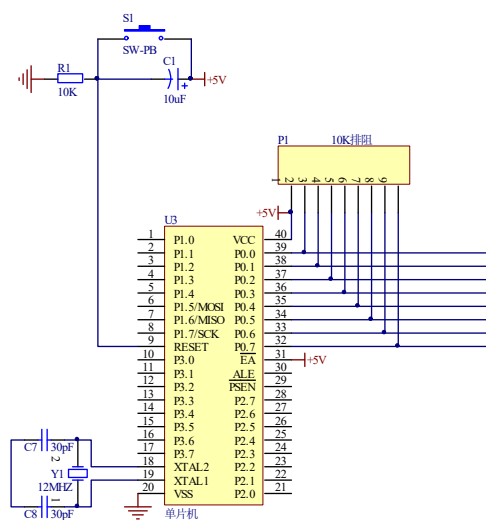


图 3-3 单片机最小系统电路图

图 3-3 为单片机最小系统电路图，单片机最小系统有单片机、时钟电路、复位电路组成，时钟电路选用了 12MHz 的晶振提供时钟，作用为给单片机提供一个时间基准，其中执行一条基本指令需要的时间为一个机器周期，单片机的复位电路，按下复位按键之后可以使单片机进入刚上电的起始状态。图中 10K 排阻为 P0 口的上拉电阻，由于 P0 口跟其他 I/O 结构不一样为漏极开路的结构，因此要加上拉电阻才能正常使用。

3.2 LCD 液晶显示器简介

由于本设计中要求显示界面显示一些参数，因此这里选用了 LCD1602 作为界面显示，可以把一些相关的参数进行显示。

3.2.1 液晶原理介绍

液晶显示器(LCD)英文全称为 Liquid Crystal Display，它是一种采用了液晶控制透光度技术来实现色彩的显示器。和 CRT 显示器相比，LCD 的优点是很明显的。由于通过控制是否透光来控制亮和暗，当色彩不变时，液晶也保持不变，这样就无须考虑刷新率的问题。

显示接口用来显示系统的状态，命令或采集的电压数据。本系统显示部分用的是 LCD 液晶模块，采用一个 16×2 的字符型液晶显示模块。

点阵图形式液晶由 M 行×N 列个显示单元组成，假设 LCD 显示屏有 64 行，每行有 128 列，每 8 列对应 1 个字节的 8 个位，即每行由 16 字节，共 16×8=128 个点组成，屏上 64×16 个显示单元和显示 RAM 区 1024 个字节相对应，每一字节的内容和屏上相应位置的亮暗对应。一个字符由 6×8 或 8×8 点阵组成，即要找到和屏上某几个位置对应的显示 RAM 区的 8 个字节，并且要使每个字节的不同的位为‘1’，其它的为‘0’，为‘1’的点亮，为‘0’的点暗，这样一来就组成某个字符。但对于内带字符发生器的控制器来说，显示字符就比较简单了，可让控制器工作在文本方式，根据在 LCD 上开始显示的行列号及每行的列数找出显示 RAM 对应的地址，设立光标，在此送上该字符对应的代码即可。

3.2.2 液晶模块简介

LCD1602 液晶模块采用 HD44780 控制器，hd44780 具有简单而功能较强的指令集，可以实现字符移动，闪烁等功能，LM016L 与单片机 MCU 通讯可采用 8 位或 4 位并行传输两种方式，hd44780 控制器由两个 8 位寄存器，指令寄存器 (IR) 和数据寄存器 (DR) 忙标志 (BF)，显示数 RAM (DDRAM)，字符发生器 ROM (CGROM) 字符发生器 RAM (CGRAM)，地址计数器 RAM (AC)。IR 用于寄存指令码，只能写入不能读出，DR 用于寄存数据，数据由内部操作自动写入 DDRAM 和 CGRAM，或者暂存从 DDRAM 和 CGRAM 读出的数据，BF 为 1 时，液晶模块处于内部模式，不响应外部操作指令和接受数据，DDRAM 用

来存储显示的字符，能存储 80 个字符码，CGROM 由 8 位字符码生成 5*7 点阵字符 160 种和 5*10 点阵字符 32 种。8 位字符编码和字符的对应关系，CGRAM 是为用户编写特殊字符留用的，它的容量仅 64 字节，可以自定义 8 个 5*7 点阵字符或者 4 个 5*10 点阵字符，AC 可以存储 DDRAM 和 CGRAM 的地址，如果地址码随指令写入 IR，则 IR 自动把地址码装入 AC，同时选择 DDRAM 或 CGRAM，LCD1602 液晶模块的引脚图如图 3-4 所示。

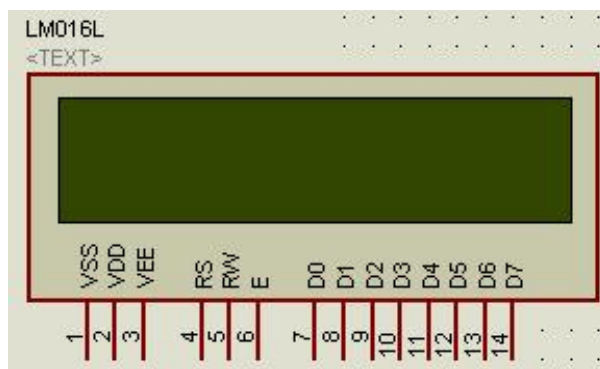


图 3-4 LCD1602 引脚图

液晶寄存器选择控制如表 3-1。

表 3-1 寄存器选择控制

RS	R/W	操作说明
0	0	写入指令寄存器（清除屏等）
0	1	读 busy flag（DB7），以及读取位址计数器（DB0~DB6）值
1	0	写入数据寄存器（显示各字型等）
1	1	从数据寄存器读取数据

3.2.3 液晶显示部分与 STC89C52 的接口

如图 3-5 所示。用 STC89C52 的 P0 口作为数据线，用 P1.2、P1.1、P1.0 分别作为 LCD 的 EN、R/W、RS。其中 EN 是下降沿触发的片选信号，R/W 是读写信号，RS 是寄存器选择信号本模块设计要点如下：显示模块初始化：首先清屏，再设置接口数据位为 8 位，显示行数为 1 行，字型为 5*7 点阵，然后设置为整体显示，取消光标和字体闪烁，最后设置为正向增量方式且不移位。向 LCD 的显示缓冲区中送字符，程序中采用 2 个字符数组，一个显示字符，另一个显示电压数据，要显示的字符或数据被送到相应的数组中，完成后再统一显示。首先取一个要显示的字符或数据送到 LCD 的显示缓冲区，程序延时 2.5ms，判断是否够显示的个数，不够则地址加一取下一个要显示的字符或数据。

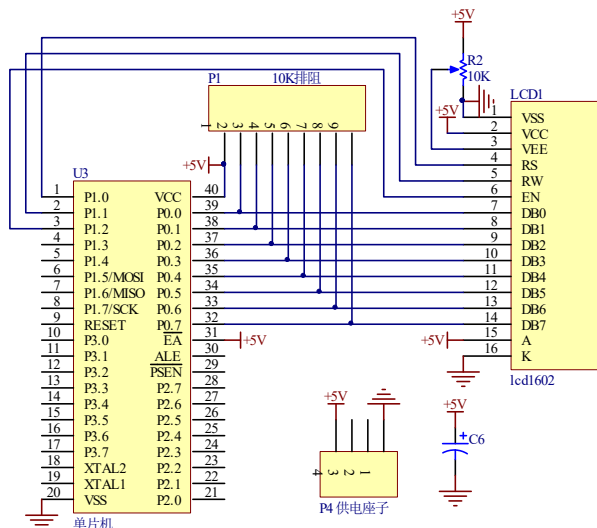


图 3-5 LCD1602 与 STC89C52 的接口

3.3 三极管放大电路设计

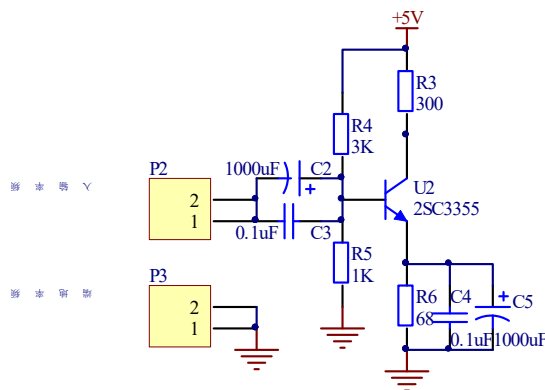


图 3-6 三极管放大电路

由于单片机只能读取数字信号，当输入的信号比较小的时候单片机不能直接读取，因此这里使用了一级三极管放大电路对输入的信号进行放大，其中电路中的 R4 和 R5 给三极管的基极提供合适偏置。基极电压可以由以下公式求得。

$$V_b = \frac{V_{CC} \cdot R_5}{R_4 + R_5} \approx 1.25$$

由于三极管的基极和发射极之间的压降为 0.65V，因此发射极的电压可以由以下公式求得：

$$V_e = V_b - 0.65 = 0.6$$

由于 $I_C \approx I_E$, $I_E = V_e / R_6 \approx 0.88\text{ma}$, 因此 $V_c = V_{CC} - I_e \cdot R_3 = 2.64\text{V}$ 。因此三极管放大电路的集电极输出端的直流静态工作点为 2.64V。

因为本设计只处理信号，因此三极管放大电路的输入端采用大电容进行交流耦合进而隔绝交流成分，为了使整个频率计能测量更小幅值的周期信号，这个电路用旁路电容对发射极电阻进行旁路从而提高其交流放大倍数，放大倍数 A 可以由以下公式求得。

$$A \approx R_3 / (R_6 // R_4 // R_5)$$

其中 R_{C4} 为 C_4 交流等效阻抗， R_{C5} 为 C_5 交流等效阻抗。但是放大倍数最终会受限于三极管的 β （三极管的电流放大系数）。因此最终放大倍数会限制在数百倍，由于这里只需要把输入的周期信号放大到足够大就可以通过整形电路整形成方波，因此这里放大倍数不需要很精确，放大后的波形出现截止失真也不会对测量结果造成。

3.4 整形模块设计

3.4.1 施密特触发器芯片介绍

施密特触发器也有两个稳定状态，但与一般触发器不同的是，施密特触发器采用电位触发方式，其状态由输入信号电位维持；对于负向递减和正向递增两种不同变化方向的输入信号，施密特触发器有不同的阈值电压。

门电路有一个阈值电压，当输入电压从低电平上升到阈值电压或从高电平下降到阈值电压时电路的状态将发生变化。施密特触发器是一种特殊的门电路，与普通的门电路不同，施密特触发器有两个阈值电压，分别称为正向阈值电压和负向阈值电压。在输入信号从低电平上升到高电平的过程中使电路状态发生变化的输入电压称为正向阈值电压，在输入信号从高电平下降到低电平的过程中使电路状态发生变化的输入电压称为负向阈值电压。正向阈值电压与负向阈值电压之差称为回差电压。原理示意图如图 3-7 所示。

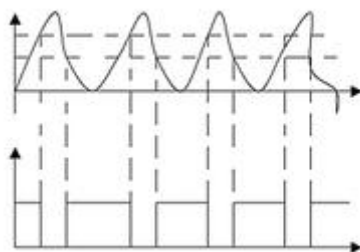


图 3-7 施密特触发器原理示意图

74HC14 是一款高速 CMOS 器件，74HC14 引脚兼容低功耗肖特基 TTL（LSTTL）系列。74HC14 遵循 JEDEC 标准 no. 7A。74HC14 实现了 6 路施密特触发反相器，可将缓慢变化的输入信号转换成清晰、无抖动的输出信号。其芯片引脚图如图 3-8 所示，芯片真值表如图 3-9 所示。

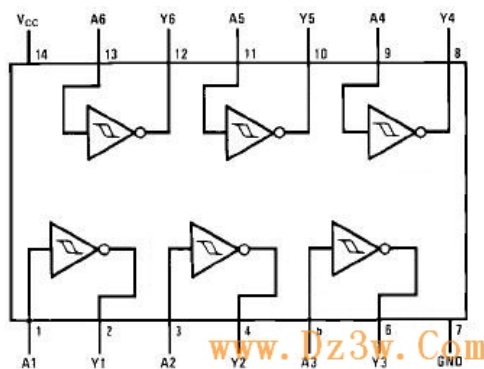


图 3-8 74HC14 芯片引脚图

Input 输入	output 输出
A	Y
L	H
H	L

图 3-9 74HC14 真值表

3.4.2 74HC14 电路设计

由于三极管放大电路输出的信号不是标准的方波信号，存在着上升沿不够陡峭，波形类似于正弦波等问题，为了使单片机对信号更好的采集，这里使用了施密特触发器 74HC14 对三极管放大电路输出的信号进行整形。电路图如图 3-10 所示。

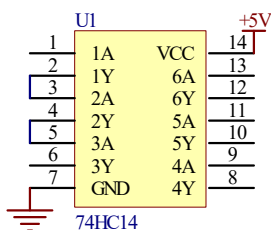


图 3-10 施密特触发器电路原理图

其中输入信号从芯片的 1 号脚输入，74HC14 本身是一个芯片内部带有 6 个施密特触发器，我这里为了充分利用芯片使用了其中三个，实际上可以只使用一个。整形后的信号从芯片的 6 号脚输出。

3.5 分频模块设计

3.5.1 74HC390 芯片介绍

分频电路一般采用十进制计数器如 74HC290、74HC390 等来实现时间计数单元的计数功能。本次设计中选择 74HC390。由其内部逻辑框图(如图 3)可知，其为双 2-5-10 异步计数器，并每一计数器均有一个异步清零端（高电平有效）。由于我们要设计的是 100 分频电路，因此 74HC390 内部两个计数器都用上，分别都

设置成 10 计数器。

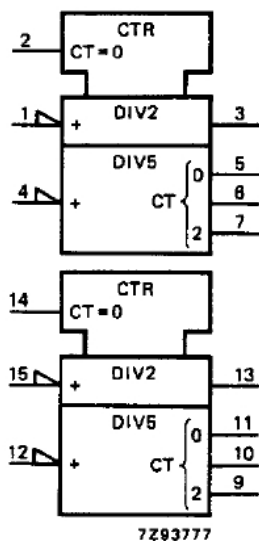


图 3-11 74HC390 内部逻辑框图

3.5.2 74HC390 分频电路设计

由于单片机运行速度有限，单片机运行一条基础指令需要 1 个机器周期即 12 个是时钟周期，换算成时间为 $1\mu\text{s}$ 。因此当频率过高的时候单片机就不能很精确的换算出频率。为了解决这个问题，这设计加入了一个 100 分频的计数器。当频率高于 200KHZ 的时候单片机计算分频后的信号，当频率低于 200KHZ 的时候计算分频前的信号。这样高低搭配可以扩大单片机的测量频率。最终换算出其真实对应的频率并在液晶上显示。其中电路图如图 3-12 所示。

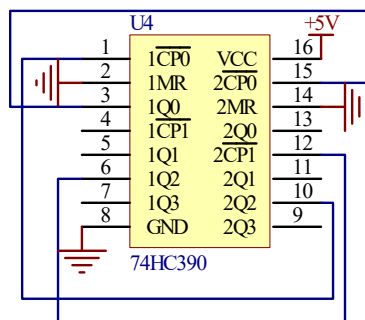


图 3-12 74HC390 分频电路原理图

4. 系统软件设计

4.1 系统软件总体设计

以上内容仅为本文档的试下载部分，为可阅读页数的一半内容。如要下载或阅读全文，请访问：<https://d.book118.com/057030013031006065>