

741s90 电子秒表说明书

第 1 章 绪论

1.1 选题的目的

随着电子技术的发展，电子技术在各个领域的运用也越来越广泛。人们对它的认识也逐渐加深。作为一个学习电子专业的大学生，我们不但要有扎实的基础知识、课本知识，还应该有较强的动手能力。现实也要求我们既精通电子技术理论，更要掌握电子电路设计、实验研究和调试技术。

1.2 设计的要求

1.2.1 设计题目和设计指标

设计题目： 电子秒表。

设计指标： 1.计数范围 000~999。
2. 具有启动、暂停、停止功能。

1.2.2 设计功能

电子秒表是重要的记时工具,广泛运用于各行各业中。它可广泛应用于对运动物体的速度、加速度的测量实验,还可用来验证牛顿第二定律、机械能守恒等物理实验,同时也适用于对时间测量精度要求较高的场合.测定短时间间隔的仪表。作为一种测量工具,电子秒表相对其它一般的记时工具具有便捷、准确、可比性高等优点,不仅可以提高精确度,而且可以大大减轻操作人员的负担,降低错误率。

第 2 章 方案设计

2.1 电路的方框图

电路的方框图主要由脉冲产生电路、控制及分频电路、计数电路、译码驱动电路及显示电路等单元电路的综合电路组成。如图 2—1 所示。

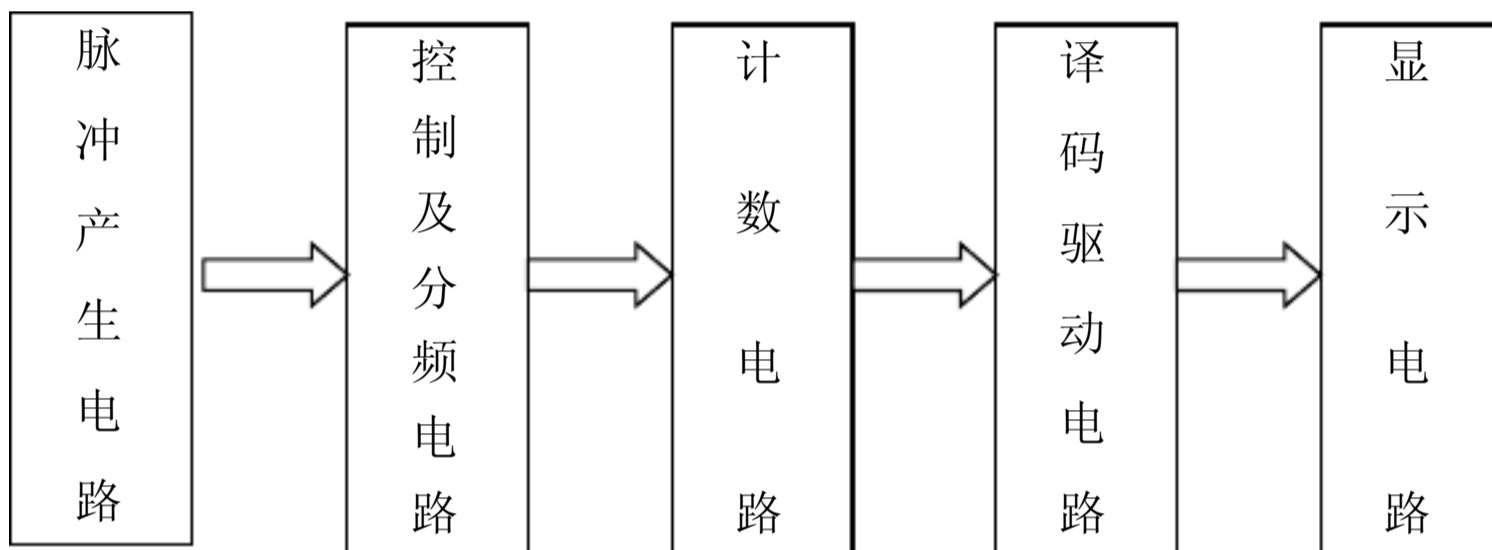


图 2-1 电子秒表电路方框图

2.2 方案介绍

脉冲产生电路

由 NE555 构成的多谐振荡器，是一种能产生矩形波的自激振荡器，也称矩形波发生器。多谐振荡器没有稳态，只有两个暂稳态。在工作时电路在这两个稳态之间自动的交替变换，由此产生矩形脉冲信号，常用作脉冲信号源及时序电路中的时钟信号。并且 555 定时器的比较器灵敏度高，输出驱动电流大，功能灵活且电路结构简单计算简单。因此在本电路中采用 NE555 定时器构成的多谐振荡器作为振荡源。

控制及分频电路

(1) 启动，停止的功能

利用基本 RS 触发器控制秒表的启动与停止。

(2) 暂停的功能

用一个开关控制振荡器的输出端与分频电路的输入端的开合。合则继续，开则暂停。

计数电路

74LS90 是异步二—五—十进制加法计数器，它既可以作二进制加法计数器，又可以作五进制和十进制加法。将 12 脚与 1 脚相连组成十进制计数器。并将 6、7 脚接地，2、3 脚相与得零则计数器开始计数。14 脚为脉冲输入端，将前一个芯片的 11 脚与后一个的 14 脚连接则构成 74LS90 十进制计数的级联。

译码显示电路

74LS47，是一种常用的七段显示译码器，该电路的输出为低电平有效，该译码器能够驱动七段显示器显示 0~9 共 10 个数字的字形。将其与数码管相应脚相连则构成译码显示电路。

第 3 章 电路各部分及元器件介绍

3.1 多谐振荡电路

由 555 定时器和外接元件 R_1 、 R_2 、 C 构成多谐振荡器，脚 2 与脚 6 直接相连。电路没有稳态，仅存在两个暂稳态，电路亦不需要外接触发信号，利用电源通过 R_1 、 R_2 向 C 充电，以及 C 通过 R_2 向放电端 D_c 放电，使电路产生振荡。电容 C 在 $2/3V_{cc}$ 和 $1/3V_{cc}$ 之间充电和放电，从而在输出端得到一系列的矩形波，对应的波形。如图 3-1。

输出信号的时间参数是：

$$T = t_{w1} + t_{w2} \quad (\text{式 3—1})$$

$$t_{w1} = 0.7 (R_1 + R_2) C \quad (\text{式 3—2})$$

$$t_{w2} = 0.7 R_2 C \quad (\text{式 3—3})$$

其中， t_{w1} 为 V_c 由 $1/3V_{cc}$ 上升到 $2/3V_{cc}$ 所需的时间， t_{w2} 为电容 C 放电所需的时间。

555 电路要求 R_1 与 R_2 均应不小于 $1K\Omega$ ，但两者之和应不大于 $3.3M\Omega$ 。外部元件的稳定性决定了多谐振荡器的稳定性，555 定时器配以少量的元件即可获得较高精度的振荡频率和具有较强的功率输出能力。

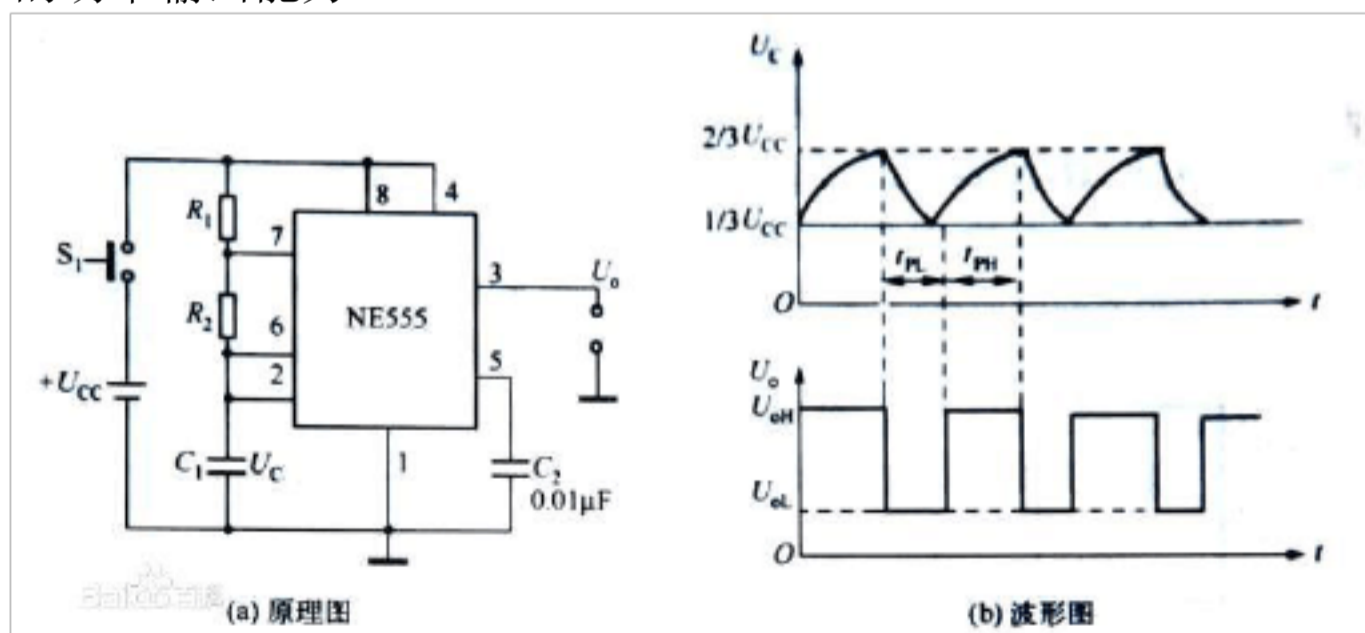


图 3-1 555 电路图及波形图

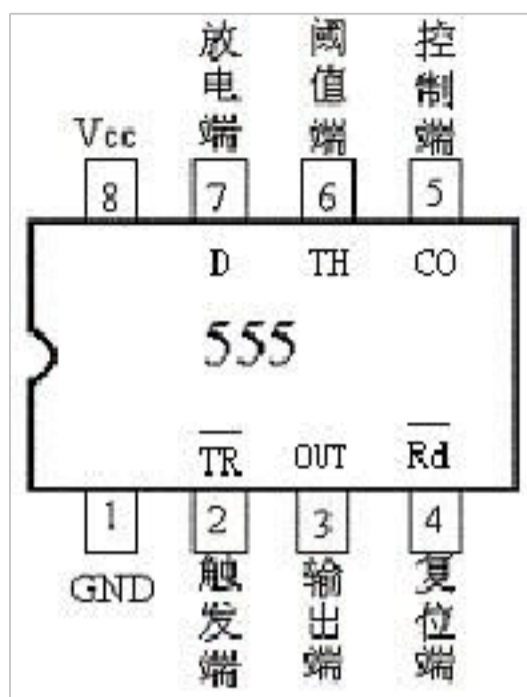


图 3-2 555 引脚图

555 定时器的逻辑功能

TH	$\overline{\text{TR}}$	$\overline{\text{R}}_d$	OUT	DIS
×	×	0	0	导通
$> \frac{2}{3}V_{cc}$	$> \frac{1}{3}V_{cc}$	1	0	导通
$< \frac{2}{3}V_{cc}$	$> \frac{1}{3}V_{cc}$	1	保持	保持
×	$< \frac{1}{3}V_{cc}$	1	1	截止

多谐振荡器如图 3-1 (a)所示。当电路刚接通电源时，由于 C (C1//C2)来不及充电，555 电路的 2 脚处于零电平，导致其输出 3 脚为高电平。当电源通过 R1、Rp 向 C 充电到 $V_c \geq V_{cc}$ 时，输出端 3 脚由高电平变为低电平，电容 C 经 R1 和内部电路的放电开关管放电。当放电到 $V_c \leq V_{cc}$ 时，输出端又由低电平转变为高电平。此时电容再次充电，这种过程可周而复始地进行下去，形成自激振荡。图 3-1 (b)是输出端及电容器 C 上电压的波形。

3.2 基本 R S 触发器

如图 3-3 中为用集成与非门构成的基本 RS 触发器。属低电平直接触发的触发器，有直接置位、复位的功能。

它的一路输出 Q 作为单稳态触发器的输入，另一跟路输出 \bar{Q} 作为与非门 5 的输入控制信号。按动按钮开关 K_2 （接地），则门 1 输出 $\bar{Q}=1$ ；门 2 输出 $Q=0$ ， K_2 复位后 Q 、 \bar{Q} 状态保持不变。再按动按

开关 K_1 ；则 Q 由 0 变为 1，门 5 开启，为计数器启动作为准备。 \bar{Q} 由 1 变 0，启动单稳态触发器工作。

基本 RS 触发器在电子秒表中的职能是启动和停止秒表的工作。

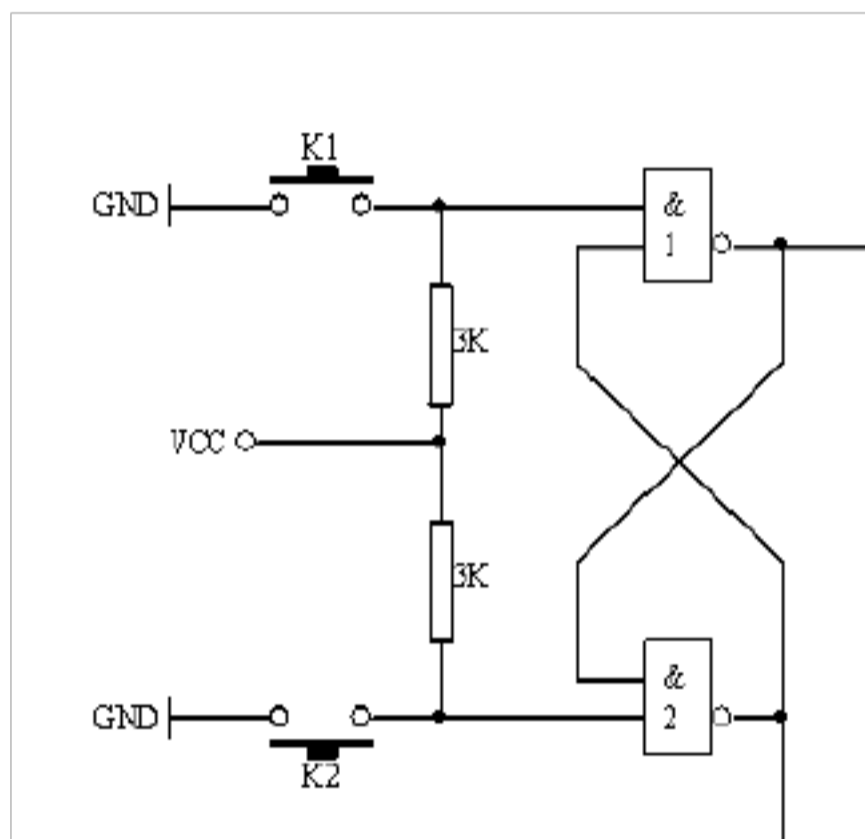


图 3-3 RS 触发器电路

3.3 单稳态触发器

如图 3-4 中为用集成与非门构成的微分型单稳态触发器，图 3-5 为各点波形图。

单稳态触发器的输入触发脉冲信号 V_1 由基本 RS 触发器 \bar{Q} 端提供，输出负脉冲 V_0 通过非门加到计数器的清除端 R 。静态时，门 4 应处于截止状态，故电阻 R 必须小于门的关门电阻 R_{OFF} 。定时元件 RC 取值不同，输出脉冲宽度也不同。当触发脉冲宽度小于输出脉冲宽度时，可以省去输入微分电路的 R_p 和 C_p 。

单稳态触发器在电子秒表中的职能是为计数器提供清零信号。

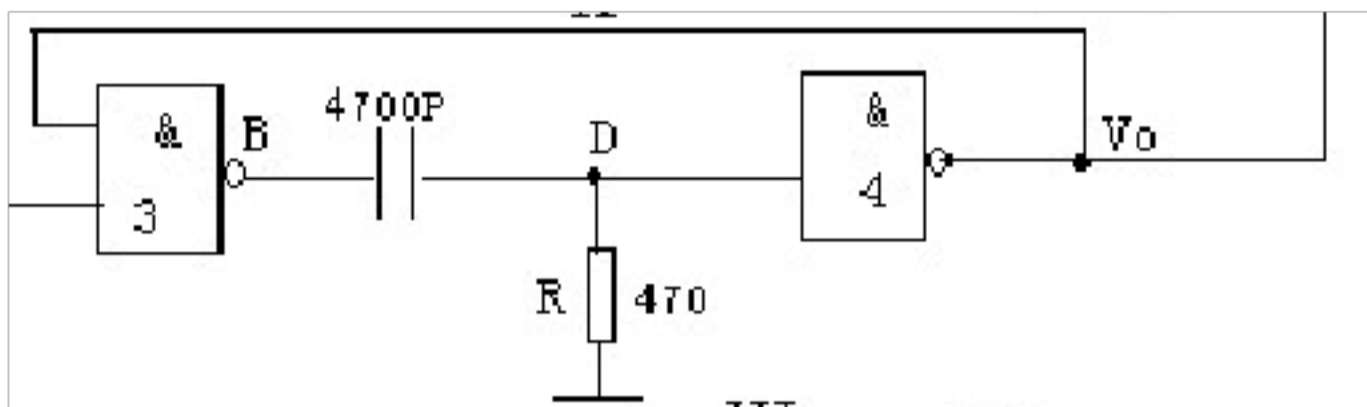


图 3-4单稳态触发器

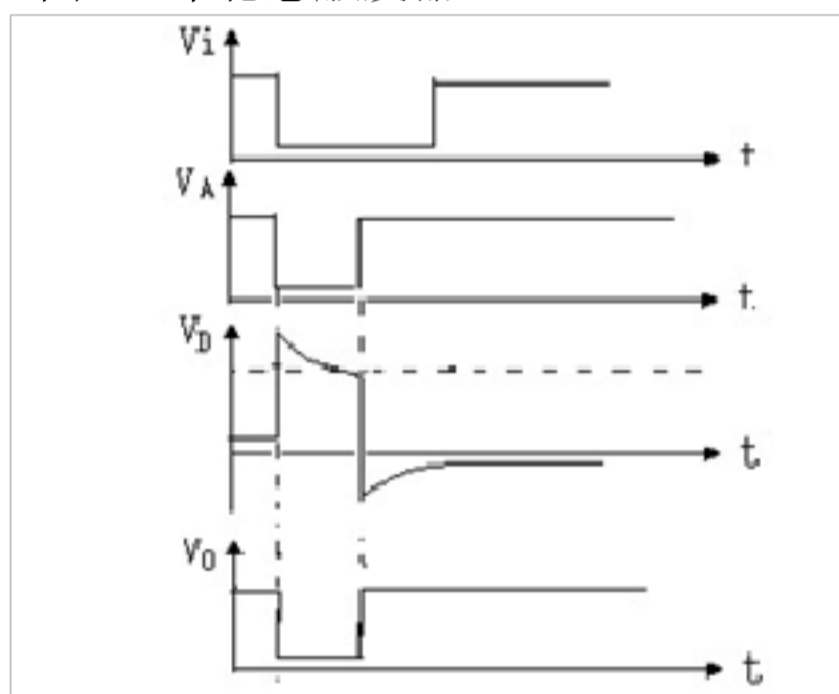


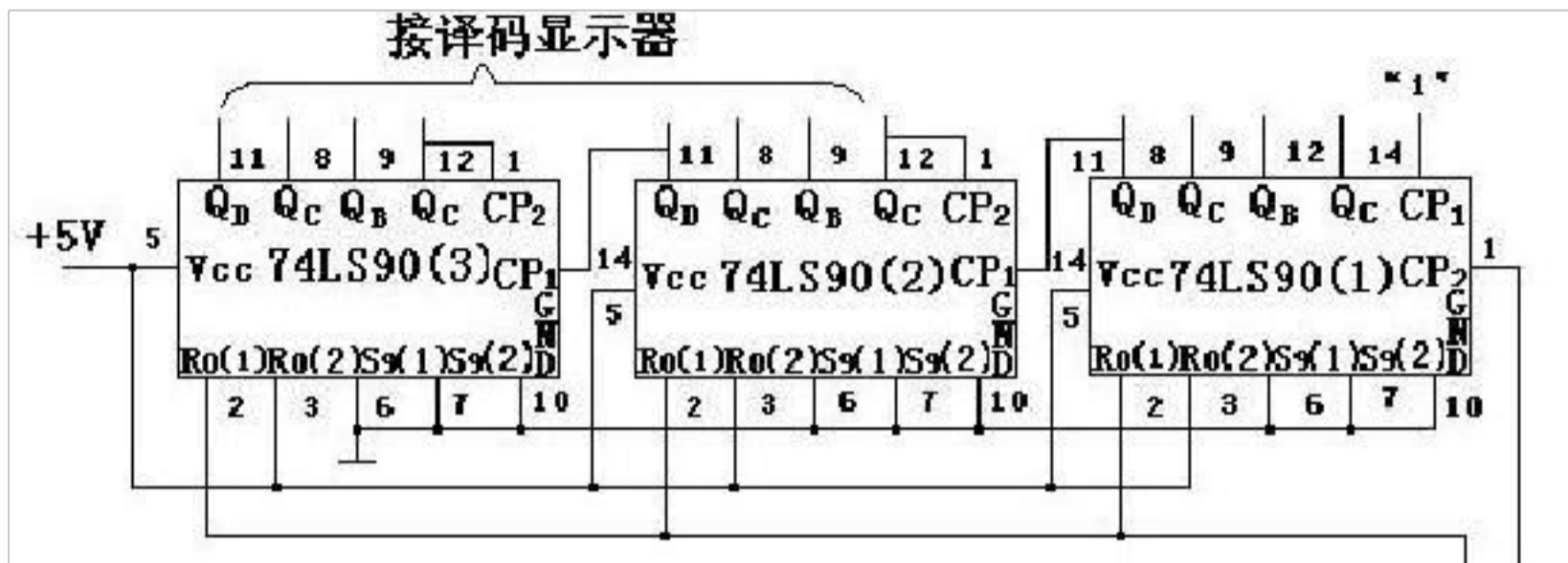
图 3-5单稳态触发器波形图

3.4分频电路

计数器是一个用以实现计数功能的时序部件,它不仅可用来计数脉冲数,还常用作数字系统的定时,分频和执行数字运算以及其它特定的逻辑功能. 计数器种类很多.按构成计数器中的各触发器是否使用一个时钟脉冲源来分,有同步计数器和异步计数器.根据计数制的不同,分为二进制计数器,十进制计数器和任意进制计数器.根据计数的增减趋势,又分为加法,减法和可逆计数器.还有可预置数和可编程序功能计数器等等。

本次分频电路主要由 74LS90 完成, 如图 3-7所示为 74LS90 的引脚排列图, 其中计数器接成十进制形式, 对频率为 50HZ 的时钟脉冲进行五分频, 在输出端 Q_D 取得周期为 0.1S的矩形脉

冲，作计数器的时钟输入。计数器③的输出端与实验装置上译码



显示单元的相应输入端连接，可显示 000 ~ 999 秒；000 ~ 999 秒计时。

图 3-6 分频电路

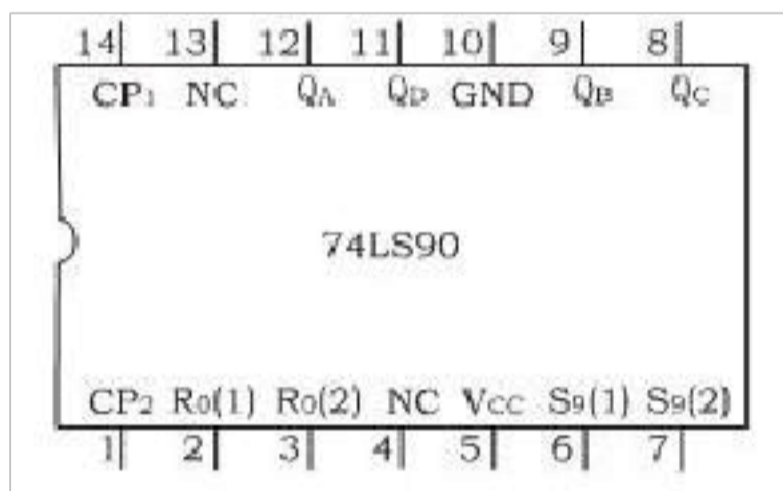


图 3-7 74LS90 引脚排列图

通过不同的连接方式，74LS90 可以实现四种不同的逻辑功能；而且还可借助 $R_0(1)$ 、 $R_0(2)$ 对计数器清零，借助 $S_9(1)$ 、 $S_9(2)$ 将计数器置 9。其具体功能详述如下：

- (1) 计数脉冲从 CP_1 输入， Q_A 作为输出端，为二进制计数。
- (2) 计数脉冲从 CP_2 输入， Q_D 、 Q_C 、 Q_B 作为输出端，为异步五进制加法计数器。
- (3) 若将 CP_2 和 Q_A 相连，计数脉冲由 CP_1 输入， Q_D 、 Q_C 、 Q_B 、 Q_A 作为输出端，则构成异步 8421 码十进制加法计数器。

(4) 若将 CP_1 与 Q_D 相连, 计数脉冲由 CP_2 输入, Q_A 、 Q_D 、 Q_C 、 Q_B 作为输出端, 则构成异步 5421 码十进制加法计数器。

(5) 清零、置 9 功能:

a) 异步清零

当 $R_0(1)$ 、 $R_0(2)$ 均为 “1”, $S_9(1)$ 、 $S_9(2)$ 中有 “0” 时, 实现异步清零功能, 即 $Q_D Q_C Q_B Q_A = 0000$ 。

b) 置 9 功能

当 $S_9(1)$ 、 $S_9(2)$ 均为 “1”, $R_0(1)$ 、 $R_0(2)$ 中有 “0” 时, 实现置 9 功能, 即 $Q_D Q_C Q_B Q_A = 1001$ 。

输 入				输 出				功 能		
清 0		置 9		时 钟		Q_D	Q_C		Q_B	Q_A
$R_0(1)$	$R_0(2)$	$S_9(1)$	$S_9(2)$	CP_1	CP_2					
1	1	0	×	×	×	0	0	0	0	清 0
0	×	1	1	×	×	1	0	0	1	置 9
				↓	1	Q_A 输出				二进制计数
				1	↓	Q_D Q_C Q_B 输出				五进制计数
0	×	0	×	↓	Q_A	Q_D Q_C Q_B Q_A 输出				十进制计数
×	0	×	0			8421BCD 码				
				Q_D	↓	Q_A Q_D Q_C Q_B 输出				十进制计数
						5421BCD 码				
				1	1	不 变				保 持

表 3-1 74LS90 功能表

3. 5 译码驱动电路

译码器是一个多输入，多输出的组合逻辑电路。它的作用是把给定的代码进行“翻译”，成相应的状态，使输出通道中相应的一路有信号输出。译码器在数字系统中有广泛的用途，不仅用于代码的转换，终端的数字显示，还用于数据分配，存储器寻址和组合控制信号等。不同的功能可选用不同类型的译码器。

本次采用的是 74LS47 译码器。它是 BCD-7 段数码管译码器/驱动器，74LS47 的功能用于将 BCD 码转化成数码块中的数字，通过它解码，可以直接把数字转换为数码管的显示数字。译码为编码的逆过程。它将编码时赋予代码的含义“翻译”过来。实现译码的逻辑电路成为译码器。译码器输出与输入代码有唯一的对应关系。74LS47 是输出低电平有效的七段字形译码器，它在这里与数码管配合使用。

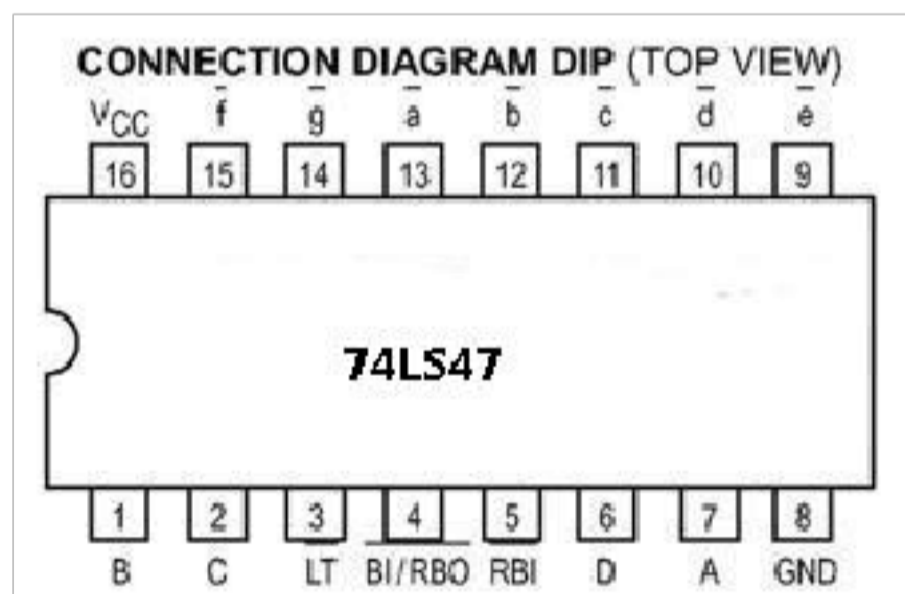


图 3-8 74LS47 引脚排列图

3. 6 显示电路

现在的许多电器设备上都有显示十进制字符显示器，以直观的显示出电器设备的运行数据。目前广泛使用的字符显示器是七段字符显示器，或称七段数码管。

共阳极数码管的8个发光二极管的阳极（二极管正端）连接在一起。通常，公共阳极接高电平（一般接电源），其它管脚接段驱动电路输出端。当某段驱动电路的输出端为低电平时，则该端所连接的字段导通并点亮。根据发光字段的不同组合可显示出各种数字或字符。此时，要求段驱动电路能吸收额定的段导通电流，还需根据外电源及额定段导通电流来确定相应的限流电阻。

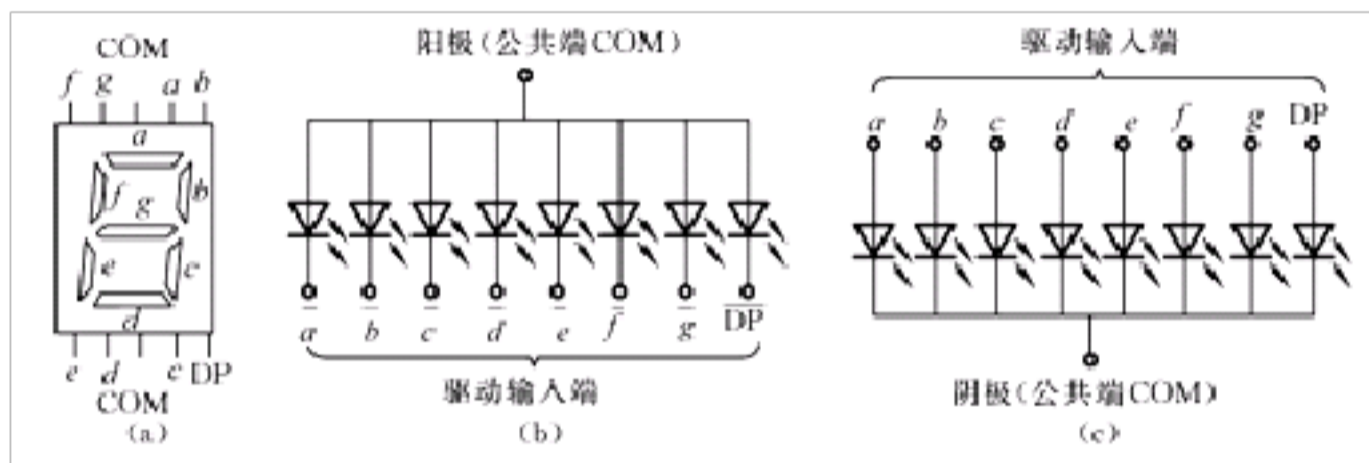


图 3-9 数码管原理及引脚图

第 4 章 整机工作原理

4. 1 整机电路原理图

以上内容仅为本文档的试下载部分，为可阅读页数的一半内容。如要下载或阅读全文，请访问：<https://d.book118.com/108035024105007005>