


东营职业学院
DONGYING VOCATIONAL COLLEGE
综合实训报告书

专 业： 应用电子技术

班 级： 10 级应用电子

学 号： 201001120011

姓 名： 沈重月

指导教师： 王盟、徐艳、张霄

实习方向： 实用电子产品设计与制作

实习时间： 2012 年 5 月 21 日--2012 年 6 月 29 日

填表日期：2012 年 6 月 29 日

电子信息与传媒学院 制

实习题目	基于 Proteus 的数字频率计的设计
指导教师评语及成绩： <div style="display: flex; justify-content: space-between; margin-top: 20px;"> 成绩： 教师签名： 职称： 年 月 日 </div>	
系审查意见： <div style="display: flex; justify-content: space-between; margin-top: 20px;"> 审查成绩： 审查人签名： 职称： 系签章： </div> <div style="text-align: right; margin-top: 10px;">年 月 日</div>	
教务处终审意见： <div style="display: flex; justify-content: space-between; margin-top: 20px;"> 终审成绩： 终审人签名： 职称： 公章： </div> <div style="text-align: right; margin-top: 10px;">年 月 日</div>	

摘要

在电子技术中,频率是最基本的参数之一,并且与许多电参量的测量方案、测量结果都有十分密切的关系,因此频率的测量就显得更为重要。频率计可以用纯硬件电路搭制。本文设计了一种以单片机AT89C52为核心的数字频率计,其中硬件部分主要是由整形电路、单片机最小系统和显示单元组成的,软件设计是由一些功能模块来实现的,例如有初始化模块、数据显示模块等等。此外,通过控制单片机的各项功能和运算操作能力进而来实现周期和频率间的计数和数据的保存。通过这样的设计能测量频率10Hz-10kHz,这既达到了设计所要求的频率测量范围,又达到了较高的精确度。测量时,将被测输入信号送给单片机,通过程序控制计数,结果送数码管显示频率值。本设计中的频率计具有电路结构简单、成本低、测量方便、精度较高等特点,适合测量低频信号,能基本满足一般情况下的需求,既保证了测频精度,又使系统具有较好的实时性,并且本频率计设计简洁,便于携带,扩展能力强,适用范围广。另外,由于本设计采用了模块化的设计方法,提高了测量频率的范围,并且本次设计包括硬件画图和软件程序编写。

关键词: 频率测量,频率计,单片机,LED显示

目 录

摘要	1
第1章 前言	3
1.1 课题背景.....	4
1.2 频率测量仪的设计思路与频率的计算.....	4
1.3 基本设计原理.....	5
1.4 毕业设计所用的方法	5
第2章 数字频率计（低频）的硬件结构设计	6
2.1 系统硬件的构成	6
2.2 系统工作原理图.....	6
2.3 AT89C51单片机及其引脚说明	7
2.4 信号调理及放大整形模块	9
2.5 时基信号产生电路.....	10
2.6 显示模块.....	12
第3章 软件设计	16
3.1 定时计数	16
3.2 量程转换	16
3.3 BCD 转换.....	16
3.4 LCD 显示.....	16
第4章 仿真调试	17
第5章 结束语	19
第6章 参考文献	20
附录1 汇编源程序代码	21

基于 51 单片机的数字频率计

第 1 章 前言

在电子测量领域中，频率测量的精确度是最高的，可达 10^{-10} — 10^{-13} 数量级。因此，在生产过程中许多物理量，例如温度、压力、流量、液位、PH 值、振动、位移、速度、加速度，乃至各种气体的百分比成分等均用传感器转换成信号频率，然后用频率计来测量，以提高精确度。

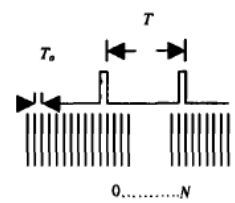
国际上频率计的分类很多。按功能分类，测量某种单一功能的计数器。如频率计数器，只能专门用来测量高频和微波频率；时间计数器，是以测量时间为基础的计数器，其时分辨力和准确度很高，可达 ns 数量级；特种计数器，它具有特种功能，如可逆计数器、予置计数器、差值计数器、倒数计数器等，用于工业和自控技术等方面。频率计按频段分类 ①低速计数器：最高计数频率 $< 10\text{MHz}$ ②中速计数器：最高计数频率 $10\text{—}100\text{MHz}$ ③高速计数器：最高计数频率 $> 100\text{MHz}$ ④微波频率计数器：测频范围 $1\text{—}80\text{GHz}$ 或更高。

单片机自问世以来，性能不断提高和完善，其资源又能满足很多应用场合的需要，加之单片机具有集成度高、功能强、速度快、体积小、功耗低、使用方便、价格低廉等特点，因此，在工业控制、智能仪器仪表、数据采集和处理、通信系统、高级计算器、家用电器等领域的应用日益广泛，并且正在逐步取代现有的多片微机应用系统。单片机的潜力越来越被人们所重视。特别是当前用 CMOS 工艺制成的各种单片机，由于功耗低，使用的温度范围大，抗干扰能力强、能满足一些特殊要求的应用场合，更加扩大了单片机的应用范围，也进一步促使单片机性能的发展。

1.1 课题背景

数字频率计是计算机、通讯设备、音频视频等科研生产领域不可缺少的测量仪器。它是一种用十进制数字显示被测信号频率的数字测量仪器。它的基本功能是测量正弦信号，方波信号及其他各种单位时间内变化的物理量。在进行模拟、数字电路的设计、安装、调试过程中，由于其使用十进制数显示，测量迅速，精确度高，显示直观，经常要用到频率计。

本数字频率计将采用定时、计数的方法测量频率，采用一个 1602ALCD 显示器动态显示 6 位数。测量范围从 1Hz—10kHz 的正弦波、方波、三角波，时基宽度为 1us,10us,100us,1ms 。用单片机实现自动测量功能。



基本设计原理是直接利用十进制数字显示被测信号频率的一种测量装置。它以测量周期的方法对正弦波、方波、三角波

图1 频率测量原理图

1.2 频率测量仪的设计思路与频率的计算

频率测量仪的设计思路主要是：对信号分频，测量一个或几个被测量信号周期中已知标准频率信号的周期个数，进而测量出该信号频率的大小，其原理如右图1所示。

若被测量信号的周期为 T_x ，分频数 m ，分频后信号的周期为 T ，则： $T = mT_x$ 。
由图可知： $T = NT_0$ 。

（注： T_0 为标准信号的周期，所以 T 为分频后信号的周期，则可以算出被测量信号的频率 f 。）

由于单片机系统的标准频率比较稳定，而是系统标准信号频率的误差，通常情况下很小；而系统的量化误差小于 1，所以由式 $T = NT_0$ 可知，频率测量的误差主要取决于 N 值的大小， N 值越大，误差越小，测量的精度越高。

1.3 基本设计原理

基本设计原理是直接利用十进制数字显示被测信号频率的一种测量装置。它以测量周期的方法对正弦波、方波、三角波的频率进行自动的测量。

所谓“频率”，就是周期性信号在单位时间（1s）内变化的次数。若在一定时间间隔 T 内测得这个周期性信号的重复变化次数 N ，则其频率可表示为 $f=N/T$ 。其中脉冲形成电路的作用是将被测信号变成脉冲信号，其重复频率等于被测频率 f_x 。时间基准信号发生器提供标准的时间脉冲信号，若其周期为 1s，则门控电路的输出信号持续时间亦准确地等于 1s。闸门电路由标准秒信号进行控制，当秒信号来到时，闸门开通，被测脉冲信号通过闸门送到计数译码显示电路。秒信号结束时闸门关闭，计数器停止计数。由于计数器计得的脉冲数 N 是在 1 秒时间内的累计数，所以被测频率 $f_x=N\text{Hz}$ 。

1.4 毕业设计所用的方法

① 以单片机为控制器件，用硬件语言进行设计，采用单片机智能控制，结合外围电子电路，得以进行高低频率的精度测量。

② 使用单片机最小系统设计频率计系统，系统以单片机为主控单元，主要用于对方波、正弦波频率的测量。

③ 借助 proteus 软件，进行仿真，对设计原理、检测方法进行验证。

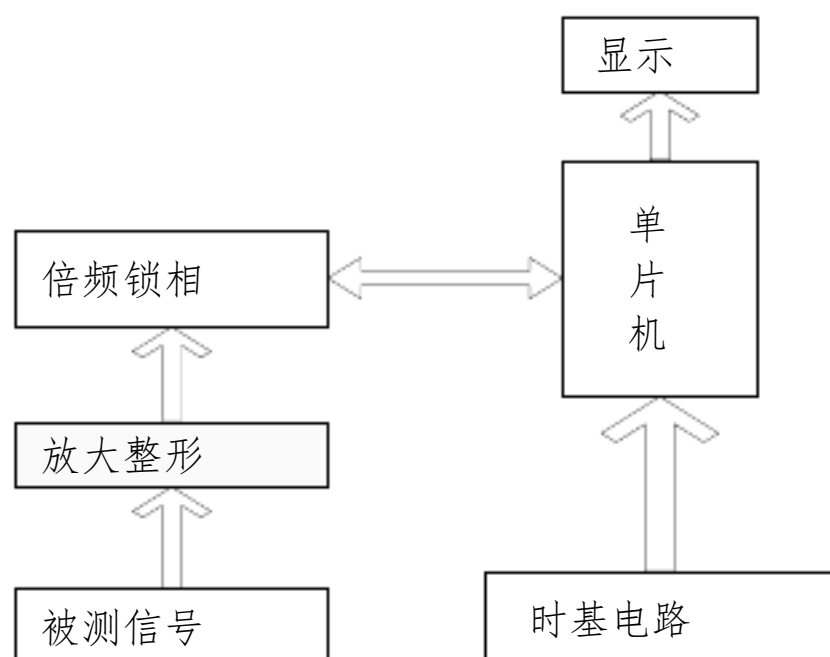
第2章 数字频率计（低频）的硬件结构设计

2.1 系统硬件的构成

本频率计的数据采集系统主要元器件是单片机 AT89C51，由它完成对待测信号频率的计数和结果显示等功能，外部还要有分频器、显示器等器件。可分为以下几个模块：放大整形模块、秒脉冲产生模块、换档模拟转换模块、单片机系统、LCD显示模块。

各模块关系图如图 2 所示：

图 2 数字频率计功能模块



2.2 系统工作原理图

该系统工作的总原理图如图 3 所示：

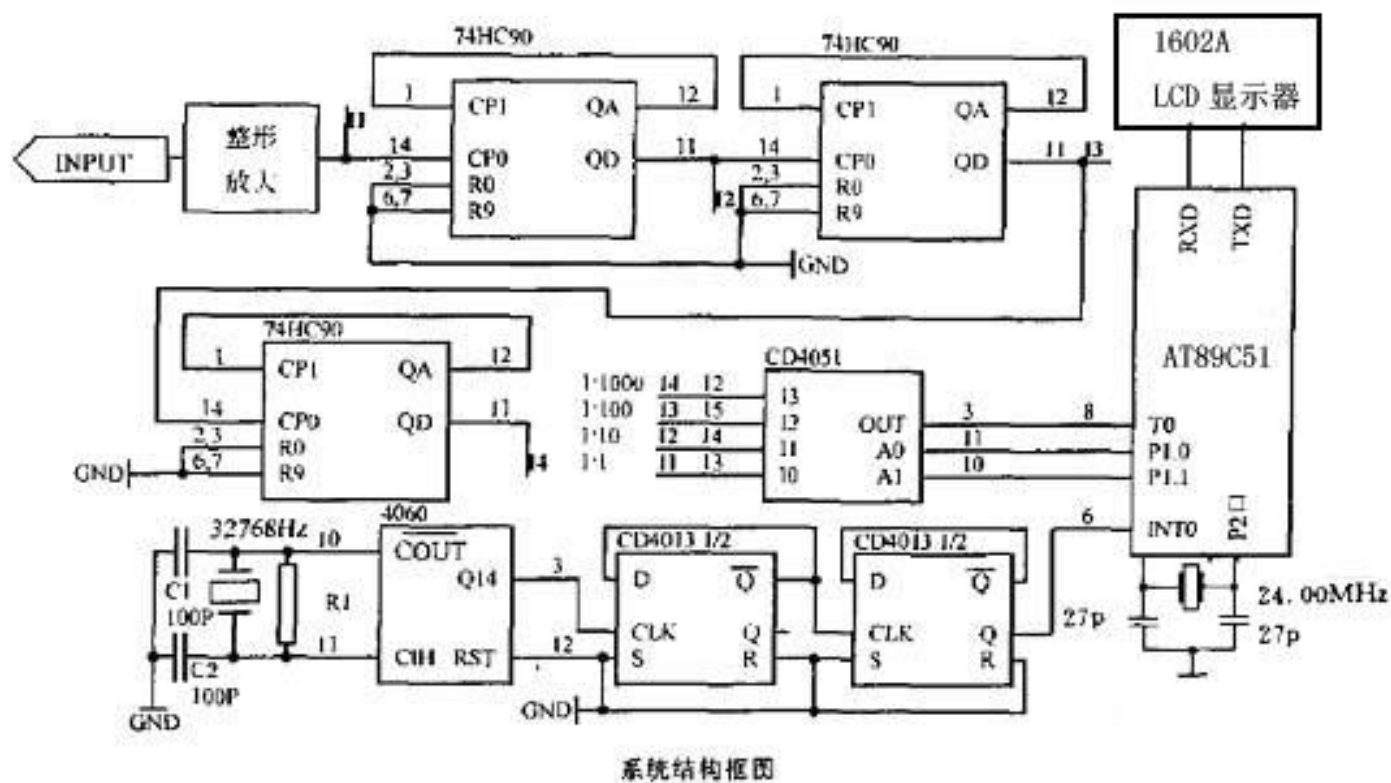


图 3 数字频率计系统工作原理图

CMOS 艺制造的 8 位微控制器，它提供下列标准特征：4K 字节的程序存储器，128 字节的 RAM,32 条 I/O 线，2 个 16 位定时器/计数器，一个 5 中断源两个优先级的中断结构，一个双工的串行口，片上震荡器和时钟电路。

引脚说明：

- V_{CC} ：电源电压

- GND 地

- P0 口：P0 口是一组 8 位漏极开路型双向 I/O 口，作为输出口用时，每个引脚能驱动 8 个 TTL 逻辑门电路。当对 0 端口写入 1 时，可以作为高阻抗输入端使用。

当 P0 口访问外部程序存储器或数据存储器时，它还可设定成地址数据总线复用的形式。在这种模式下，P0 口具有内部上拉电阻。

在 EPROM 编程时，P0 口接收指令字节，同时输出指令字节在程序校验时。程序校验时需要外接上拉电阻。

- P1 口：P1 口是一带有内部上拉电阻的 8 位双向 I/O 口。P1 口的输出缓冲能接受或输出 4 个 TTL 逻辑门电路。当对 P1 口写 1 时，它们被内部的上拉电阻拉升为高电平，此时可以作为输入端使用。当作为输入端使用时，P1 口因为内部存在上拉电阻，所以当外部被拉低时会输出一个低电流 (I_{IL})。

- P2 口：P2 是一带有内部上拉电阻的 8 位双向的 I/O 端口。P2 口的输出缓冲能驱动 4 个 TTL 逻辑门电路。当向 P2 口写 1 时，通过内部上拉电阻把端口拉到高电平，此时可以用作输入口。作为输入口，因为内部存在上拉电阻，某个引脚被外部信号拉低时会输出电流 (I_{IL})。

16 位地址的外部数据存储器（例如 MOV $\text{\textcircled{A}}$ DPTR）时，P2 口送出高 8 位地址数据。在这种情况下，P2 口使用强大的内部上拉电阻功能当输出 1 时。当利用 8 位地址线访问外部数据存储器时（例 MOV $\text{\textcircled{A}}$ R1），P2 口输出特殊功能寄存器的内容。

当 EPROM 编程或校验时，P2 口同时接收高 8 位地址和一些控制信号。

• P3 口：P3 是一带有内部上拉电阻的 8 位双向的 I/O 端口。P3 口的输出缓冲能驱动 4 个 TTL 逻辑门电路。当向 P3 口写 1 时，通过内部上拉电阻把端口拉到高电平，此时可以用作输入口。作为输入口，因为内部存在上拉电阻，某个引脚被外部信号拉低时会输出电流 (I_{IL})。

P3 口同时具有 AT89C51 的多种特殊功能，具体如下表 1 所示：

端口引脚	第二功能
P3.0	RXD (串行输入口)
P3.1	TXD (串行输出口)
P3.2	— (外部中断 0)
P3.3	$\overline{\text{INT1}}$ (外部中断 1)
P3.4	T0 (定时器 0)
P3.5	T1 (定时器 1)
P3.6	$\overline{\text{WR}}$ (外部数据存储器写选通)
P3.7	$\overline{\text{RD}}$ (外部数据存储器都选通)

表 1 P3 口的第二功能

RST:复位输入。当振荡器工作时，RST 引脚出现两个机器周期的高电平将使单片机复位。

ALE/ $\overline{\text{PROG}}$ ：当访问外部存储器时，地址锁存允许是一输出脉冲，用以锁存地址的低 8 位字节。当在 Flash 编程时还可以作为编程脉冲输出 ($\overline{\text{PROG}}$)。

是以晶振频率的 1/6 输出，可以用作外部时钟或定时目的。但也要注意，每当访问外部数据存储器时将跳过一个 ALE 脉冲。

- $\overline{\text{PSEN}}$ ：程序存储允许时外部程序存储器的读选通信号。当 AT89C52 执行外部程序存储器的指令时，每个机器周期 $\overline{\text{PSEN}}$ 两次有效，除了当访问外部数据存储器时， $\overline{\text{PSEN}}$ 将跳过两个信号。

- $\overline{\text{EA}}/\text{V}_{\text{PP}}$ ：外部访问允许。为了使单片机能够有效的传送外部数据存储器从 0000H 到 FFFH 单元的指令， $\overline{\text{EA}}$ 必须同 GND 相连接。需要主要的是，如果加密位 1 被编程，复位时 EA 端会自动内部锁存。

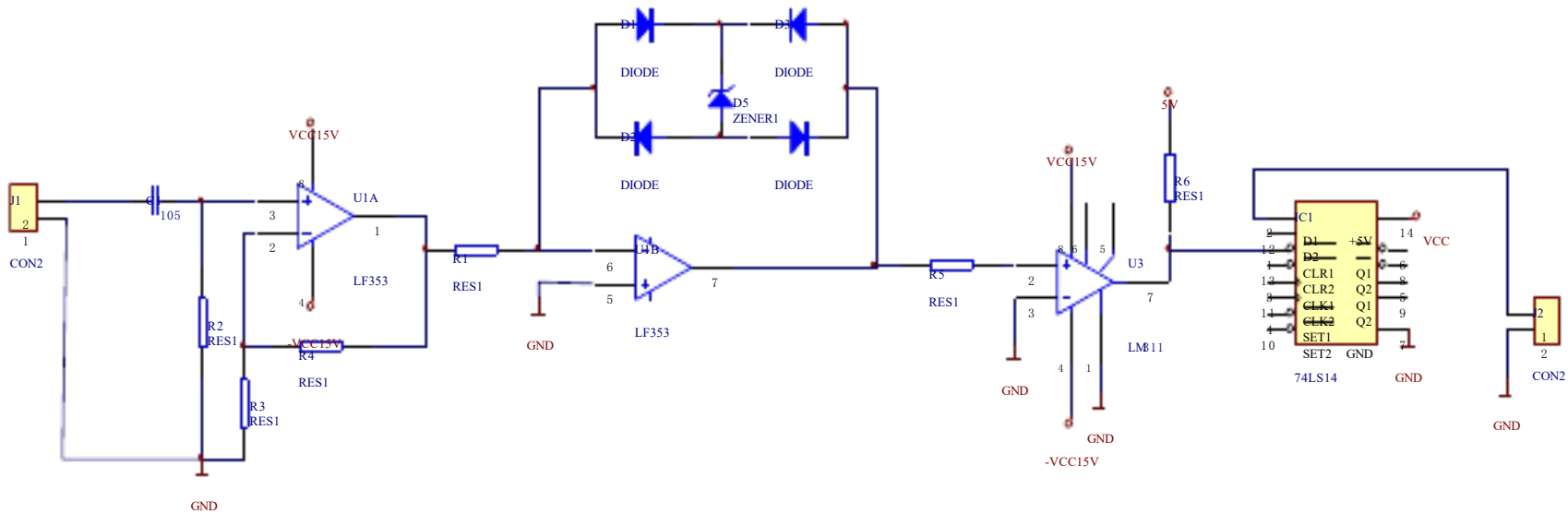
当执行内部编程指令时， $\overline{\text{EA}}$ 应该接到 V_{CC} 端。

- XTAL1 振荡器反相放大器以及内部时钟电路的输入端。
- XTAL2 振荡器反相放大器的输出端。

在本次设计中，采用 89C51 作为 CPU 处理器，充分利用其硬件资源，结合 D 触发器 CD4013 分频器 CD4060 模拟转换开关 CD4051 计数器 74LS90 等数字处理芯片，主要控制两大硬件模块，量程切换以及显示模块。下面还将详细说明。

放大整形系统包括衰减器、跟随器、放大器、施密特触发器。它将正弦输入信号 V_x 整形为同频率方波 V_o ，幅值过大的被测信号经过分压器分压送入后级放大器，以避免波形失真。由运算放大器构成的射级跟随器起阻抗变换作用，使输入阻抗提高。同相输入的运算放大器的放大倍数为 $(R_1+R_2)/R_1$ ，改变 R_1 的大小可以改变放大倍数。系统的整形电路由施密特触发器组成，整形后的方波送到闸门以便计数。

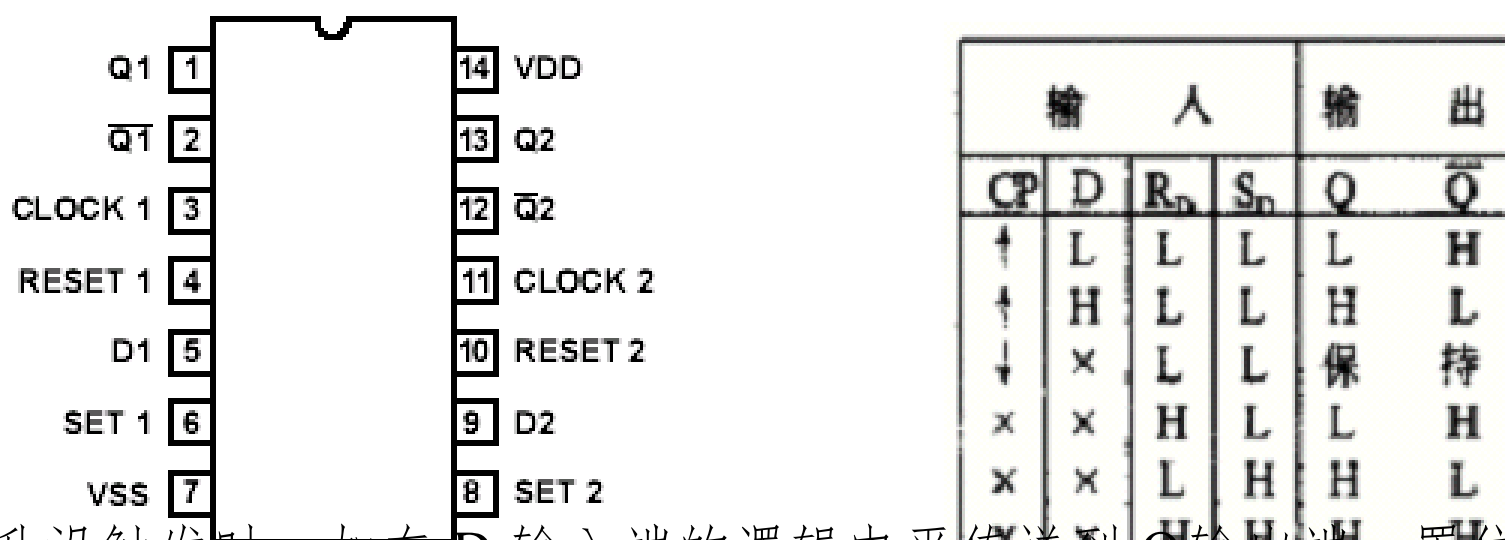
入信号的测量就不方便了，过大可能会把器件烧毁，过小可能器件检测不到，所以在设计中采用了这个信号调理电路对输入的波形进行阻抗变换、放大限幅和整形，信号调理部分电路具体实现电路原理图和参数如下图所示：



2.5

CD4013——双上升沿 D 触发器，引脚及功能见如下图 5：

CD4013 由两个相同的、相互独立的数据型触发器构成。每个触发器有独立的数据置位复位时钟输入和 Q 及 Q 非输出。此器件可用作移位寄存器，且通过将 Q 非输出连接到数据输入，可用作计数器和触发器。在时钟



上升沿触发时，加在 D 输入端的逻辑电平传送到 Q 输出端。置位和复位或复位线上的高电平完成。

图 5 CD4013 芯片引脚用功能图

以上内容仅为本文档的试下载部分，为可阅读页数的一半内容。如要下载或阅读全文，请访问：<https://d.book118.com/237136006156006120>