

团 体 标 准

T/CPCA 6045A—202X

代替 T/CPCA 6045—2017

高密度互连印制电路板技术规范

Technical Specification for high density interconnect printed circuit board

(征求意见稿)

本草案完成时间：2023. 11. 15

提交反馈意见时，请将您知道的相关专利连同支持性文件一并附上

20XX-xx-xx 发布

20XX-xx-xx 实施

中国电子电路行业协会 发布

前 言

本文件按照 GB/T 1.1—2020 给出的规则起草。

本文件由中国电子电路行业协会文件化工作委员会提出。

本文件由中国电子电路行业协会归口。

请注意本文件的某些内容可能涉及专利，本文件的发布机构不承担识别这些专利的责任。

本文件替代 T/CPCA 6045-2017，与 T/CPCA 6045-2017 相比主要变化如下：

- 将 2017 版本 4-6 章拆分重组为本文件第 5 章；
- 新增并修订了部分参考标准（见第 2 章）
- 删除部分术语说明，新增部分新术语（见第 3 章）；
- 新增第 4 章“分级”、第 6 章“质量保证”；
- 新增第 5 章中“总则、优先次序、材料、设计”四个部分，并对第 5 章中其他细节进行修订和增补。
- 对第 7 章的内容进行修订。

本文件主要起草单位：

汕头超声印制板公司、安捷利美维电子（厦门）有限责任公司

本文件主要起草人：

马志彬、马步霞、黄伟、朱云、柯娇娜

本文件所代替标准的历次版本发布情况为：

- T/CPCA 6045-2017。

高密度互连印制电路板技术规范

1 范围

本文件规定了高密度互连印制电路板的性能和鉴定规范。内容包括要求与检验方法、质量保证以及标识、包装与贮存要求。

本文件适用于积层法和其它工艺制作的高密度互连印制板（以下简称 HDI 印制板或印制板）。

2 规范性引用文件

下列文件中的内容通过文中的规范性引用而构成本文件必不可少的条款。其中，标注日期的引用文件，仅该日期对应的版本适用于本文件；不标注日期的引用文件，其最新版本（包括所有的修改单）适用于本文件。

- GB/T 2423.22 电工电子产品环境试验 第2部分：试验方法 试验N：温度变化
- GB/T 4588.3 印制板的设计和使用
- GB/T 4677 印制板测试方法
- GB/T 4721 印制电路用刚性覆铜箔层压板通用规则
- GB/T 4725 印制电路用覆铜箔环氧玻璃布层压板
- GB/T 4937.22 导体器件 机械和气候试验方法 第22部分：键合强度
- GB/T 5169.16 电工电子产品着火危险试验 第16部分：试验火焰 50W 水平与垂直火焰试验方法
- GB/T 5230 印制板用电解铜箔
- GB/T 16261 印制板总规范
- GB/T 26125 电子电气产品六种限用物质（铅、汞、镉、六价铬、多溴联苯和多溴二苯醚）的测定
- GB/T 26572 电子电气产品中限用物质的限量要求
- GB/T 33015 多层印制板用粘结片通用规则
- SJ 20828 合格鉴定用测试图形和布设总图
- SJ 21093 印制板物理性能测试方法
- SJ 21094 印制板化学性能测试方法
- SJ 21096 印制板环境试验方法
- SJ 21193 印制板离子迁移测试方法及要求
- SJ 21194 印制板互连应力测试方法及要求
- SJ 21554 印制板背钻加工工艺控制要求
- SJ/T 10309 印制板用阻焊剂
- SJ/T 10329 印制板返修和返工
- SJ/T 21555 印制板高速电路信号传输损耗测试方法
- SJ T 202 81 印制板通用技术要求和试验方法
- T/CPCA 1001 电子电路术语
- T/CPCA 1201 印制板的包装、运输和保管
- T/CPCA 4307 印制板用标记油墨
- T/CPCA/Z 5101 印制板特性阻抗时域反射测定指南

3 术语和定义

T/CPCA 1001 界定的以及下列术语和定义适用于本文件。

3.1

失效阈值

若一个性能指标上升或下降到某个数值时,该性能指标被认为已经失效、无法继续使用,则此数值称为该性能指标的失效阈值。

4 分级

本文件涉及的产品按照应用等级分为以下3个等级,产品应用等级若高于3级的要求,则应该在采购文件中单独说明或由供需双方协商决定:

a) 1级:一般电子产品

指外观要求低,主要要求为印制板功能完整的产品。例如消费类、某些计算机及外部设备产品等。

b) 2级:耐用电子产品

指要求高性能、使用寿命较长、能不间断工作的非关键性设备用产品。例如一些通讯设备、复杂的商用机器及仪器等。

c) 3级:高可靠性电子产品

指在严酷环境下保证能不中断持续使用的关键性设备产品;或用于生命维持系统、必要时随时可以工作的关键性设备产品。

5 要求与检验方法

5.1 总则

当客户对HDI印制板的要求与检验方法有特殊要求时,应在采购文件(包括订购合同、产品设计文件、技术协议、质量协议及更改文件等)中规定。当采购文件未规定时,HDI印制板的要求与检验方法可引用本文件要求。本文件未提及的规定由供需双方商议决定。

5.2 优先顺序

当本文件的要求与其它文件要求有矛盾时,文件应满足如下a)~d)的优先次序:

- a) HDI印制板采购文件(包括订购合同、产品设计文件、技术协议、质量协议及更改文件等,这些文件中,需要首先执行的是订购合同及后续的更改文件);
- b) 客户的规范或其他指定文件;
- c) 本文件;
- d) 其它相关文件。

5.3 材料

5.3.1 通则

HDI 印制板使用的所有材料应符合采购文件的规定,所含环境限制物质必须满足国家相关环保标准要求。如客户对 HDI 印制板的材料没有明确规定,承制方应使用满足本文件规定的性能要求的材料。

5.3.2 基材

刚性覆金属箔层压板及刚性未覆箔层压板应符合GB/T 4721和GB/T 4725的规定。

5.3.3 粘结材料

粘结材料（预浸渍材料或半固化片）应符合GB/T 33015的规定。

5.3.4 铜箔

铜箔应符合GB/T 5230的规定。

5.3.5 阻焊剂

阻焊剂应符合SJ/T 10309的规定。

5.3.6 标记印料

标记印料应符合T/CPCA 4307的规定。

5.4 设计

HDI 印制板应符合相关设计规范的要求。除非另有规定，HDI 印制板的设计应按 GB/T 4588.3 的规定执行。测试图形的设计应按 SJ 20828 的相关要求进行。

5.5 外观和尺寸

5.5.1 总则

按照 GB/T 4677-2002 中 5.1 的规定对成品外观进行检验。微导通孔在 30 倍放大镜下、其他孔类在 10 倍放大镜下检查，若存在无法确定的可疑表现，可使用更高放大倍数的显微镜（最大达到 40 倍或按供需双方协商确认的放大倍数）进行检验。

对于有尺寸要求的精确测量，应采用读数不低于最小允许数值的量具，也可采用带十字标线和满足测量精度刻度的光学仪器或影像测量仪进行检验。当采购文件有特殊要求时，应按照采购文件规定的放大倍数进行检验。

光照度要求范围：700lx~1200lx，如采购文件有特殊要求，按专用光照度台面检查。

5.5.2 外观

5.5.2.1 印制板边缘

成品板边缘应光滑，没有金属毛刺；以割槽或铣槽方式拼板应符合组装板的分板要求；工艺边连接处允许有轻微损伤，邮票孔轻微破损，但不应出现断裂、露铜或印制板翘曲。

5.5.2.1.1 毛刺

板边缘应切割整齐，没有金属毛刺。允许出现非金属毛刺，但不应有磨损或出现疏松毛刺，且非金属毛刺不应影响外形尺寸、安装和功能要求，如图 1 a)、b) 所示。

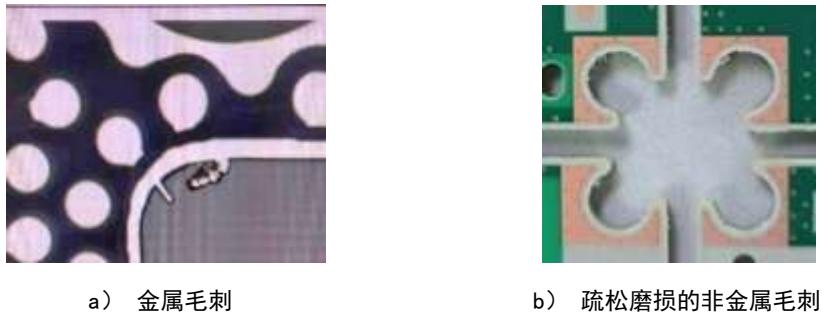


图 1 金属和非金属毛刺

5.5.2.1.2 缺口

板边缺口边缘不应出现磨损，板边缘缺口磨损不大于板边缘与最近导体间距的 50%、且不超过 2.5 mm 时是允许的，如图 2 所示。

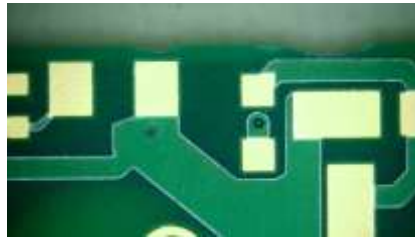


图 2 不合格缺口

5.5.2.1.3 白边（晕圈）

当板边白边（晕圈）不大于板边缘与最近导体间距的 50%，且不超过 2.5 mm 时，是允许的，如图 3 所示。

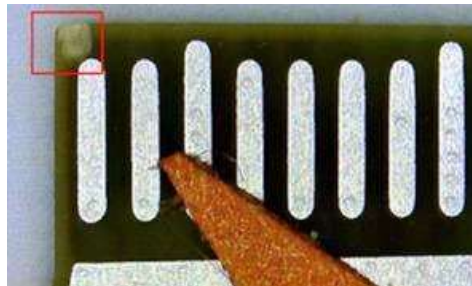


图 3 不合格白边（晕圈）

5.5.2.1.4 V 型槽异物残留

V 型槽内不允许有影响印制板功能的异物残留。

5.5.2.2 导电图形

5.5.2.2.1 导体表面

导体表面应无起泡、褶皱、裂纹；导体与基材应无分离；导体端部不允许有翘起的金属片。导体表面不应有影响后道工序的变色、污染及异物附着，经过电镀处理或表面涂覆处理的导体

表面不允许露铜。

导体表面的缺损（如边缘缺口、针孔、粗糙及划痕等）导致的导体宽度减少应不大于成品导体宽度的 20%，缺损长度应不大于导体长度的 10%且总长度不超过 13 mm。

5.5.2.2.2 导体之间

导体间不应有可造成电气绝缘及电压击穿等可靠性问题的异物或离子污染物存在。

导体间残留物（如：蚀刻产生的凸起、残铜等）的宽度应不大于成品导体间距的 30%且不超过 0.30 mm。

5.5.2.3 连接盘

5.5.2.3.1 矩形连接盘

如图 4 所示，矩形连接盘长度方向 80%和宽度方向 80%的中心区域定义为完好区域，应当完好无缺陷，完好区域外探针压痕可接受，完好区域内不影响表面涂覆的测试探针压痕可接受。

沿连接盘外部边缘的缺陷包括但不限于缺口、压痕、结瘤、针孔等，沿连接盘外部边缘及连接盘内的累积缺陷应当符合表 1 的规定。

连接盘突起导致的与相邻导体间最小间距的减少，应符合 5.5.2.2.2 的要求。

表 1 矩形连接盘的缺陷

项目	1级	2级	3级
沿矩形连接盘外部边缘的缺陷	缺陷不应侵占矩形连接盘的完好区域；累积缺陷不超过矩形连接盘长度或宽度的 30%	缺陷不应侵占矩形连接盘的完好区域；累积缺陷不超过矩形连接盘长度或宽度的 20%	缺陷不应侵占矩形连接盘的完好区域；累积缺陷不超过矩形连接盘长度或宽度的 20%
矩形连接盘内的缺陷	缺陷不应侵占表面贴装连接盘的完好区域；累积缺陷不超过连接盘长度或宽度的 30%	缺陷不应侵占矩形连接盘的完好区域；累积缺陷不超过矩形连接盘长度或宽度的 10%	缺陷不应侵占矩形连接盘的完好区域；累积缺陷不超过矩形连接盘长度或宽度的 10%

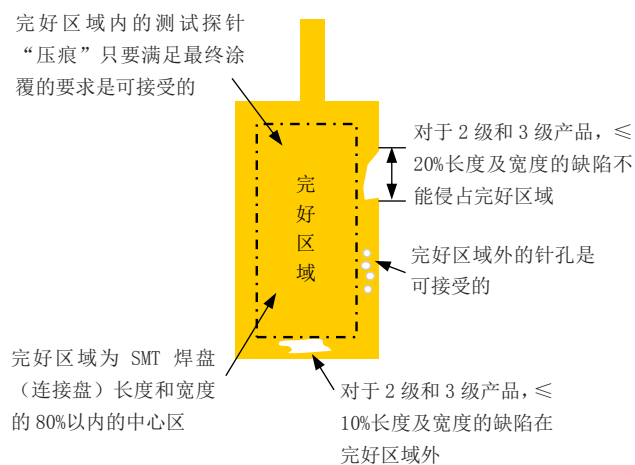


图 4 矩形连接盘的缺陷

5.5.2.3.2 BGA 连接盘

如图 5 所示，BGA 连接盘以圆心为中心，直径 80%覆盖的区域定义为完好区域，应当完好无缺陷；完好区域外探针压痕可接受，完好区域内不影响表面涂覆的测试探针压痕可接受。

BGA 连接盘外部边缘的缺陷包括但不限于缺口、压痕、结瘤、针孔等，连接盘的累积缺陷应当符合表 2 的规定。BGA 连接盘突起导致的与相邻导体间最小间距的减少，应符合 5.5.2.2.2 的要求。

表 2 BGA 连接盘的缺陷

项目	1级	2级	3级
BGA 连接盘外部边缘的缺陷	缺陷不应侵占 BGA 连接盘的完好区域；累积缺陷不超过 BGA 连接盘周长的 30%；缺陷向连接盘中心的径向辐射不超过连接盘直径的 10%	缺陷不应侵占 BGA 连接盘的完好区域；累积缺陷不超过 BGA 连接盘周长的 20%；缺陷向连接盘中心的径向辐射不超过连接盘直径的 10%	缺陷不应侵占 BGA 连接盘的完好区域；累积缺陷不超过 BGA 连接盘周长的 20%；缺陷向连接盘中心的径向辐射不超过连接盘直径的 10%

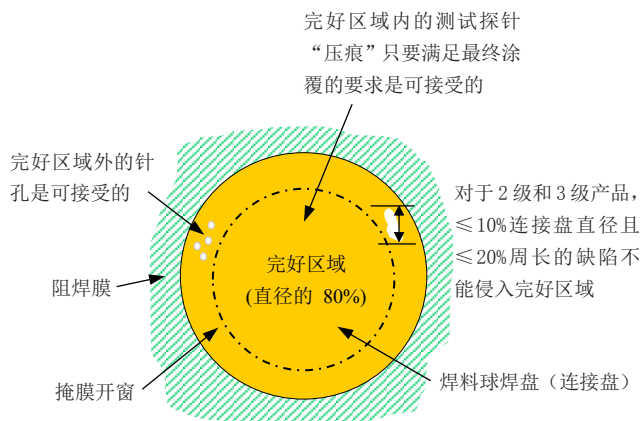


图 5 BGA 连接盘缺陷

5.5.2.4 基准标记及元件定位标记

如图 6 所示，基准标记及元件定位标记外观应平整、光亮、无缺损，存在不影响识别点识别的轻微缺陷是允许的。

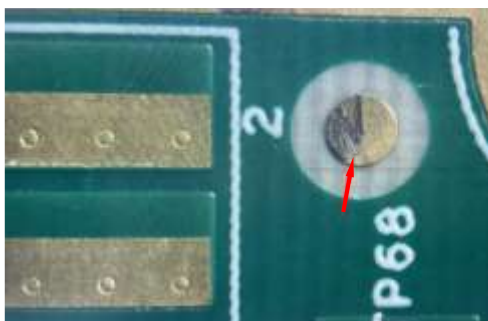


图6 识别点损伤（不合格）

5.5.2.5 印制插头

如图7所示，印制插头宽度方向的80%和长度方向的90%的中间区域定义为完好区域。

5.5.2.5.1 表面色泽及附着物

印制插头上不允许有阻焊膜或其他附着物；印制插头接触片不应出现氧化、发黑现象；用橡皮擦或75%左右酒精擦拭可去除的轻微变色可以接受。

5.5.2.5.2 划痕

印制插头划痕应符合如下a)~b)的要求：

- 每个印制插头关键区域允许有不露铜及不露底材的划痕，但发生缺陷印制插头的累计数量不应超过印制插头总数的10%；
- 每个印制插头非关键区域允许有不露铜及不露底材的划痕，但发生缺陷印制插头的累计数量不应超过印制插头总数的50%。

5.5.2.5.3 露铜露镍

印制插头出现露铜露镍应符合如下a)~c)的要求：

- 印制插头刨斜边后前端允许露铜但不允许出现铜箔起翘、剥离。
- 印制插头关键区域不允许露铜及露镍；
- 每个印制插头的非关键区域只允许一处露镍/铜，且缺陷最长尺寸不大于0.127 mm；有缺陷的印制插头数量不超过总数量的10%，如果印制插头总数量小于10个，则不允许出现有缺陷的印制插头。

5.5.2.5.4 凹陷、凸块、结瘤、异物

印制插头出现凹陷、凸块、结瘤、异物等缺陷应符合如下a)~b)的要求：

- 印制插头关键区域：不允许出现针孔、压痕，不允许出现直径大于0.15 mm的凹陷及直径大于0.127 mm的结瘤或金属凸块。凹陷不大于0.15 mm及结瘤或金属凸块直径不大于0.127 mm可以接受。但单个印制插头出现这些缺陷的累计数量不超过3个，且出现缺陷的印制插头累计数量不超过印制插头总数的30%；
- 印制插头非关键区域：印制插头间不允许有导电异物；不允许出现连续性凸块、缺口或缺损。出现不脱落、不影响印制插头接触的非导电异物可以接受；印制插头出现凸出、缺口或缺损导致插头宽度减小、插头间间距减小时应满足其最小宽度及最小间距的要求。

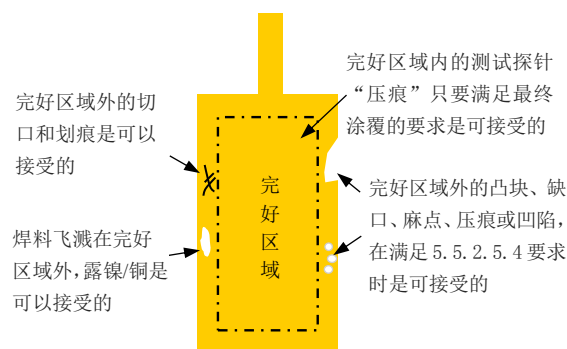


图7 印制插头的缺陷

5.5.2.5.5 印制插头镍金镀层与焊料涂层的结合处

印制插头镍金镀层与焊料涂覆层在结合位置的露铜或镀层重叠，露铜间隙应不超过 1.00 mm，镀镍金重叠区长度应不超过 1.00 mm。叠层位置表观露铜或镀金重叠区变色可以接受，如图 8 所示。

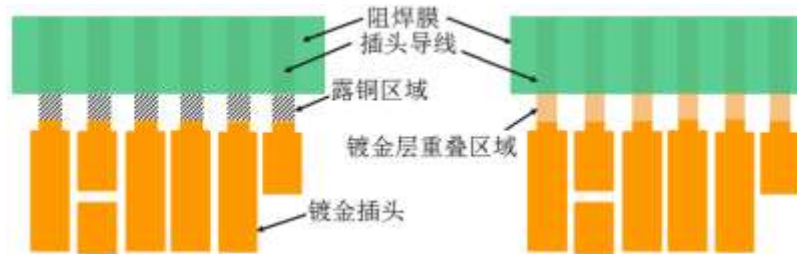


图 8 印制插头镍金镀层与焊料涂层结合处

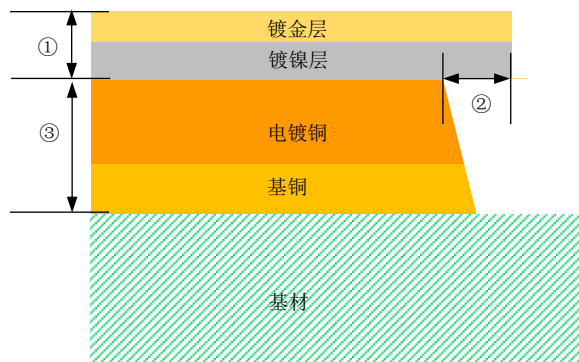
5.5.2.5.6 印制插头倒角损伤

印制插头因印制板边缘有轻微不平整导致的倒角损伤是允许的，但不允许出现铜箔剥离、镀层剥离或印制插头浮离等现象。

5.5.2.5.7 印制插头镀镍层突沿

印制插头镀镍层突沿应符合如下a)~b)的要求：

- a) 如图 9 所示，从侧面测量时，印制插头镀镍层突沿不应超过基铜与电镀铜的总和；
- b) 镀镍层突沿不允许脱落，不能影响电性能。



- ①——镀镍金层
- ②——镀层突沿
- ③——基铜层加上电镀铜层

图9 印制插头镀镍层突沿示意图

5.5.2.6 孔

5.5.2.6.1 镀通孔结瘤或毛刺

镀通孔中产生结瘤或铜丝时应能满足最小孔径的要求，镀铜厚度必须符合最小要求且无裂缝产生，如图 10 a)、 b) 所示。

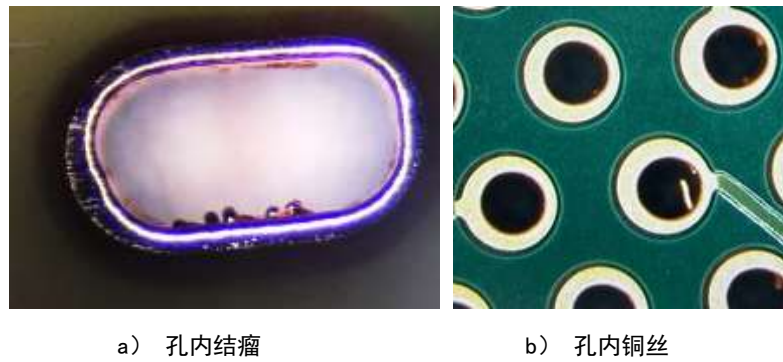


图 10 镀通孔一致性

5.5.2.6.2 铜镀层空洞

铜镀层空洞长度不应超过板厚的 5%，宽度不应超过孔周长的 25%，且孔内空洞数不应超过 1 个，有空洞的孔数不应超过孔总数的 5%。

微导通孔铜镀层不应有空洞，铜镀层不应出现剥离或断裂，如图 11 所示。

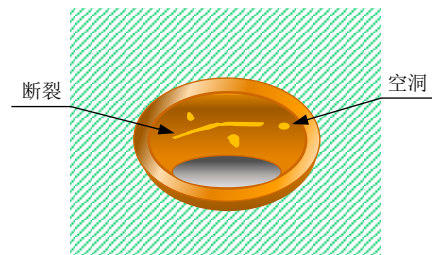


图 11 镀通孔铜镀层空洞示意图

5.5.2.6.3 最终涂覆层空洞

微导通孔最终涂覆层不应有空洞。表面处理层的空洞长度不应超过板厚的 5%，宽度不应超过孔周长的 25%，且孔内空洞数不应超过3个，有空洞的孔数不应超过孔总数的 5%；如图 12 所示。

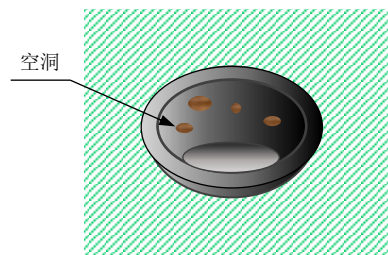


图 12 最终涂覆层的镀层空洞示意图

5.5.2.6.4 填塞孔

5.5.2.6.4.1 非镀通填塞

非镀铜填塞孔需满足如下a)~g)的要求：

a) 通常情况下，芯板埋孔及多次积层板中形成的埋孔应做填孔处理；

- b) 对于多次积层板中形成的微导通孔按加工需要及供需双方商定做填孔处理；
- c) 填塞孔后其凹、凸度应满足介质厚度的最低要求。在两个非公共电气的导电图形之间的空洞，无论水平方向还是垂直方向，均不应使最小介质厚度减小；
- d) 微导通孔及导通孔填充材料时应从外表面密封内部空洞；
- e) 背钻孔填孔时，背钻面的填孔材料应能从外表面密封内部空洞；
- f) 填孔后不允许从任何外部表面延伸出空洞；
- g) 填孔材料应至少填充孔腔的 60%。

5.5.2.6.4.2 填塞孔盖覆电镀

填塞孔要求铜盖覆电镀时，需满足如下a)~b)的要求：

- a) 除非被阻焊膜盖住，否则盖覆电镀层不允许有暴露树脂填塞料的空洞；
- b) 在保证结构完整性的前提下盖覆电镀孔上可见的凹陷和凸块是可接受的。

5.5.2.6.5 背钻孔

5.5.2.6.5.1 背钻孔表层铜环

背钻孔要完全去除掉背钻的表层孔环，不允许有铜环残留。

5.5.2.6.5.2 背钻孔壁残铜

背钻部分的孔壁不允许残铜。

5.5.2.6.5.3 背钻孔壁剥离

背钻边缘部分不允许有与孔壁分离的现象。

5.5.2.6.5.4 背钻内层走线与背钻孔的距离

内层走线不可露铜。

5.5.2.6.5.5 外来物质

背钻孔内不允许有金属残留物；非金属杂质不影响孔径公差可以接受。

5.5.2.7 阻焊膜

5.5.2.7.1 阻焊膜色差

在正常检测亮度下，距离板面300 mm~400 mm观察时，同一块板两面无明显色差，同批次印制板之间无明显色差。

5.5.2.7.2 阻焊膜表层缺陷

阻焊膜上不应有影响使用的划伤、剥落、针孔及异物，不应有横跨导体之间的气泡。

5.5.2.7.3 阻焊后露铜

阻焊后露铜应符合如下 a)~d)的要求：

- a) 阻焊膜覆盖区域不应露出金属导体。如需采用阻焊剂修补阻焊覆盖区域，应采用相同的材料；
- b) 除非采购文件或布线总图有意设计留出的设计，在平行导体区域，阻焊层不应导致已做绝缘处理的相邻导体露出；
- c) 齐平电路中，阻焊层不需要与连接盘表面齐平；

d) 由阻焊窗定义的对位偏移不应导致相邻的导体露出，如图13所示。



图 13 阻焊膜开窗

5.5.2.7.4 阻焊膜的偏移、覆盖、渗透

图 14 a) 所示，插件安装的印制板外层连接盘因阻焊膜偏移引起的最小连接盘宽度 (w) 应符合表 3 的规定。

表 3 最小连接盘宽度

单位为毫米

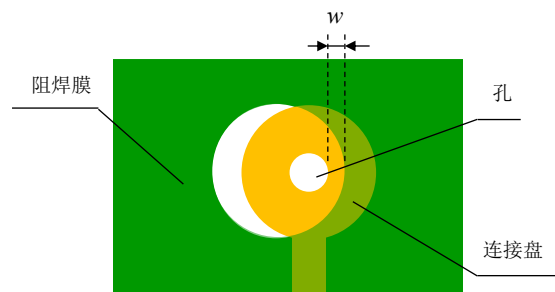
项目	最小连接盘宽度 (w)
主面	$w \leq \text{孔的半径}$
辅面	$w \geq 0.03$, 且有效焊接面积应不小于 70% (w 根据供方布线图确定)

图 14 b)、c) 所示，覆盖、渗透、偏移至表面安装用印制板的矩形连接盘上的阻焊膜宽度应符合表 4 的规定。设计阻焊膜覆盖在焊脚上的宽度由供需双方商定。

表 4 覆盖、渗透、偏移至印制焊脚上的阻焊膜宽度

单位为毫米

项目	阻焊覆盖、渗透、偏移宽度 (w_1 、 w_2)
焊盘节距 ≤ 0.65	供需双方商定
$0.65 < \text{焊盘节距} \leq 1.25$	仅允许一侧侵入阻焊剂，最大尺寸 ≤ 0.025
焊盘节距 ≥ 1.25	仅允许一侧侵入阻焊剂，最大尺寸 ≤ 0.05



a) 阻焊膜偏移引起的最小连接盘宽度

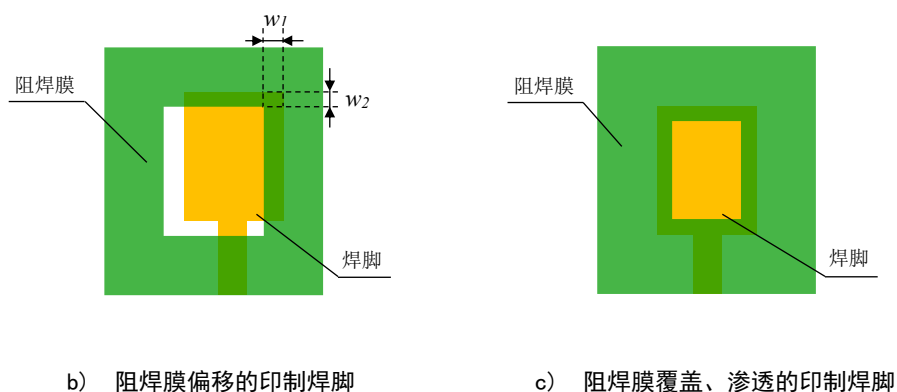


图 14 阻焊膜的偏移、覆盖、渗透

5.5.2.7.5 阻焊塞孔

5.5.2.7.5.1 表面涂覆前塞孔

表面涂覆前做塞孔应符合如下a)~c)的要求:

- 如图15 a)所示, 单面塞孔深度 $\geq 30\%$;
- 如图15 b)所示, 双面塞孔深度 $\geq 70\%$;
- 塞孔印料凸起高度不能高于相邻表面贴装连接盘 $50\ \mu\text{m}$ 。

5.5.2.7.5.2 表面涂覆后塞孔

如图15 a)所示, 表面涂覆后塞孔情况下, 塞孔深度应满足不透白光的要求。

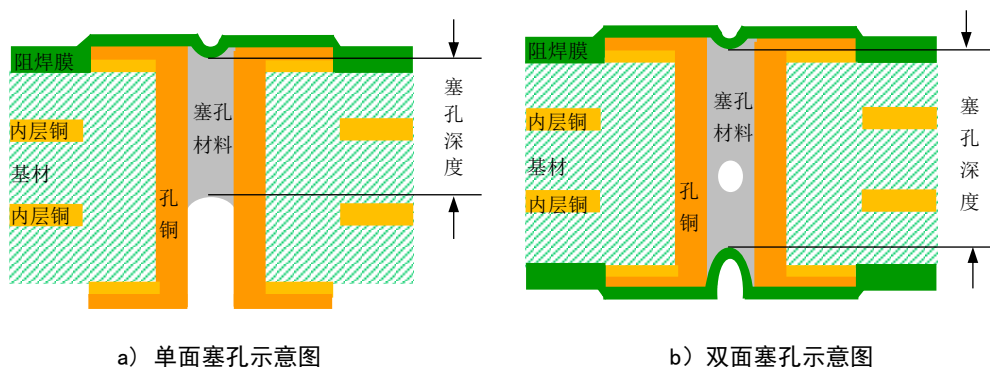


图15 阻焊塞孔

5.5.2.8 符号标记

为保证印制板或测试条的可追溯性、方便识认制造商(如商标)或标识印制板属性(如符合环保要求)等, 常常需要在HDI印制板上增加符号标记。其增加方式以在单块印制板上为首选, 如因尺寸、空间等因素限制导致符号标记不能添加, 则标识方式可由供需双方共同商定。

通常情况下, 可采用字符标记、蚀刻标记或阻焊标记等方式。无论采用哪种符号标记, 都应满足如下a)~c)的要求:

- 标记文字清晰可辨, 无错印、漏印, 便于判别识读; 允许不影响辨认的字符轮廓脱落;
- 蚀刻标记不应影响电路性能;
- 非蚀刻标记侵入连接盘导致焊环宽度不足等影响焊接性能的情况不可接受。

5.5.2.9 表面涂覆

5.5.2.9.1 化学镍金

化学镀镍金表面允许存在表面处理前的磨痕以及表面处理后的滚轮印导致的色差。表面处理后的镀层不可脱落，不应存在边缘漏镀、焊盘漏镀；应完全覆盖，表面平整，不应存在多余的镀屑，应满足导体公差及最小间距要求，如图 16 a)~ c)所示。

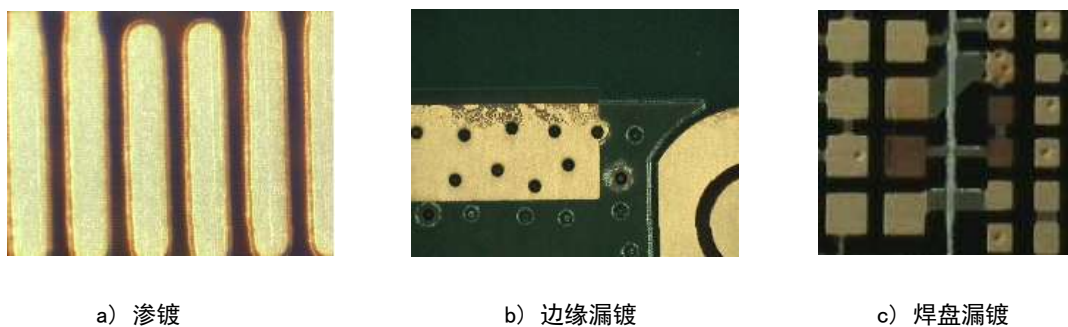


图 16 化学镍金表面缺陷

5.5.2.9.2 化学沉银

化学沉银焊盘表面应完全覆盖、平整一致，不应出现污渍，如图 17 所示。

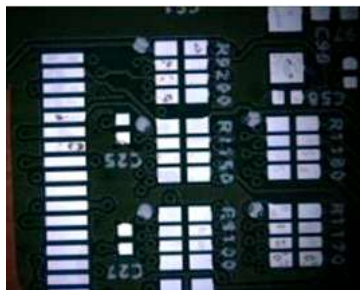


图 17 沉银镀层银面污渍

5.5.2.9.3 沉锡

沉锡处理焊盘表面应完全覆盖、平整。板件颜色及光泽一致的情况下，沉锡表面色泽可介于亚光白到亮银色之间，不应出现多余镀屑、漏镀、发暗发黑、变色或阻焊剂对偏的情况，如图 18 所示。化学沉锡过程阻焊剂的伸缩不应导致回流焊前后阻焊剂发生破损。

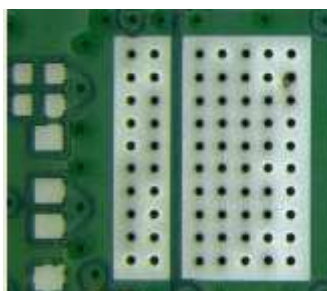


图 18 沉锡镀层锡面发暗

5.5.2.9.4 有机可焊性保护膜

镀通孔内及连接盘表面通过有机可焊性保护膜处理的膜厚应厚度均匀，有一致的光泽度，无污染、发暗现象发生。

5.5.2.9.5 选择性化金

选择性化金表面处理时，对应不同的表面涂覆区，应符合各自涂覆层的外观和技术要求。

5.5.2.9.6 化学镀镍钯金

化学镀镍钯金金属线键合盘在完好区域内允收探针压痕，不允许露镍，因表面结瘤、粗糙、划痕缺陷不可影响邦定功能，非完好区域不允许露铜，其中完好区域的定义是以引线键合盘中心为基准，引线键合盘长度的 80%和宽度的 80%范围内的区域，如图 19 所示。

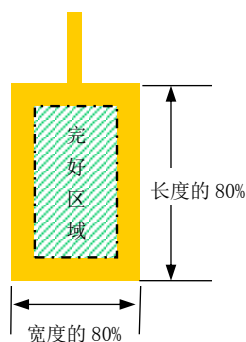


图 19 化学镍钯金完好区域

5.5.3 尺寸

5.5.3.1 导体尺寸

5.5.3.1.1 导体宽度的测量

通常情况下，不含镀层的铜导体宽度应测量导体底部（如图 20 右侧所示），若有特殊要求测量导体顶部（如图 20 左侧所示），由供需双方商定说明。

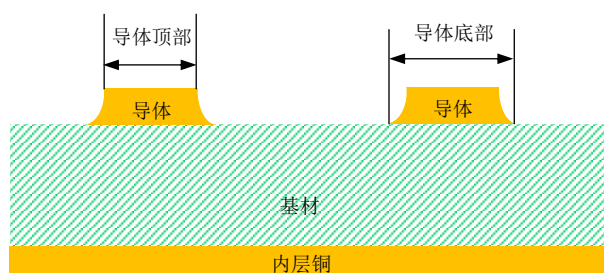


图 20 导体宽度测量示意图

5.5.3.1.2 导体宽度

设计的最小导体宽度应能满足产品的电气性能。

成品导体宽度的公差因导体标称宽度不同而有所不同，应符合表 5 的规定。另外，有阻抗要求的导体或设计宽度不足 $75\ \mu\text{m}$ 导体，成品的导体宽度公差由供需双方商定。

表 5 成品导体宽度公差

单位为微米

导体说明	公差
导体宽度 < 75	供需双方商定
75 < 导体宽度 ≤ 100	±25%
100 < 导体宽度 ≤ 200	±20%
200 < 导体宽度 ≤ 300	±15%
300 < 导体宽度	±10%
阻抗线	内层±10%，外层±20%，或由供需双方商定

5.5.3.1.3 导体间距

最小导体间距应能满足产品的电气性能；成品导体间距应在布设总图规定的公差范围内；导体与印制板边缘之间的最小间距应当符合布设总图的规定。

如未规定最小间距，成品导体间距对比标称间距的减少，在保证最电气性能前提下，1、2级产品允许减少量为30%；3级产品允许减少量为20%。

5.5.3.2 连接盘尺寸

5.5.3.2.1 矩形连接盘的测量

通常情况下，矩形连接盘尺寸应测量其顶部（如图 21 左侧所示），若有特殊要求测量底部（如图 21 右侧所示），由供需双方商定说明。

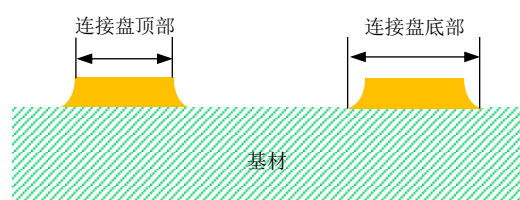


图 21 矩形连接盘宽度测量示意图

5.5.3.2.2 矩形连接盘的宽度

矩形连接盘宽度 (w) 的公差应符合表 6 的规定。

表 6 矩形连接盘的宽度公差

单位为毫米

连接盘宽度 (w)	公差
$w \leq 0.15$	由供需双方商定
$w > 0.15$	±20 %

5.5.3.2.3 矩形连接盘中心距

如图 22 所示, 相邻两矩形连接盘的中心距离 (p) 及并排位置的两端矩形连接盘的中心距离 (d) 的公差应符合表 7 的规定。

表 7 矩形连接盘中心距的公差

单位为毫米

矩形连接盘中心距	公差
p	± 0.03
d	± 0.05

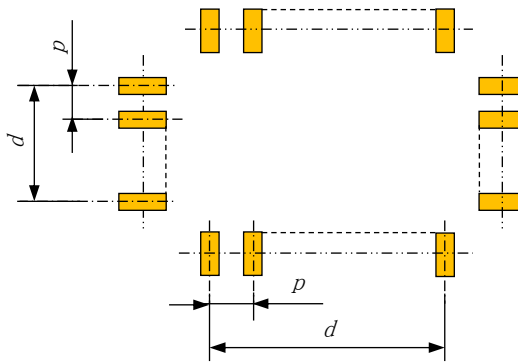


图 22 矩形连接盘的中心距离

5.5.3.2.1 BGA 盘的测量

通常情况下, BGA 盘径尺寸应测量其顶部 (如图 23 左侧所示), 若有特殊要求测量底部 (如图 23 右侧所示), 由供需双方商定说明。

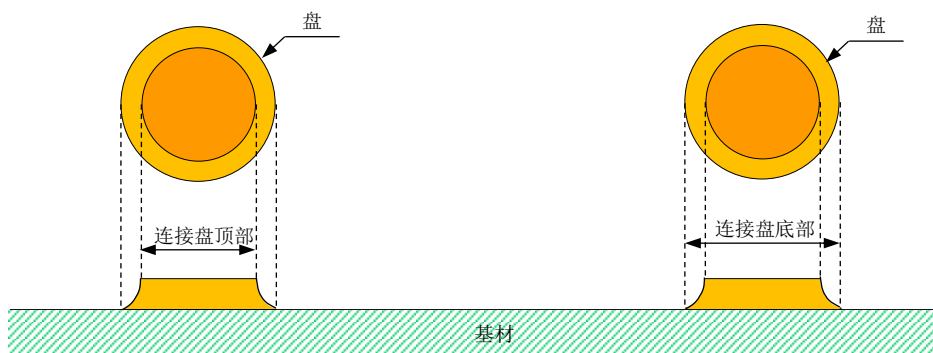


图 23 由导体图形所界定的 BGA 的盘径测量示意图

5.5.3.2.3 BGA 的盘径

由导体图形所界定的 BGA 的盘径尺寸公差应符合表 8 的规定; 当盘径小于 0.20 mm 时, 盘径公差由供需双方商定。

表 8 由导体图形所界定的 BGA 的盘径公差

导体厚度 ^a (t) μm	盘径公差 mm
$t < 40$	+ 0.03 - 0.03
$t \geq 40$	+ 0.05 - 0.05
^a 导体厚度=铜箔厚度+镀层厚度-过程加工减少量	

如图 24 所示，由阻焊膜开窗所界定的 BGA 的盘径 (d) 公差为 $\pm 0.03 \text{ mm}$ 。

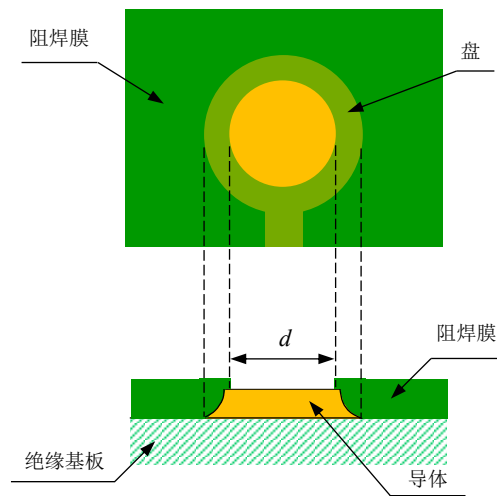


图 24 由阻焊膜开窗所界定的 BGA 盘径

5.5.3.3 孔相关尺寸

5.5.3.3.1 机械孔位精度

机械孔孔位精度： $\pm 0.076 \text{ mm}$ ；压接孔孔位精度： $\pm 0.05 \text{ mm}$ ；
其他装配孔孔位精度有特殊要求的按供需双方协商确定。

5.5.3.3.2 微导通孔叠孔对准度

有微导通孔叠孔设计的，叠孔对准度应满足目标连接盘需覆盖 A 区域的要求，如图 25 所示。

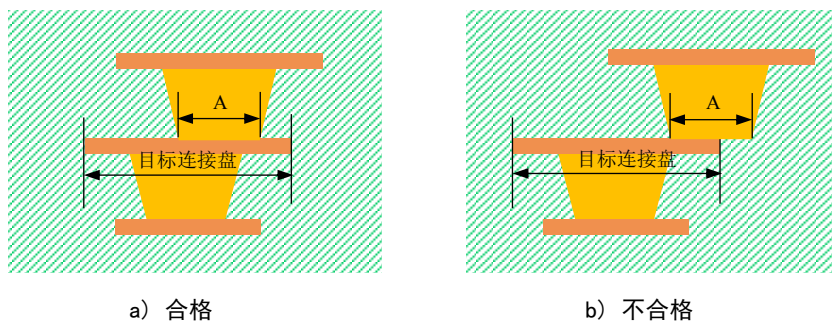
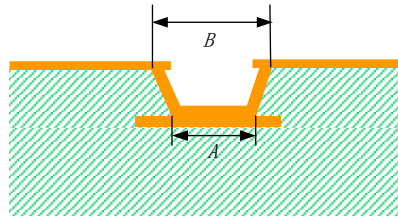


图 25 导通孔叠孔对准度

5.5.3.3.3 微导孔

微导孔孔径公差：±0.025 mm（孔径指金属化前直径）。

孔底接触尺寸（ A ）应大于孔口尺寸（ B ）的70%，且不超过100%，如图26所示。



注1： B —标称孔径±0.025 mm（为金属化前直径）

注2： $70\% < A/B \leq 100\%$

图26 微导孔孔径要求

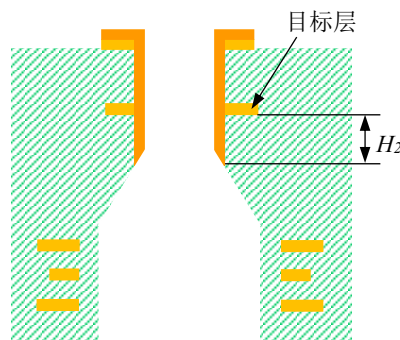
5.5.3.3.4 背钻孔

5.5.3.3.4.1 背钻孔孔铜

以通孔孔铜厚度要求为准。

5.5.3.3.4.2 背钻孔残桩长度

如图27所示，背钻孔残桩长度 H_2 要求： $0.05 \text{ mm} \leq H_2 \leq 0.30 \text{ mm}$ ，或由供需双方商定。



H_2 ——残桩长度

图27 背钻孔

5.5.3.3.5 孔壁与板边的距离

孔壁与印制板边缘之间的距离应符合布线总图设计要求。

5.5.3.3.6 孔环

若采购方有更高要求，孔环要求应在其合同或采购文件中单独说明，或按照表9的要求控制。

外层环宽应测量从孔内侧到连接盘边缘的宽度，导通孔应包含孔的镀铜厚度，导体或连接盘的连接处不应出现孔环破坏；内层环宽的测量仅包含钻孔的内层连接盘的宽度，不包含镀覆孔壁厚度。如图28所示，外层可焊孔环允许有阻焊膜偏位等问题，但最小可焊孔环应满足表9的要求。

表9 孔环宽度要求

项目	1级	2级	3级
外层连接盘 (金属化孔)	破坏 $\leq 180^\circ$ 在未增加泪滴或填角的情况下, 连接盘与导体连接处的最小环宽应 $\geq 25 \mu\text{m}$	破坏 $\leq 90^\circ$ 在未增加泪滴或填角的情况下, 连接盘与导体连接处的最小环宽应 $\geq 25 \mu\text{m}$	环宽 $\geq 50 \mu\text{m}$ 孤立的针孔、缺口等缺陷导致最小环宽减小20%的范围内可接受
外层连接盘 (非支撑孔)	破坏 $\leq 90^\circ$	破坏 $\leq 90^\circ$	环宽 $\geq 150 \mu\text{m}$
内层环宽	连接盘和导体连接处的减少小于5.5.4.3规定的最小导体宽度的要求时允许 $\leq 90^\circ$ 的破坏 在未增加泪滴或填角的情况下, 连接盘与导体连接处的最小环宽应 $\geq 25 \mu\text{m}$	连接盘和导体连接处的减少小于5.5.4.3规定的最小导体宽度的要求时允许 $\leq 90^\circ$ 的破坏 在未增加泪滴或填角的情况下, 连接盘与导体连接处的最小环宽应 $\geq 25 \mu\text{m}$	环宽 $\geq 25 \mu\text{m}$
激光盲孔- 微导通孔捕获 连接盘	破坏 $\leq 180^\circ$ 连接盘和导体连接处应不小于最小导体的宽度	破坏 $\leq 90^\circ$ 连接盘和导体连接处应满足 $\geq 50 \mu\text{m}$, 或不小于最小导体的宽度, 两者取较小值	环宽应没有破坏
激光盲孔- 微导通孔目标 连接盘	-	破坏 $\leq 90^\circ$ 如果发生破坏, 应当保证导体最小间距及最小介质层间隙; 且应当保证微导通孔的镀层的完整性	环宽应没有破坏

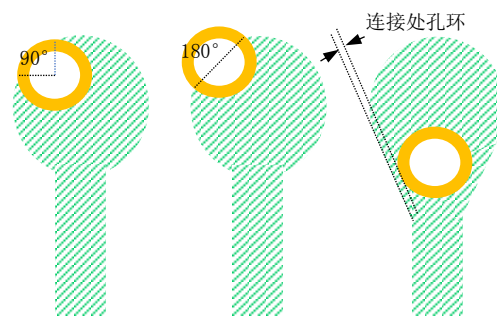


图28 外层环宽

5.5.3.4 印制插头尺寸

5.5.3.4.1 印制插头宽度

印制插头的宽度 (w) 公差应符合表10的规定。

表 10 印制插头宽度的公差

单位为毫米

插头宽度 (w)	公差
$w \leq 1.0$	± 0.05
$w > 1.0$	± 0.10

5.5.3.4.2 印制插头的中心距离

如图 29 所示，两个印制插头的中心距离 (d 或 d_n) 小于 100 mm 时，公差为 ± 0.05 mm，当两个印制插头的中心距离大于 100 mm，每增加 20 mm，公差增加 0.01 mm，最大不超过 ± 0.10 mm。

插头中心到板边缘的距离 (d_l) 公差为 ± 0.05 mm 或按照采购文件的要求。

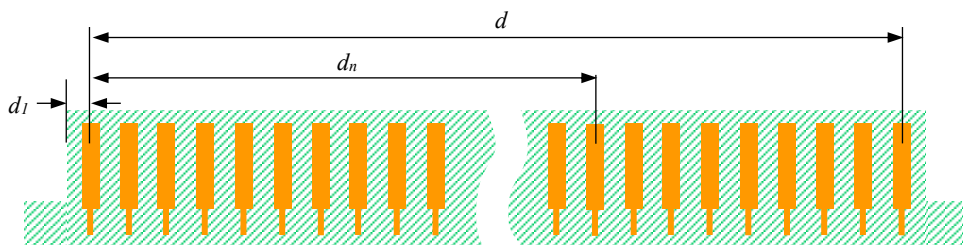


图 29 印制插头的中心距离

5.5.3.4.3 主面和辅面的印制插头中心之间的偏差

主面和辅面的印制插头中心之间的最大偏差 (n) 为 ± 0.05 mm。插头中心之间的偏差值可使用金相切片测量，如图 30 所示。

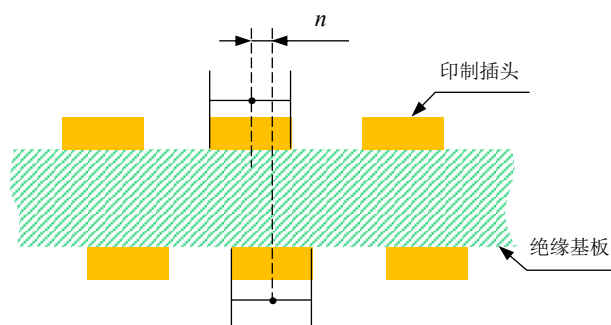


图 30 主面和辅面印制插头中心位移的偏差

5.5.3.5 基准标记及元件定位标记尺寸

如图 31 所示，典型的基准标记及元件定位标记一般为圆形焊盘，尺寸公差为 ± 0.05 mm。

基准标记 (R) 及元件定位标记 (L) 如图 46 所示，(R) 与 (L) 之间的位置 (横轴或纵轴距离) 公差为 ± 0.1 mm。

元件定位标记 (L) 与最远矩形连接盘间的距离 (d_l 、 d_2) 公差为 ± 0.05 mm。

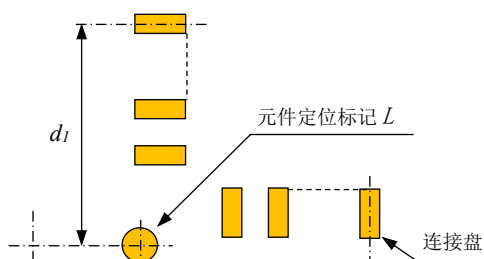


图 31 基准标记及元件定位标记

5.5.3.6 板厚度

图32所示，整板厚度（ D ）包括电镀层、阻焊层及文字标记，其公差应符合表 11的规定。

表11 板厚及测量要求

单位为毫米

板厚 (D)	公差
$0.1 \leq D \leq 0.5$	± 0.075
$0.5 < D < 1.0$	± 0.1
$D \geq 1.0$	$\pm (D \times 10\%)$
注 1: 有印制插头时，板厚测量位置为板边印制插头位置。	
注 2: 无印制插头时，板厚测量位置为双面文字标记之间位置。	

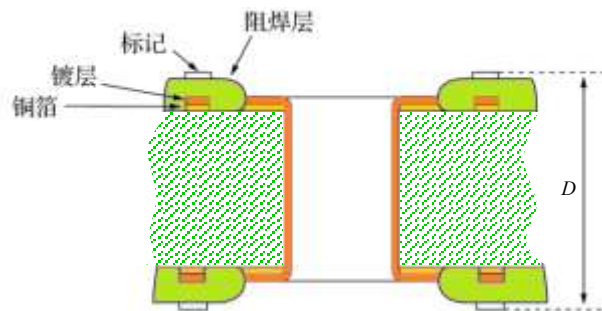


图 32 带有标记、阻焊层、铜箔和镀层的 HDI 印制板

5.5.3.7 外形

5.5.3.7.1 外形尺寸

若采购方有更高要求，外形尺寸公差要求应在其合同或采购文件中单独说明，或按照表 12 的要求控制。

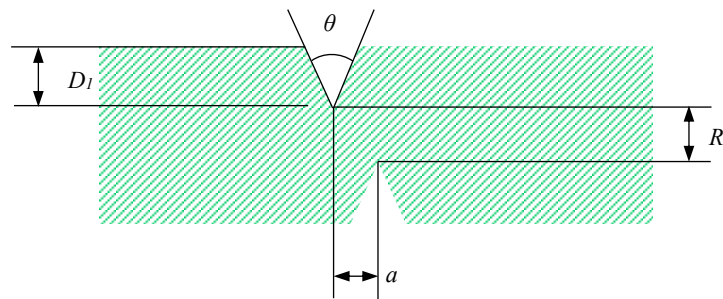
表12 外形尺寸公差要求

单位为毫米

尺寸	公差
尺寸 ≤ 300	± 0.10
尺寸 > 300	± 0.13
孔中心到边尺寸	± 0.10
定位槽尺寸	± 0.10

5.5.3.7.2 V型槽

如图 33 所示，V 型槽剩余板厚公差 D_I ： $\pm 0.1\text{mm}$ ；上下槽中心偏位 a ： $\pm 0.1\text{mm}$ 。



- R ——V槽深度
 θ ——V槽角度
 a ——偏位
 D_I ——板厚余厚

图33 V型槽示意图

5.5.3.8 表面涂覆层厚度

表面涂覆层厚度应符合表 13 的规定。

表 13 表面涂覆层厚度要求

单位为微米

序号	表面涂覆层	项目	要求
1	有机可焊性保护膜 (OSP)	有机可焊性保护膜层	覆盖且可焊
2	化学镍金	化学镍层 (最小厚度)	3.0
		化学金层 (最小厚度)	0.05
3	化学浸银	浸银层	覆盖且可焊
4	化学浸锡	浸锡层	覆盖且可焊
5	化学镍钯金	化学镍钯层	3.0~6.0
		化学金层	0.05~0.30
6	化学浸金	浸金层 (最小厚度)	0.03

5.6 结构完整性

5.6.1 热应力浮焊

5.6.1.1 热应力浮焊检验方法

应按 GB/T 4677-2002 中 9.2.3 的试验 19c 方法测试，试验条件为 $(288 \pm 5)^\circ\text{C}$ ， 10_0^1s ，重复 3 次或由供需双方商定。

5.6.1.2 热应力浮焊要求

热应力试验后，应在 (100 ± 5) 倍的放大倍率下对镀覆通孔、铜箔和镀层的完整性进行检验。仲裁检验应在 (200 ± 5) 倍的放大倍率下进行。

对层压板厚度、铜箔厚度、镀层厚度、叠层方向、层压和镀层空洞等的检验应当在上述规定的放大倍率下完成。低于 $1\mu\text{m}$ 的镀层厚度不应当采用显微剖切技术测量，而应当采用其它适当的方法进行检验，如 x-ray 法。

5.6.2 热应力再流焊

5.6.2.1 热应力再流焊检验方法

表 14 中为热应力再流焊的主要参数要求，板面峰温为温度测量仪实际测量板温度，非再流设定温度，停留时间为板面到达指定温度的时间，或按采购文件中的再流焊曲线进行测试。

表 14 热应力再流焊主要参数要求

再流测试	液相线以上时间	板面峰温	停留时间	再流次数
有铅	183℃以上，120s~150s	$(245 \pm 5)^\circ\text{C}$	240℃以上20s~30s	5次
无铅	217℃以上，120s~150s	$(260 \pm 5)^\circ\text{C}$	255℃以上20s~30s	5次

5.6.2.2 热应力再流焊要求

印制电路板需保证再流次数5次或由供需双方商定后，绝缘介质材料之间、绝缘介质材料与导体铜层及导体铜层与铜层之间不应有分层，阻焊不应有起泡、变色，字符不应有脱落现象。

5.6.3 显微剖切

5.6.3.1 总则

热应力试验后，显微剖切应按 GB/T 4677-2002 中 8.3.2 的试验 15b 方法进行，应在孔中心偏差 10% 内的垂直平面上进行镀覆孔的显微剖切，一个显微剖切至少应包括三个最小镀覆孔。

5.6.3.2 镀涂层厚度

5.6.3.2.1 镀涂层厚度检验方法

按 GB/T 4677-2002 中 8.3.2 的试验 15b 方法进行显微镜剖切后检验，采用显微剖切和适当的测量装置测量镀覆孔壁厚度，并记录每侧孔壁 3 个测量值的平均厚度，孤立的厚或薄区域不应用于计算均值。由于玻纤突出造成的孤立区铜箔厚度减薄应满足最小厚度要求，测量从突出的末端到孔壁的镀层厚度。如在孤立区测量的厚度低于要求，则视为一个空洞。

5.6.3.2.2 镀涂层厚度要求

通孔、埋孔和盲孔的孔壁最小镀铜厚度应符合表 15 的规定。孔壁铜镀层厚度不包括表面处理镀层厚度（例如镍金厚度）。其它要求由供需双方商定。

表 15 镀涂层厚度要求

单位为微米

序号	镀涂层	1 级	2 级	3 级
1	表面和孔内铜镀层（大于 2 层的埋孔，平均最小值）	20	20	25
2	表面和孔内铜镀层（大于 2 层的埋孔，单点最小值）	18	18	20
3	微导通孔（盲孔和埋孔，平均最小值）	12	12	12
4	微导通孔（盲孔和埋孔，单点最小值）	10	10	10
5	2 层的埋孔芯板（平均最小值）	13	15	15
6	2 层的埋孔芯板（单点最小值）	11	13	13
7	包覆铜最小厚度（大于 2 层的埋孔、镀覆孔和盲孔）	覆盖	5	5
8	包覆铜最小厚度（微导通孔、盲孔和埋孔）	覆盖	5	5
9	包覆铜最小厚度（2 层的埋孔芯板）	覆盖	5	5

5.6.3.3 导体厚度

5.6.3.3.1 导体厚度检验方法

导体厚度 (t_c) 测量，如图 34 所示。导体厚度 (t_c) 测量包括导体表面粗糙度轮廓的平均值。

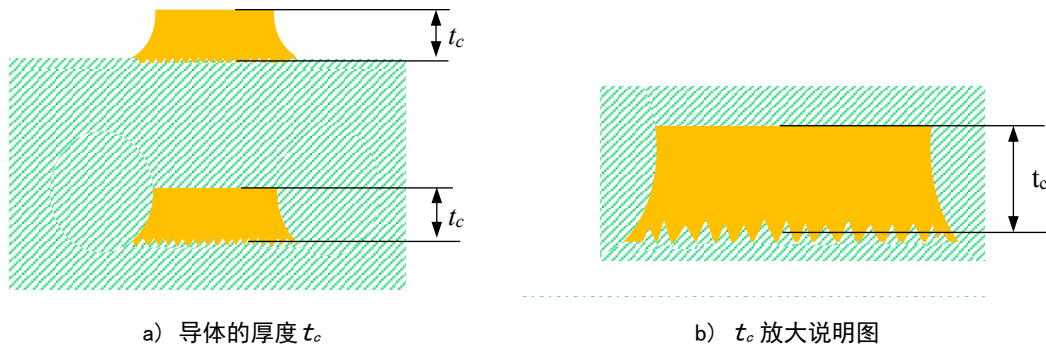


图 34 导体的厚度

5.6.3.3.2 导体厚度要求

加工后成品印制板外层导体（铜箔加电镀铜）的最小总厚度应符合表 16 的规定。当采购文件规定了导体厚度或公差范围时，外层导体厚度应符合规定值或在规定的公差范围内。

表 16 外层导体最小厚度

单位为微米

标称基体铜箔厚度	最小底铜厚度	加工后外层导体最小总厚度
5.1	1.6	23.1
8.5	3.1	26.2

表 16 (续)

标称基体铜箔厚度	最小底铜厚度	加工后外层导体最小总厚度
12	4.7	29.3
17.1	5.7	33.4
34.3	12.5	47.9
68.6	27.9	78.7
102.9	43.3	108.6
137.2	58.8	139.5

注：基体铜箔厚度超过137.2 μm时，每增加35 μm，则允许在标称基体铜箔厚度减少10%后的基础上再减少6 μm。

5.6.3.4 内层铜箔最小厚度

5.6.3.4.1 内层铜箔最小厚度检验方法

内层铜箔最小厚度检验方法同 5.6.3.3.2 导体厚度检验方法。

5.6.3.4.2 内层铜箔最小厚度要求

成品印制板的内层铜箔最小厚度应符合表 17 的要求。当采购文件规定了内层铜箔的厚度或公差范围时，内层铜箔厚度应符合规定值或在规定的公差范围内。

表 17 内层铜箔最小厚度

单位为微米

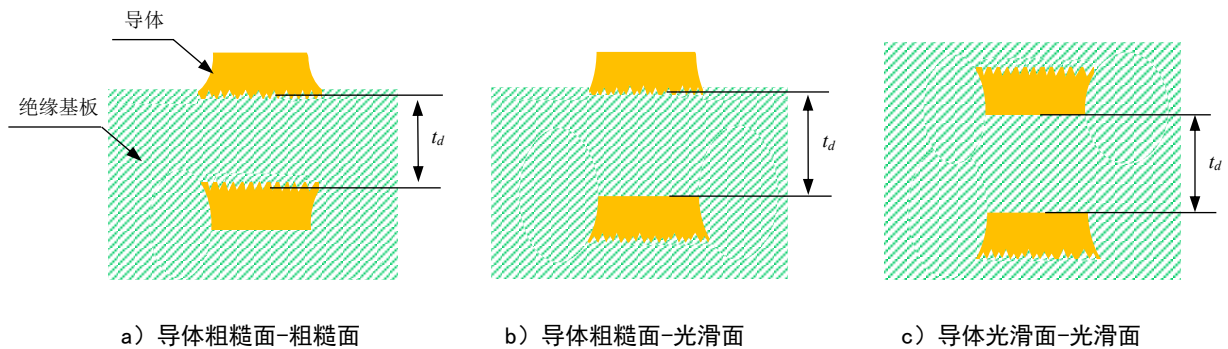
标称基体铜箔厚度	铜厚最小绝对值（与标称值相比减少 10%）	加工允许减少的最大值	加工后内层铜箔最小厚度
5.1	4.6	1.5	3.1
8.5	7.7	1.5	6.2
12	10.8	1.5	9.3
17.1	15.4	4.0	11.4
34.3	30.9	6.0	24.9
68.6	61.7	6.0	55.7
102.9	92.6	6.0	86.6
137.2	123.5	6.0	117.5

注：基体铜箔厚度超过137.2 μm时，每增加35 μm，则允许最小内层铜箔厚度减少13 μm。

5.6.3.5 绝缘层厚度

5.6.3.5.1 绝缘层厚度检验方法

绝缘层的介质厚度 (t_d) 测量，如图 35 所示，包括导体表面粗糙度轮廓的平均值。

图 35 绝缘层的厚度 t_d

5.6.3.5.2 绝缘层厚度要求

绝缘层厚度要求应在采购协议文件中规定。

5.6.3.6 阻焊厚度

5.6.3.6.1 阻焊厚度检验方法

应按GB/T 4677 中 8.3.2 的规定进行显微剖切后检查。

5.6.3.6.2 阻焊厚度要求

除另有规定，阻焊膜厚度应符合如下a)～c)要求：

- a) 铜面上阻焊厚度应 $\geq 10 \mu\text{m}$ ；
- b) 拐角处阻焊厚度应 $\geq 5 \mu\text{m}$ ；
- c) 基材上阻焊厚度与附近的表面安装连接盘高度差应 $\leq 35 \mu\text{m}$ 。

5.6.3.7 层压完整性

5.6.3.7.1 层压白斑

不应有层压白斑。当层压白斑同时满足以下a)～b)要求时，是可接受的：

- a) 白斑是可接受的；
- b) 层压板基板中白斑面积大于相邻导体间距的50%时，对于采购方有更高要求的产品是一种制程警示，说明材料、设备或工艺出现异常，产品经评估后可照常使用。

5.6.3.7.2 层压微裂纹

不应有层压微裂纹。当层压微裂纹应同时满足以下 a)～b) 要求时，是可接受的：

- a) 微裂纹未影响到导体间距的最小间距，且没有因为热应力或模拟组装过程的热测试而扩大；
- b) 微裂纹的跨距不能超过相邻导体距离的50%。

5.6.3.7.3 层压空洞/裂纹

不应有层压空洞或裂纹。当层压空洞或裂纹应同时满足以下 a)～c) 要求时，是可接受的：

- a) 空洞或裂纹长度1级产品不应超过 $150 \mu\text{m}$ ，2级和3级的产品不应超过 $80 \mu\text{m}$ ；
- b) 同一层面上相邻两个镀覆孔之间的多个空洞或裂纹的累加长度不应超过上述a)限制，且不允许桥接相邻镀覆孔；

以上内容仅为本文档的试下载部分，为可阅读页数的一半内容。如要下载或阅读全文，请访问：<https://d.book118.com/238045035067006051>