

第3章 系统总线

教学内容

- 3.1 总线的基本概念
- 3.2 总线的分类
- 3.3 总线特性及性能指标
- 3.4 总线结构
- 3.5 总线控制

重点:

- 有关总线的基本概念
- 如何克服总线的瓶颈
- 如何对总线进行管理，包括判优控制和通信控制

难点:

总线的通信控制，既要解决通信双方如何获知传输的开始和结束，又要使通信双方按规定的协议互相协调来完成通信任务。

3.1 总线的基本概念

一、为什么要用总线？

二、什么是总线？

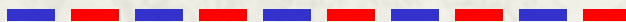
随着计算机的发展，应用领域的不断扩大，I/O设备的种类和数量也越来越多。人们希望随时增添或减撤设备，用分散连接简直是一筹莫展，由此出现了总线连接。

总线是连接各个部件的信息传输线，是部件共享的传输介质。

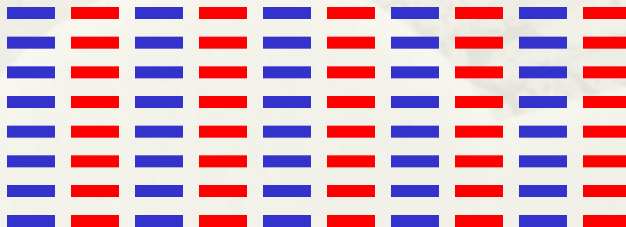
注意：某一个时刻，只允许一个部件向总线发送信息，而多个部件可以同时从总线上接收相同的信息。

三、总线上信息的传送

串行



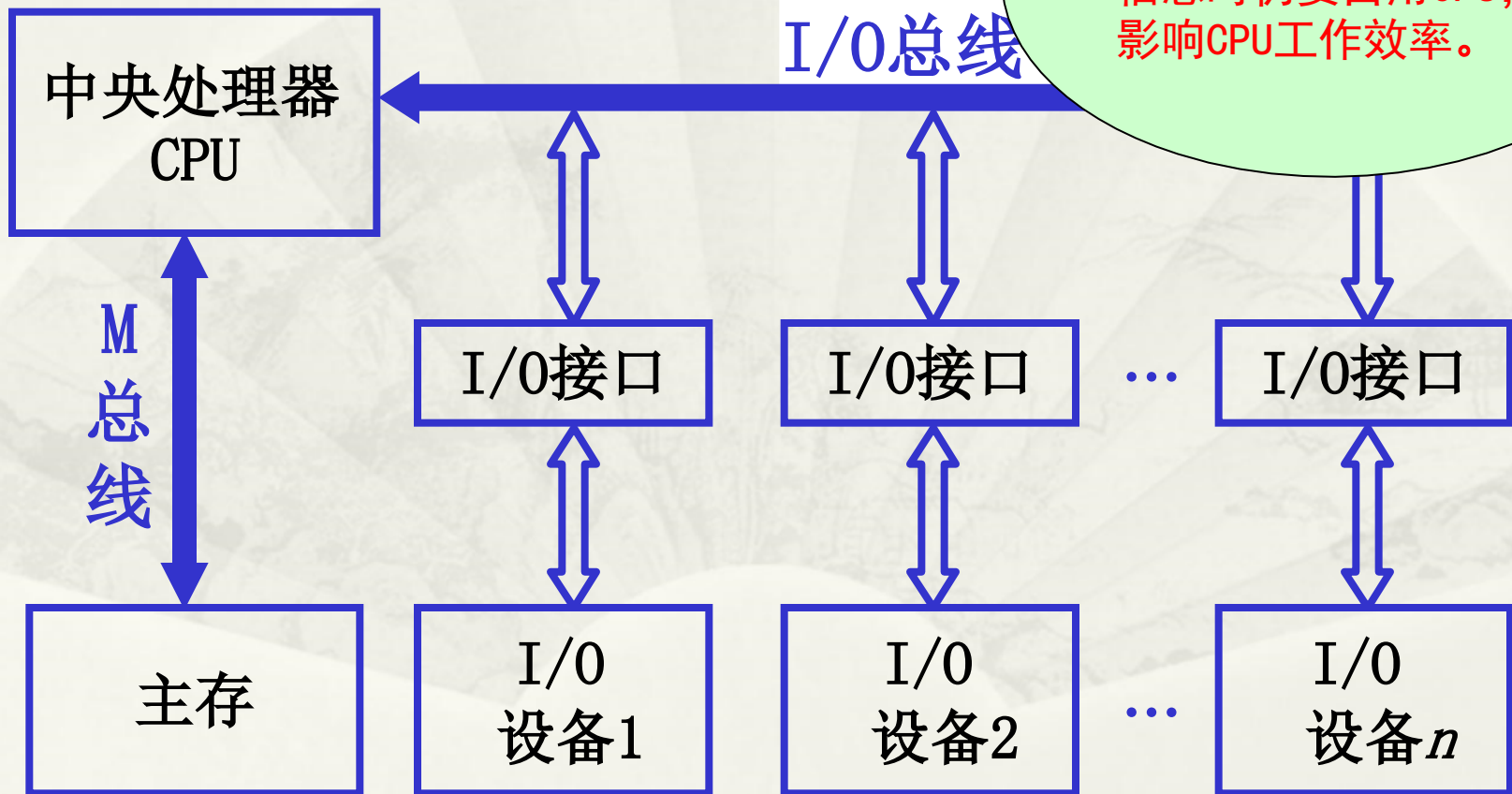
并行



四、总线结构的计算机举例 (P₄₂)

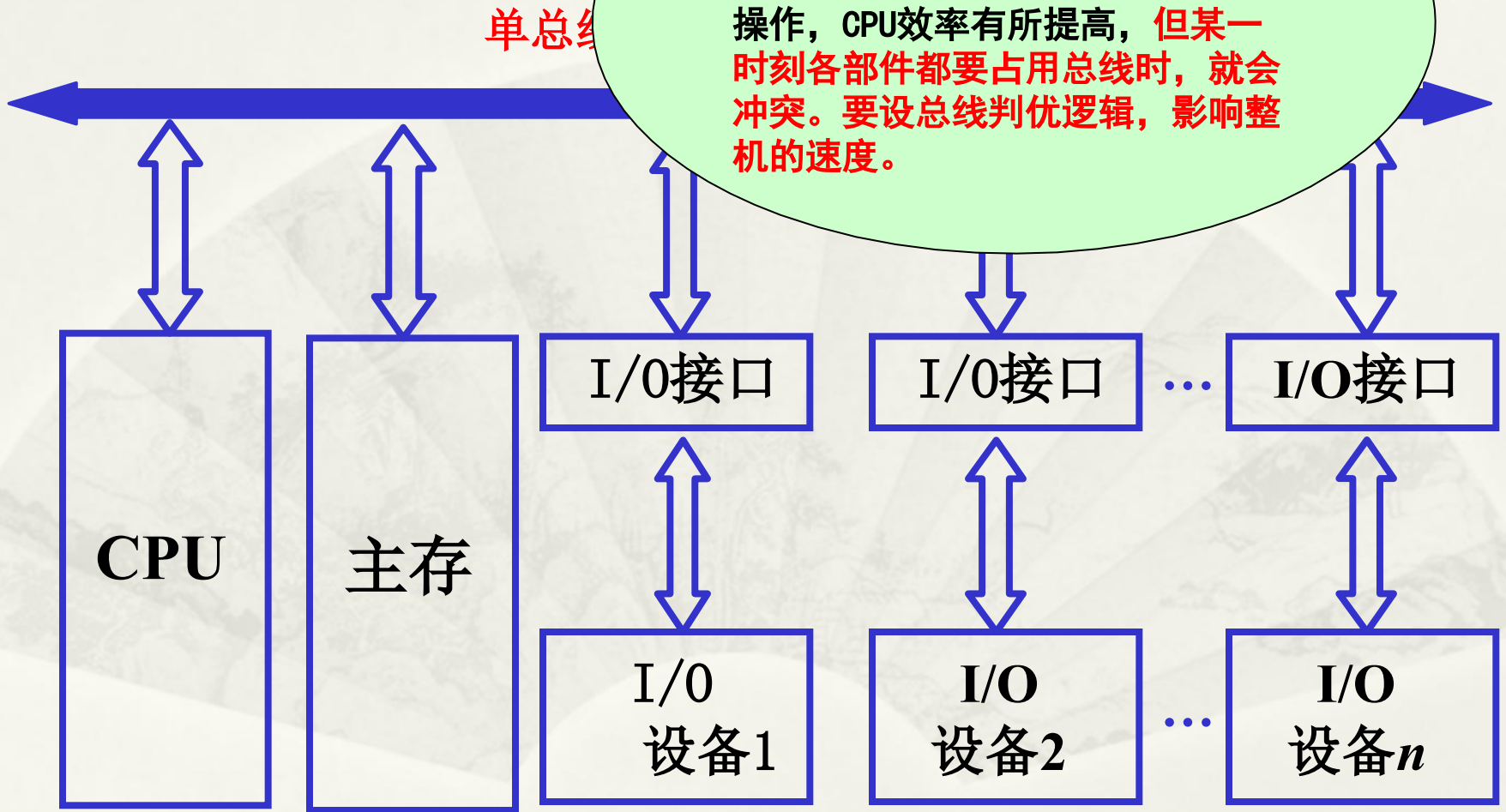
1. 面向 CPU 的 双总线结构 框图

特点：便于增减外设，
但I/O设备与主存交换
信息时仍要占用CPU，
影响CPU工作效率。

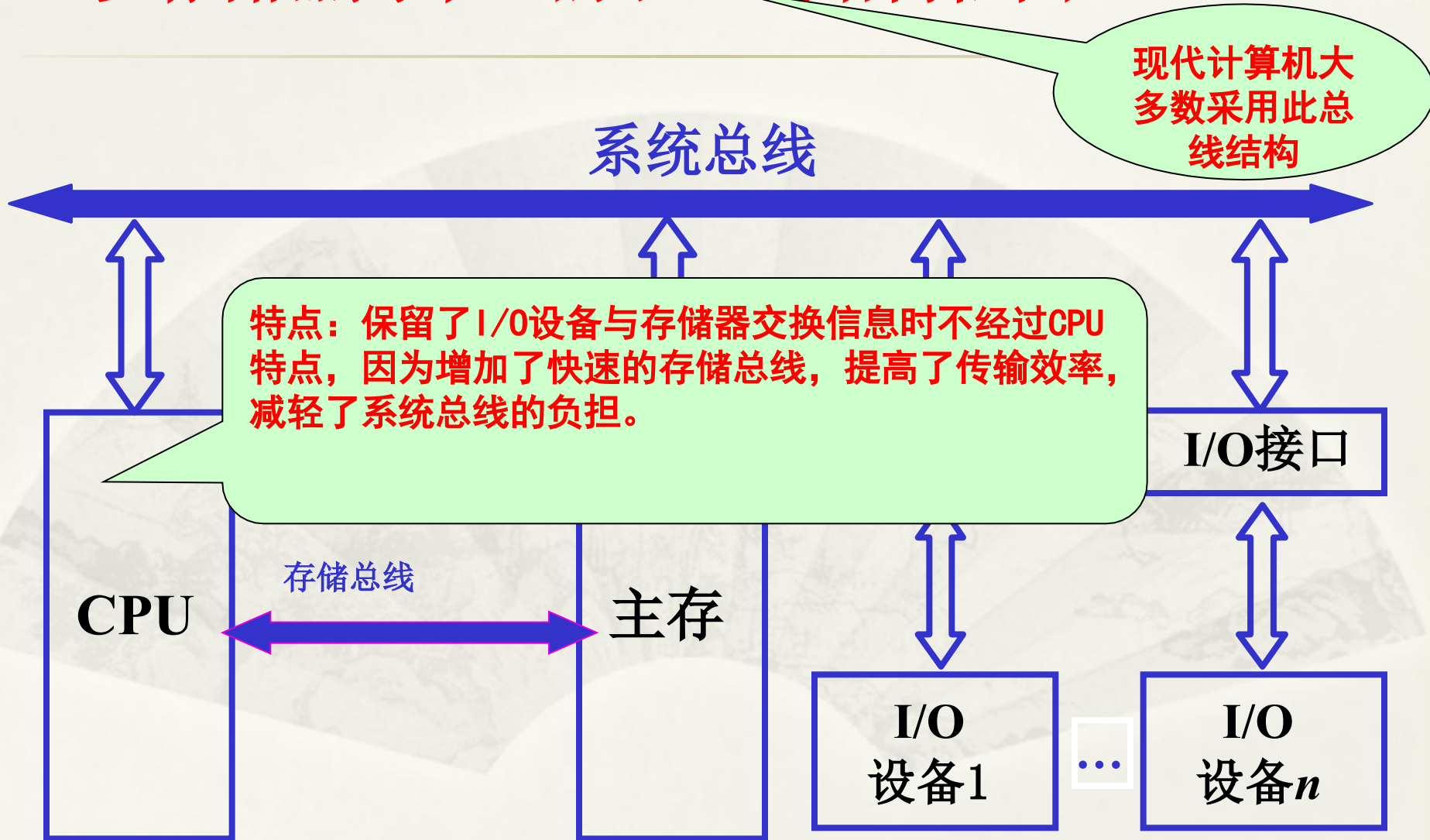


2. 单总线结构框图

特点：I/O设备与主存交换信息时，原则上不影响CPU的工作，CPU仍可继续处理不访问主存或I/O设备的操作，CPU效率有所提高，**但某一时刻各部件都要占用总线时，就会冲突。要设总线判优逻辑，影响整机的速度。**



3. 以存储器为中心的双总线结构框图



3.2 总线的分类

一. 按数据传送方式

并行传输总线、串行传输总线

二. 按总线使用范围划分

计算机（包括外设）总线、测控总线、
网络通信总线等

三. 按连接部件不同划分

CPU芯片内部、
Register—
Register、R—
ALU

CPU、主存、I/O
设备之间（板级
总线或板间总线）

1. 片内总线

芯片内部 的总线

2. 系统总线

计算机各部件之间 的信息传输线

数据总线

双向 与机器字长、存储字长有关

地址总线

单向 与存储地址、I/O地址有关

控制总线

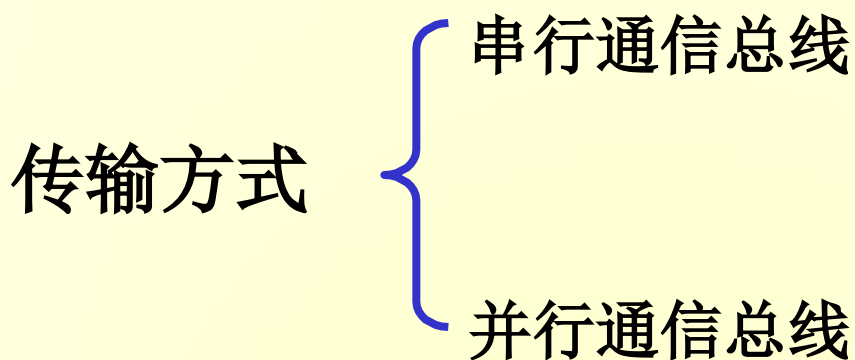
有出 有入

中断请求、总线请求

存储器读、存储器写
总线允许、中断确认

3. 通信总线

用于计算机系统之间 或 计算机系统
与其他系统（如控制仪表、移动通信等）
之间的通信。



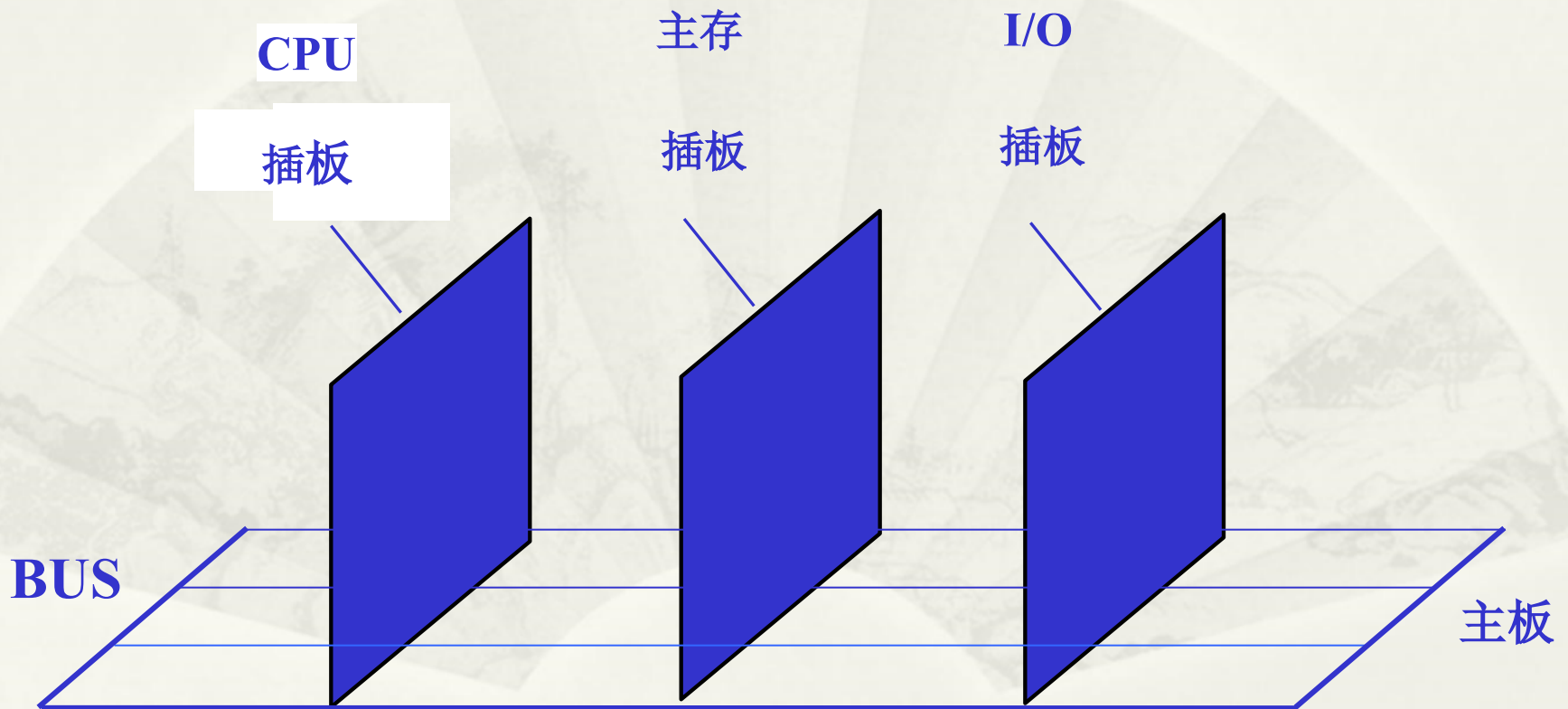
注意：由低位向
高位逐位传送。

特点：串行—远距离，代价低（或借助电话网），并行—近距离（<30m），代价高。

3.3 总线特性及性能指标

一、总线物理实现

由许多导线直接印刷在电路板上，延伸到各个部件



二、总线特性

保证机械上可靠连接

1. 机械特性

尺寸、形状、管脚数及排列顺序

确保电气上正确连接

2. 电气特性

传输方向和有效的电平范围

3. 功能特性

每根传输线的功能

地址
数据
控制

保证正确连接不同部件

4. 时间特性

信号的时序关系

三、总线的性能指标 (P₄₆)

1. 总线宽度 **数据线** 的根数
2. 标准传输率 每秒传输的最大字节数 (MBps)
3. 时钟同步/异步 总线上的数据与时钟是同步、还是不同步。
4. 总线复用 一条信息线上分时传送两种信息。如：地址线与 **数据线** 复用
5. 信号线数 地址线、数据线和控制线三种总线数的**总和**
6. 总线控制方式 并发、自动、仲裁、逻辑、计数
7. 其他指标 **负载能力**

总线带宽（又称总线的数据传输速率）

单位时间内总线上传输数据的位数，通常以每秒传输信息的字节数来衡量，单位：MBps（兆字节每秒）。

例：总线工作频率为33MHz，总线宽度32位
则总线带宽为 $33 \times (32 \div 8) = 132$ MBps

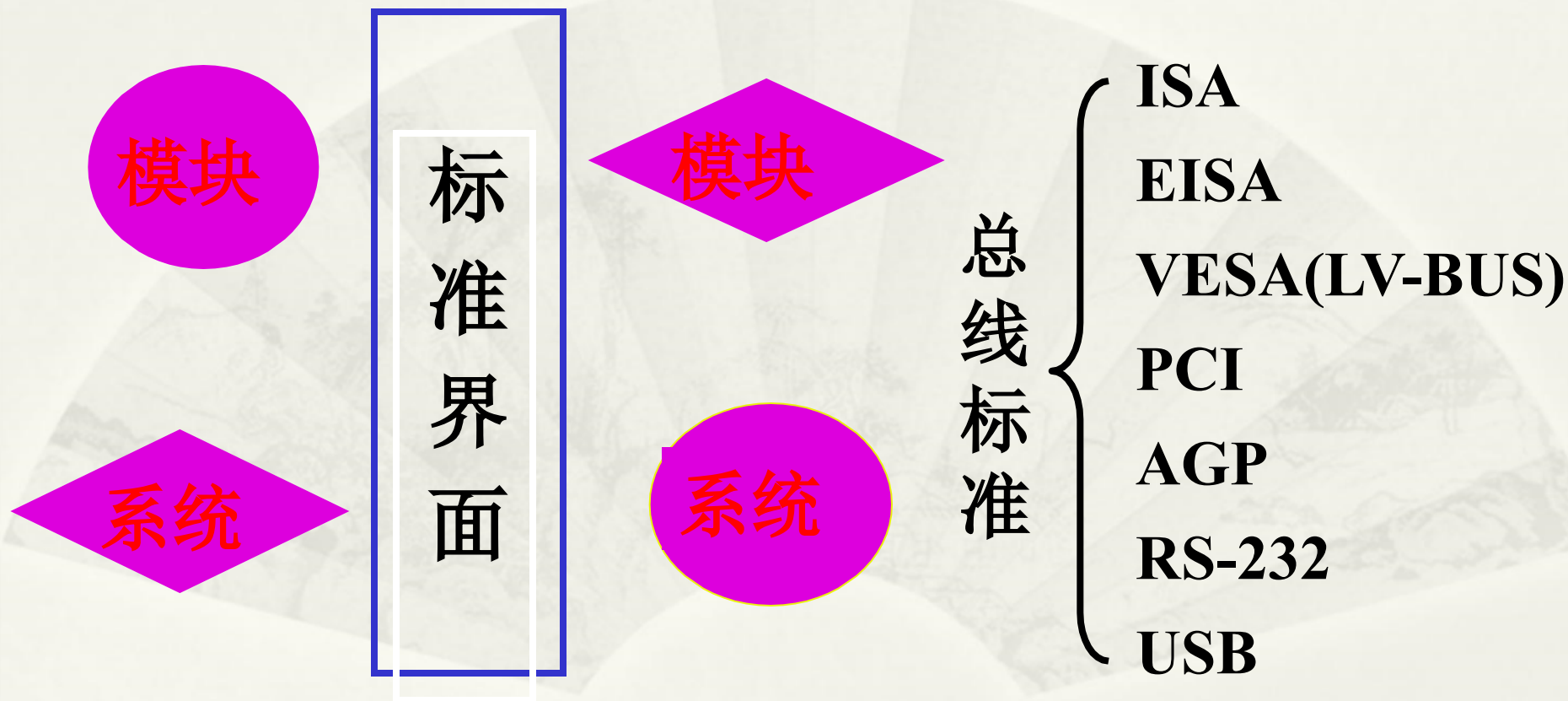
$$(1/33M : 32/8B = 1s : x \quad x = 132MBps)$$



四、总线标准

总线标准：国标上公布或推荐的互联的各个模块的标准，各种不同模块组成的计算机系统时必须遵守的规范。

为了使系统设计简化，模块生产批量化，确保其性能稳定，质量可靠，实现可移化，便于维护等，人们开始研究如何使总线建立标准，在总线的统一标准下，完成系统设计，模块制作。这样，系统、模块、设备与总线之间不适应、不通用及不匹配的问题就迎刃而解了。



总线标准可视为系统与各模块、模块与模块之间的一个互连的标准界面。

通用接口：按总线标准设计的接口。

几种流行的总线标准

注意：总线标准英文单词全称拼写！！

总线标准	数据线	总线时钟	带宽
ISA	16	8 MHz (独立)	33 MBps
EISA	32	8 MHz (独立)	33 MBps
VESA (VL-BUS)	32	32 MHz (CPU)	133 MBps
PCI	32	33 MHz (独立)	132 MBps
	64	64 MHz (独立)	528 MBps
AGP	32	66.7 MHz (独立)	266 MBps
		133 MHz (独立)	533 MBps
RS-232	串行通信 总线标准	数据终端设备 (计算机) 和数据通信设备 (调制解调器) 之间的标准接口	
USB	串行接口 总线标准	普通无屏蔽双绞线 带屏蔽双绞线 最高	1.5 Mbps (USB1.0) 12 Mbps (USB1.0) 480 Mbps (USB2.0)

支持即插即用

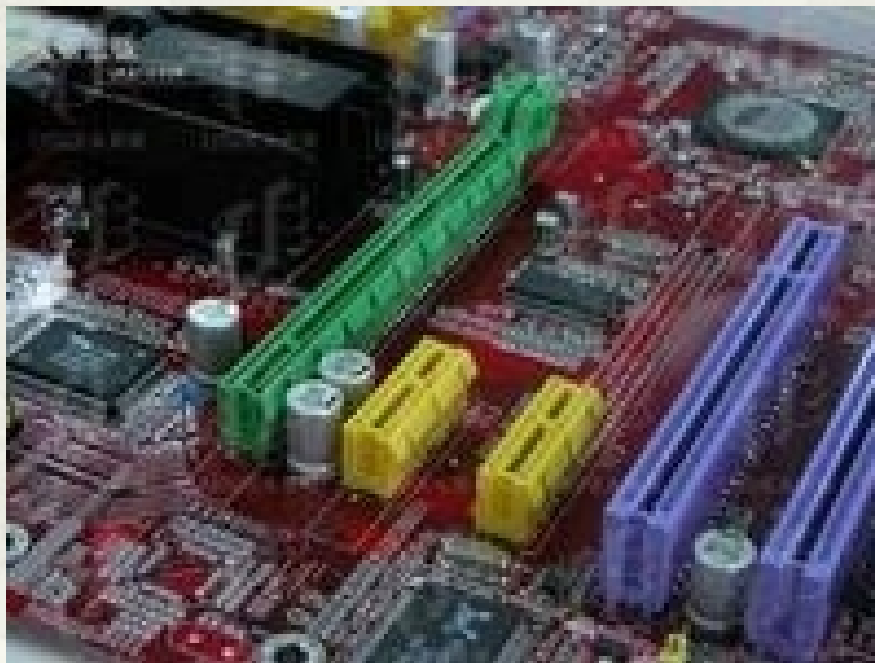
PCI Express

PCI Express是新一代的总线接口。早在2001年的春季，英特尔公司就提出了要用新一代的技术取代PCI总线和多种芯片的内部连接，并称之为第三代I/O总线技术。

在2001年底，包括Intel、AMD、DELL、IBM在内的20多家业界主导公司开始起草新技术的规范，并在2002年完成，对其正式命名为PCI Express。

它采用了目前业内流行的点对点串行连接，比起PCI以及更早期的计算机总线的共享并行架构，每个设备都有自己的专用连接，不需要向整个总线请求带宽，而且可以把数据传输率提高到一个很高的频率，达到PCI所不能提供的高带宽。

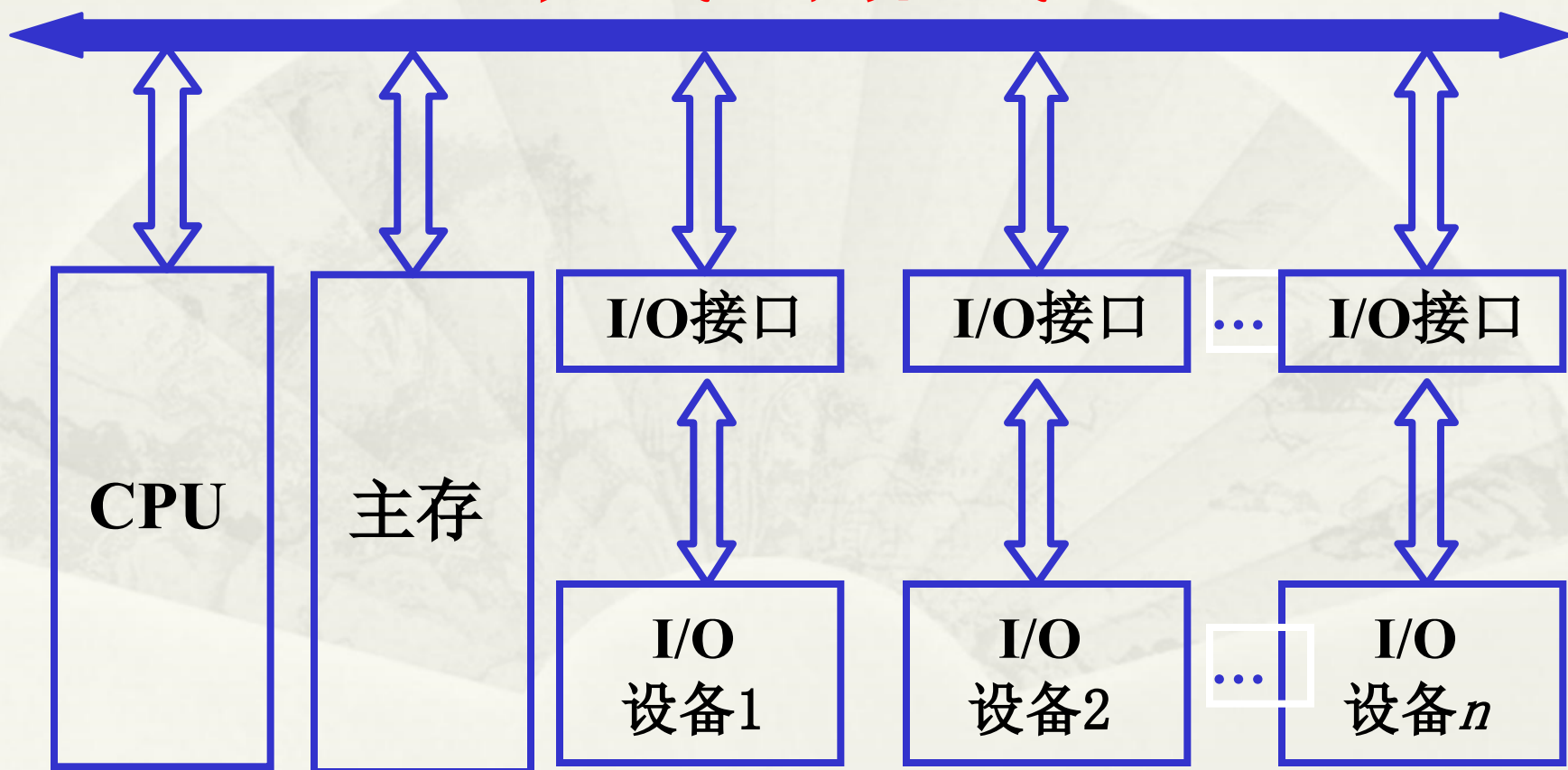
(PCI Express插槽 (黄和绿色))



3.4 总线结构 (P₅₂)

一、单总线结构

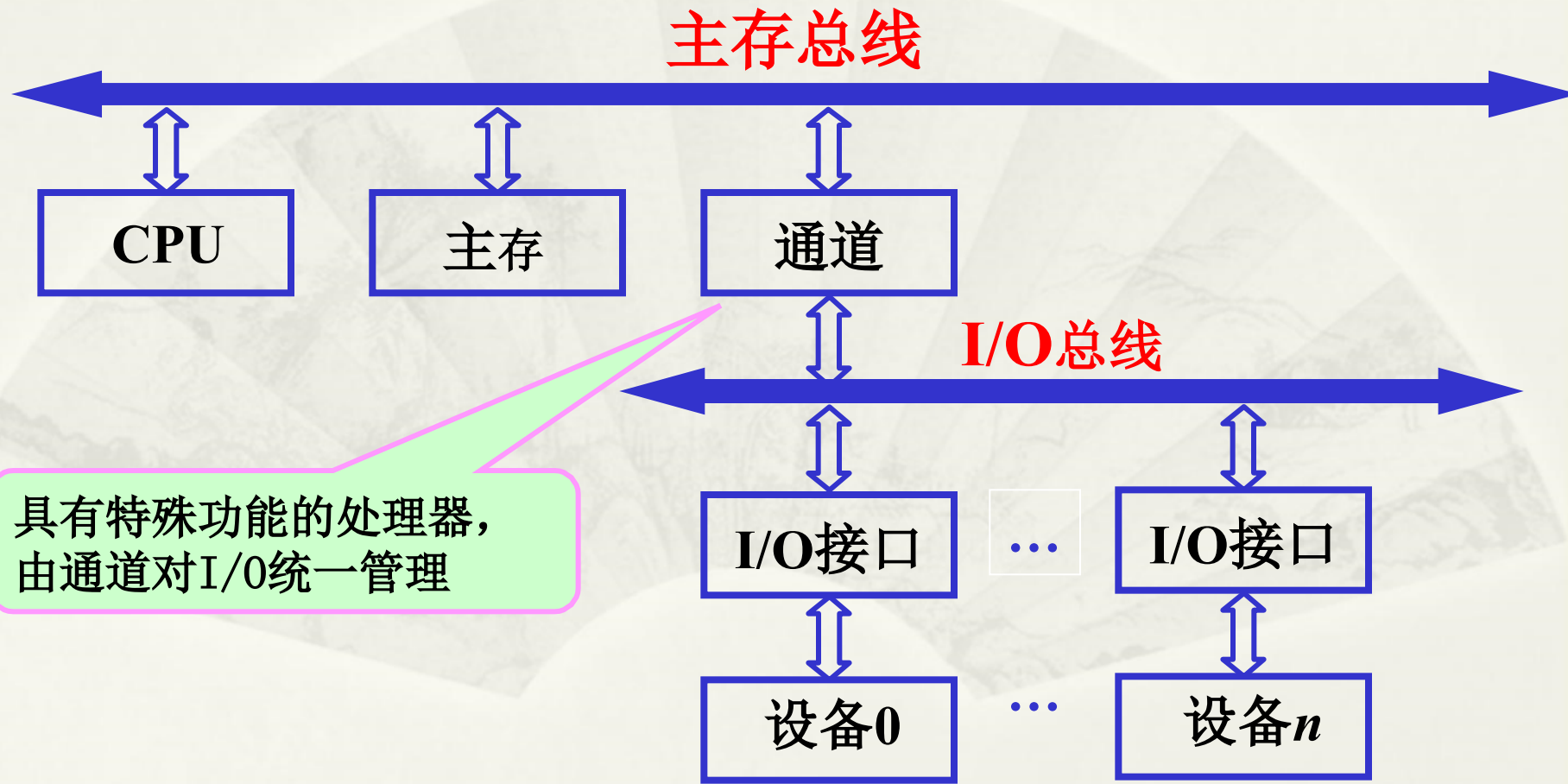
单总线 (系统总线)



二、多总线结构

特点：CPU把一部分功能下放给通道，另外，将速度较低的I/O设备从单总线上分离出来。

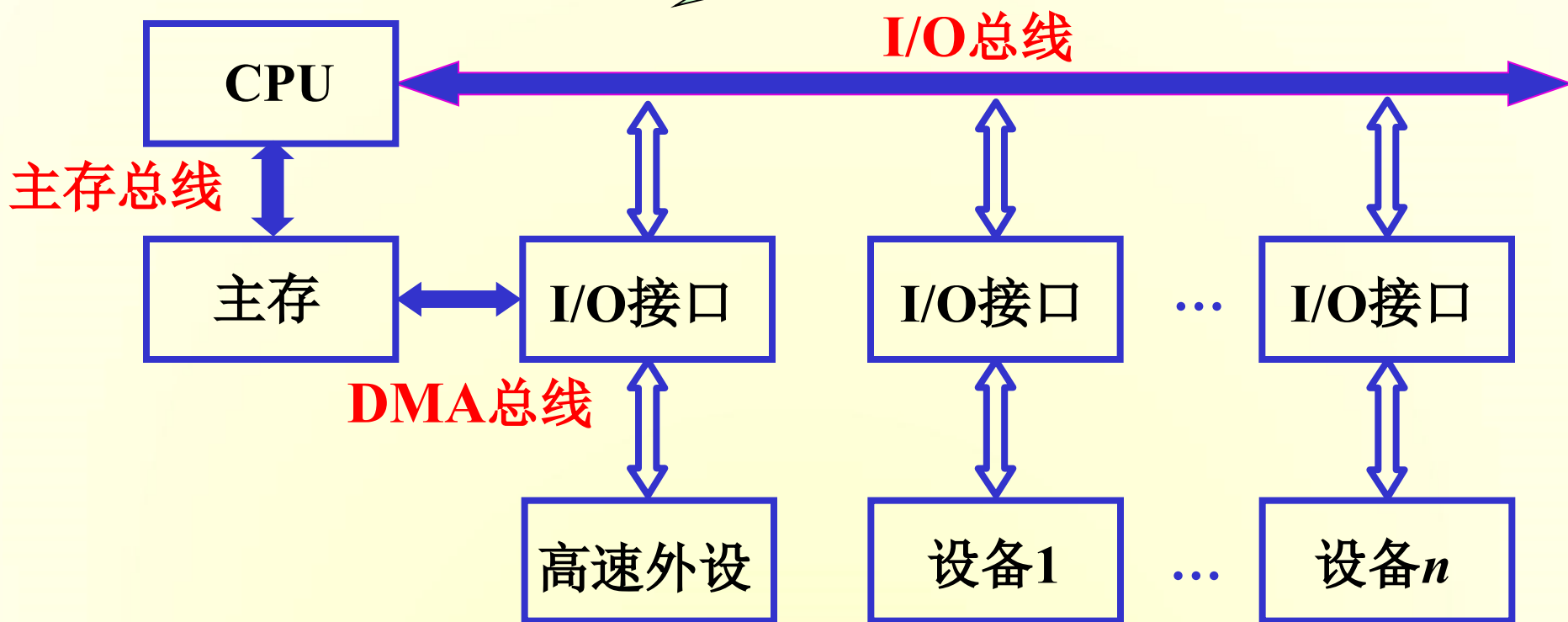
1. 双总线结构



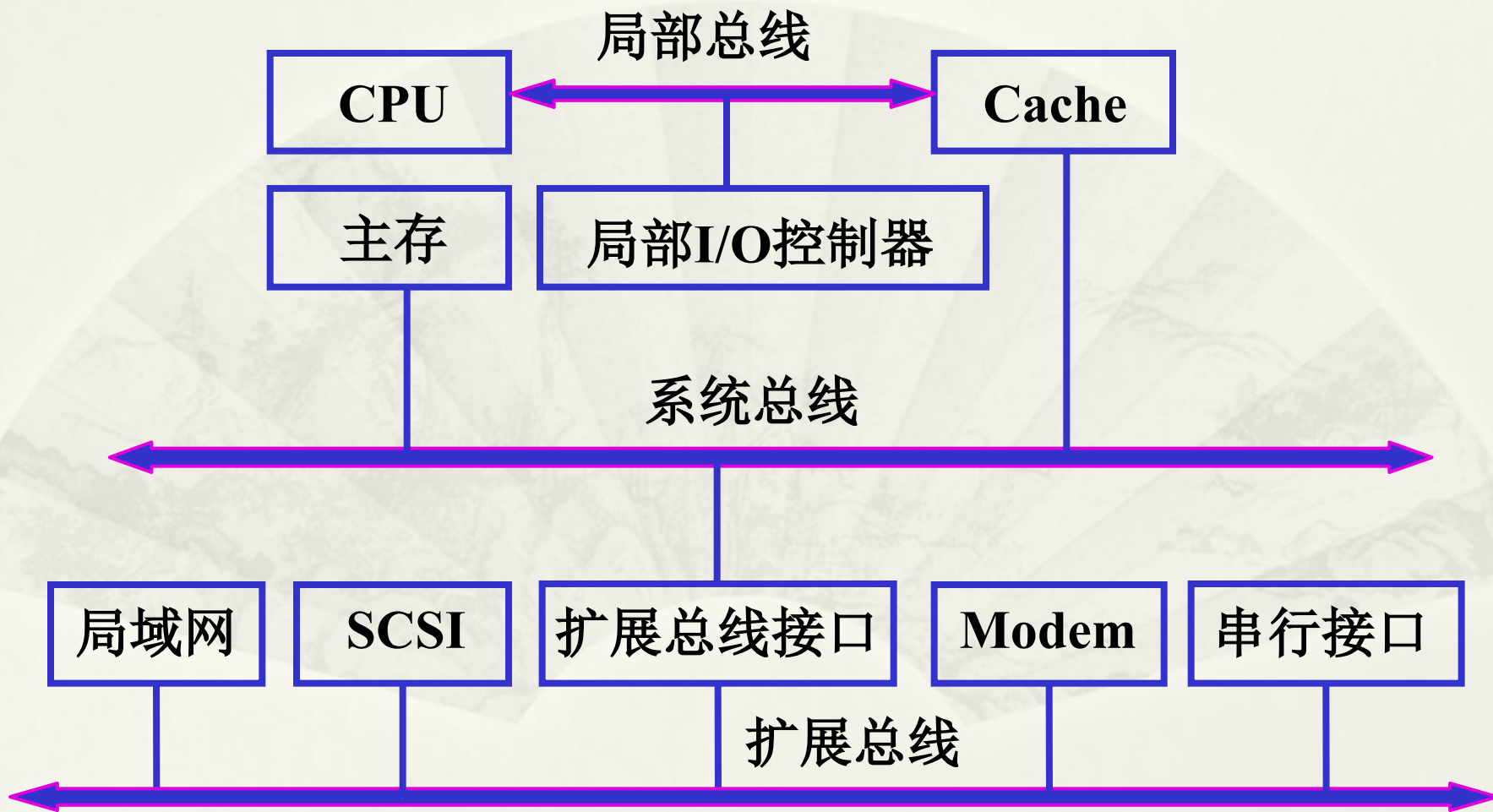
具有特殊功能的处理器，由通道对I/O统一管理

2. 三总线结构

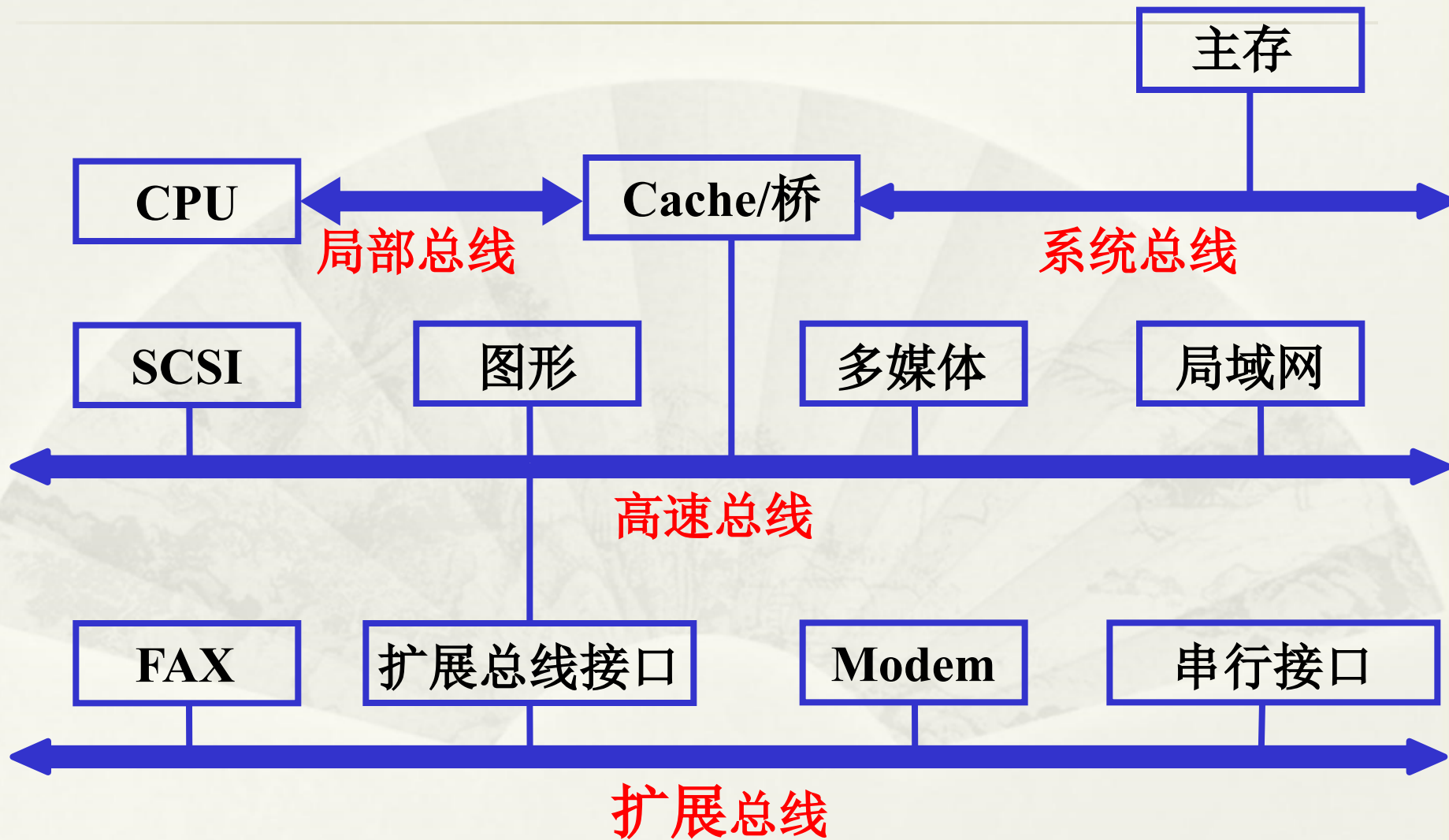
注意：任何时刻只能使用一种总线，主存总线与DMA总线不能同时对主存进行存取，I/O总线只有在CPU执行I/O指令时才能用到。



3. 三总线结构的另一种形式

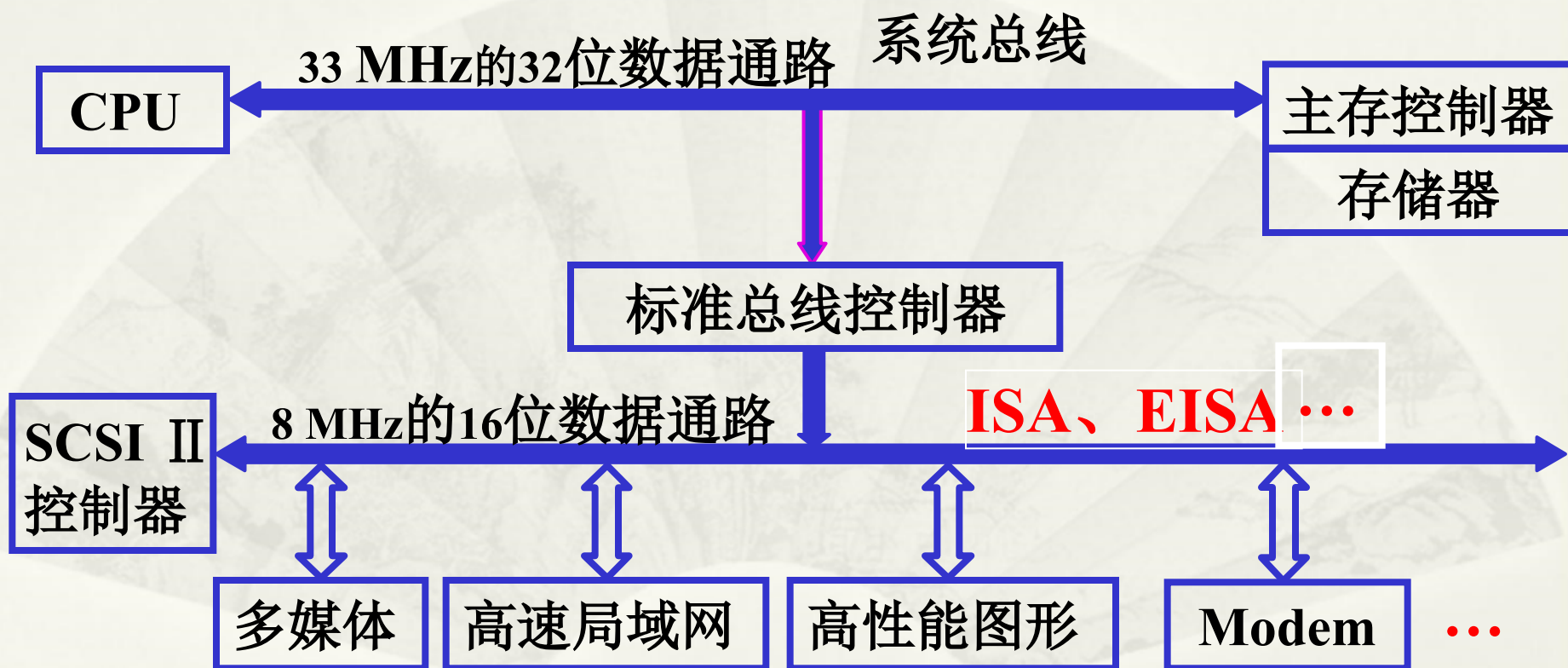


4. 四总线结构



三、总线结构举例

1. 传统微型机总线结构



以上内容仅为本文档的试下载部分，为可阅读页数的一半内容。如要下载或阅读全文，请访问：<https://d.book118.com/238061057133006055>