

---

# 江苏 2023 年计算机科学与技术考试：计算机系统结构真题模拟汇编

(共 133 题)

1、下列各存储器中，存取速度最快的一种是 ( )。(单选题)

- A. Cache
- B. 动态 RAM DRAM
- C. CD-ROM
- D. 硬盘

试题答案：A

2、冯·诺依曼计算机中指令和数据均以二进制形式存放在存储器中，CPU区分它们的依据是 ( )。(单选题)

- A. 指令操作码的译码结果
- B. 指令和数据的寻址方式
- C. 指令周期的不同阶段
- D. 指令和数据所在的存储单元

试题答案：C

3、某 CPU 主频为 1.03GHz，采用 4 级指令流水线，每个流水段的执行需要 1 个时钟周期。假定 CPU 执行了 100 条指令，在其执行过程中没有发生任何流水线阻塞，此时流水线的吞吐率为 ( )。(单选题)

- A.  $0.25 \times 10^9$  条指令/秒
- B.  $0.97 \times 10^9$  条指令/秒
- C.  $1.0 \times 10^9$  条指令/秒
- D.  $1.03 \times 10^9$  条指令/秒

试题答案：C

---

4、下列选项中的英文缩写均为总线标准的是（ ）。(单选题)

A. PCI、CRT、USB、EISA

B. ISA、CPI、VESA、EISA

C. ISA、SCSI、RAM、MIPS

D. ISA、EISA、PCI、PCI-Express

试题答案：D

5、某计算机有 16 个通用寄存器，采用 32 位定长指令字，操作码字段（含寻址方式位）为 8 位，Store 指令的源操作数和目的操作数分别采用寄存器直接寻址和基址寻址方式，若基址寄存器可使用任一通用寄存器，且偏移量用补码表示，则 Store 指令中偏移量的取值范围是（ ）。(单选题)

A.  $-32768 \sim +32767$

B.  $-32767 \sim +32768$

C.  $-65536 \sim +65535$

D.  $-65535 \sim +65536$

试题答案：A

6、微型计算机存储系统中，PROM是（ ）。(单选题)

A. 可读/写存储器

B. 动态随机存储器

C. 只读存储器

D. 可编程只读存储器

试题答案：D

7、某同步总线采用数据线和地址线复用方式。其中地址数据线有 8 根，总线时钟频率为 66MHz，每个时钟周期传送两次数据（上升沿和下降沿各传送一次数据），该总线的最大数据传输率（总线带宽）是：（ ）。(单选题)

A. 132MB/S

B. 264MB/S

---

C. 528MB/S

D. 1056MB/S

试题答案：C

8、单地址指令中为了完成两个数的算术运算，除地址码指明的一个操作数外，另一个常需采用（ ）。(单选题)

A. 堆栈寻址方式

B. 立即寻址方式

C. 隐含寻址方式

D. 间接寻址方式

试题答案：C

9、下列度量单位中，用来度量计算机外部设备传输率的是（ ）。(单选题)

A. MB/s

B. MIPS

C. GHz

D. MB

试题答案：A

10、某同步总线的时钟频率为 100MHz 宽度为 32 位，地址/数据线复用，每传输一个地址或数据占用一个时钟周期。若该总线支持突发（猝发）传输方式，则一次“主存写”总线事务传输 128 位数据所需要的时间至少是（ ）。(单选题)

A. 20ns

B. 40ns

C. 50ns

D. 80ns

试题答案：C

---

11、某计算机主频为 1.2GHz, 其指令分为 4 类, 它们在基准程序中所占比例及 CPI 如下表所示。该机的 MIPS 数是 ( )。(单选题)

A. 100

B. 200

C. 400

D. 600

试题答案: C

12、某设备以中断方式与 CPU 进行数据交换, CPU 主频为 1GHz, 设备接口中的数据缓冲寄存器为 32 位, 设备的数据传输率为 50KB/s。若每次中断开销 (包括中断响应和中断处理) 为 1000 个时钟周期, 则 CPU 用于该设备输入/输出的时间占整个 CPU 时间的百分比最多是 ( )。(单选题)

A. 1.25%

B. 2.5%

C. 5%

D. 12.5%

试题答案: A

13、下列说法中不正确的是 ( )。(单选题)

A. 任何可以由软件实现的操作也可以由硬件来实现

B. 固件就功能而言类似于软件, 而从形态来说又类似于硬件

C. 在计算机系统的层次结构中, 微程序属于硬件级, 其他四级都是软件级

D. 直接面向高级语言的机器目前已经实现

试题答案: D

14、下列有关 RAM 和 ROM 的叙述中, 正确的是 ( )。I. RAM 是易失性存储器, ROM 是非易失性存储器 II. RAM 和 ROM 都采用随机存取方式进行信息访问 III. RAM 和 ROM 都可用作 Cache IV. RAM 和 ROM 都需要进行刷新 (单选题)

A. I、II

- 
- B. II、III
  - C. I、II、IV
  - D. II、III、IV

试题答案：A

15、下列选项中，描述浮点数操作速度指标的是（ ）。(单选题)

- A. MIPS
- B. CPI
- C. IPC
- D. MFLOPS

试题答案：D

16、假设某计算机的存储系统由 Cache 和主存组成。某程序执行过程中访存 1000 次，其中访问 Cache 缺失（未命中）50 次，则 Cache 的命中率是（ ）。(单选题)

- A. 5%
- B. 9.5%
- C. 50%
- D. 95%

试题答案：D

17、下列关于冯·诺依曼结构计算机基本思想的叙述中，错误的是（ ）。(单选题)

- A. 程序的功能都通过中央处理器执行指令实现
- B. 指令和数据都用二进制表示，形式上无差别
- C. 指令按地址访问，数据都在指令中直接给出
- D. 程序执行前，指令和数据需预先存放在存储器中

试题答案：C

18、CPU主要性能指标是（ ）。(单选题)

- 
- A. 字长和时钟主频
  - B. 可靠性
  - C. 耗电量和效率
  - D. 发热量和冷却效率

试题答案：A

19、计算机的存储器采用分级方式是为了（ ）。(单选题)

- A. 减少主机箱的体积
- B. 解决容量、速度、价格三者之间的矛盾
- C. 存储大量数据方便
- D. 操作方便

试题答案：B

20、假设某计算机按字编址,Cache有4个行,Cache和主存之间交换的块大小为1个字。若Cache的内容初始为空,采用2路组相联映射方式和LRU替换算法,当访问的主存地址依次为0,4,8,2,0,6,8,6,4,8时,命中Cache的次数是( )。(单选题)

- A. 1
- B. 2
- C. 3
- D. 4

试题答案：C

21、下列有关处理器时钟脉冲信号的叙述中,错误的是( )。(单选题)

- A. 时钟脉冲信号由机器脉冲源发出的脉冲信号经整形和分频后形成
- B. 时钟脉冲信号的宽度称为时钟周期,时钟周期的倒数为机器主频
- C. 时钟周期以相邻状态单元间组合逻辑电路的最大延迟为基准确定
- D. 处理器总是在每来一个时钟脉冲信号时就开始执行一条新的指令

试题答案：D

---

22、假设某计算机按字编址,Cache 有 4 个行,Cache 和主存之间交换的块大小为 1 个字。若 Cache 的内容初始为空,采用 2 路组相联映射方式和 LRU 替换算法,当访问的主存地址依次为 0, 4, 8, 2, 0, 6, 8, 6, 4, 8 时,命中 Cache 的次数是 ( )。(单选题)

A. 1

B. 2

C. 3

D. 4

试题答案: C

23、计算机指令由两部分组成,它们是 ( )。(单选题)

A. 运算符和运算数

B. 操作数和结果

C. 操作码和操作数

D. 数据和字符

试题答案: C

24、下列度量单位中,用来度量计算机外部设备传输率的是 ( )。(单选题)

A. MB/s

B. MIPS

C. GHz

D. MB

试题答案: A

25、下列给出的指令系统特点中,有利于实现指令流水线的是 ( )。I. 指令格式规整且长度一致 II. 指令和数据按边界对齐存放 III. 只有 Load/Store 指令才能对操作数进行存储访问(单选题)

A. 仅 I、II

B. 仅 II、III

- 
- C. 仅 I、III
  - D. I、II、III

试题答案：D

26、下列给出的指令系统特点中，有利于实现指令流水线的是（ ）。I. 指令格式规整且长度一致 II. 指令和数据按边界对齐存放 III. 只有 Load/Store 指令能对操作数进行存储访问（单选题）

- A. 仅 I、II
- B. 仅 II、III
- C. 仅 I、III
- D. I、II、III

试题答案：D

27、下列选项中的英文缩写均为总线标准的是（ ）。（单选题）

- A. PCI、CRT、USB、EISA
- B. ISA、CPI、VESA、EISA
- C. ISA、SCSI、RAM、MIPS
- D. ISA、EISA、PCI、PCI-Express

试题答案：D

28、下列选项中，用于提高 RAID 可靠性的措施有（ ）。I. 磁盘镜像 II. 条带化 III. 奇偶校验 IV. 增加 Cache 机制（单选题）

- A. 仅 I、II
- B. 仅 I、III
- C. 仅 I、III和IV
- D. 仅 II、III和IV

试题答案：B



---

29、冯·诺依曼结构计算机中数据采用二进制编码表示，其主要原因是（ ）。I. 二进制的运算规则简单 II. 制造两个稳态的物理器件较容易 III. 便于用逻辑门电路实现算术运算(单选题)

- A. 仅 I、II
- B. 仅 I、III
- C. 仅 II、III
- D. I、II和III

试题答案：D

30、度量计算机运算速度常用的单位是（ ）。(单选题)

- A. MIPS
- B. MHz
- C. MB
- D. Mbps

试题答案：A

31、单地址指令中为了完成两个数的算术运算，除地址码指明的一个操作数外，另一个常需采用（ ）。(单选题)

- A. 堆栈寻址方式
- B. 立即寻址方式
- C. 隐含寻址方式
- D. 间接寻址方式

试题答案：C

32、某机器字长 16 位，主存按字节编址，转移指令采用相对寻址，由两个字节组成，第 1 字节为操作码字段，第 2 字节为相对位移量字段。假定取指令时，每取一个字节 PC 自动加 1。若某转移指令所在主存地址为 2000H，相对位移量字段的内容为 06H，则该转移指令成功转移后的目标地址是（ ）。(单选题)

- A. 2006H
- B. 2007H

---

D. 2009H

试题答案：C

33、从控制存储器中读取一条微指令并执行相应操作的时间叫（ ）。(单选题)

A. CPU周期

B. 微周期

C. 时钟周期

D. 机器周期

试题答案：B

34、某总线在一个总线周期中并行传送8字节的数据，总线时钟频率是66MHz 每个总线周期等于一个总线时钟周期，则总线的带宽为（ ）。(单选题)

A. 528MB/s

B. 132MB/s

C. 264MS/s

D. 66MB/s

试题答案：A

35、CPU的指令系统又称为（ ）。(单选题)

A. 汇编语言

B. 机器语言

C. 程序设计语言

D. 符号语言

试题答案：B

36、在现代的CPU芯片中又集成了高速缓冲存储器（Cache），其作用是（ ）。(单选题)

A. 扩大内存储器的容量

---

解决 CPU与 RAM之间的速度不匹配问题

- C. 解决 CPU与打印机的速度不匹配问题
- D. 保存当前的状态信息

试题答案：B

37、一个完整的计算机系统就是指（ ）。(单选题)

- A. 主机、键盘、鼠标器和显示器
- B. 硬件系统和操作系统
- C. 主机和它的外部设备
- D. 软件系统和硬件系统

试题答案：D

38、假设某系统总线在一个总线周期中并行传输 4 字节信息，一个总线周期占用 2 个时钟周期，总线时钟频率为 10MHz 则总线带宽是（ ）。(单选题)

- A. 10MB/s
- B. 20MB/s
- C. 40MB/s
- D. 80MB/s

试题答案：B

39、某机器字长 16 位，主存按字节编址，转移指令采用相对寻址，由两个字节组成，第 1 字节为操作码字段，第 2 字节为相对位移量字段。假定取指令时，每取一个字节 PC 自动加 1。若某转移指令所在主存地址为 2000H，相对位移量字段的内容为 06H，则该转移指令成功转移后的目标地址是（ ）。(单选题)

- A. 2006H
- B. 2007H
- C. 2008H
- D. 2009H

---

C

40、某计算机主频为 1.2GHz，其指令分为 4 类，它们在基准程序中所占比例及 CPI 如下表所示。该机的 MIPS 数是（ ）。（单选题）

A. 100

B. 200

C. 400

D. 600

试题答案：C

41、采用指令 Cache 与数据 Cache 分离的主要目的是（ ）。（单选题）

A. 减低 Cache 的缺失损失

B. 提高 Cache 的命中率

C. 减低 CPU 平均访问时间

D. 减少指令流水线资源冲突

试题答案：D

42、假设某计算机的存储系统由 Cache 和主存组成。某程序执行过程中访存 1000 次，其中访问 Cache 缺失（未命中）50 次，则 Cache 的命中率是（ ）。（单选题）

A. 5%

B. 9.5%

C. 50%

D. 95%

试题答案：D

43、用 GHz 来衡量计算机的性能，它指的是计算机的（ ）。（单选题）

A. CPU 时钟主频

B. 存储器容量

C. 字长

---

运算速度

试题答案：A

44、计算机技术中，下列不是度量存储器容量的单位是（ ）。(单选题)

- A. KB
- B. MB
- C. GHz
- D. GB

试题答案：C

45、用 GHz来衡量计算机的性能，它指的是计算机的（ ）。(单选题)

- A. CPU时钟主频
- B. 存储器容量
- C. 字长
- D. CPU运算速度

试题答案：A

46、CPU中，除了内部总线和必要的寄存器外，主要的两大部件分别是运算器和（ ）。(单选题)

- A. 控制器
- B. 存储器
- C. Cache
- D. 编辑器

试题答案：A

47、下列有关处理器时钟脉冲信号的叙述中，错误的是（ ）。(单选题)

- A. 时钟脉冲信号由机器脉冲源发出的脉冲信号经整形和分频后形成
- B. 时钟脉冲信号的宽度称为时钟周期，时钟周期的倒数为机器主频

---

时钟周期以相邻状态单元间组合逻辑电路的最大延迟为基准确定

D. 处理器总是在每来一个时钟脉冲信号时就开始执行一条新的指令

试题答案：D

48、程序 P 在机器 M 上的执行时间是 20 秒，编译优化后，P 执行的指令数减少到原来的 70%，而 CPI 增加到原来的 1.2 倍，则 P 在 M 上的执行时间是（ ）。(单选题)

A. 8.4 秒

B. 11.7 秒

C. 14 秒

D. 16.8 秒

试题答案：D

49、度量计算机运算速度常用的单位是（ ）。(单选题)

A. MIPS

B. MHz

C. MB

D. Mbps

试题答案：A

50、计算机技术中，下列不是度量存储器容量的单位是（ ）。(单选题)

A. KB

B. MB

C. GHz

D. GB

试题答案：C

51、程序 P 在机器 M 上的执行时间是 20 秒，编译优化后，P 执行的指令数减少到原来的 70%，而 CPI 增加到原来的 1.2 倍，则 P 在 M 上的执行时间是（ ）。(单选题)

A. 8.4 秒

---

秒

C. 14 秒

D. 16.8 秒

试题答案：D

52、Cache 的中文译名是（ ）。(单选题)

A. 缓冲器

B. 只读存储器

C. 高速缓冲存储器

D. 可编程只读存储器

试题答案：C

53、若某计算机最复杂指令的执行需要完成 5 个子功能，分别由功能部件 A~E 实现，各功能部件所需要时间分别为 80ps、50ps、50ps、70ps 和 50ps，采用流水线方式执行指令，流水段寄存器延时为 20ps，则 CPU 时钟周期至少为（ ）。(单选题)

A. 60ps

B. 70ps

C. 80ps

D. 100ps

试题答案：D

54、某计算机有 16 个通用寄存器，采用 32 位定长指令字，操作码字段（含寻址方式位）为 8 位，Store 指令的源操作数和目的操作数分别采用寄存器直接寻址和基址寻址方式，若基址寄存器可使用任一通用寄存器，且偏移量用补码表示，则 Store 指令中偏移量的取值范围是（ ）。(单选题)

A.  $-32768 \sim +32767$

B.  $-32767 \sim +32768$

C.  $-65536 \sim +65535$

D.  $-65535 \sim +65536$

---

试题答案：A

55、采用指令 Cache 与数据 Cache 分离的主要目的是（ ）。(单选题)

- A. 减低 Cache 的缺失损失
- B. 提高 Cache 的命中率
- C. 减低 CPU 平均访问时间
- D. 减少指令流水线资源冲突

试题答案：D

56、一个具有四级流水线的浮点加法器中，假设四个阶段的时间分别是  $T_1=60\text{ns}$ 、 $T_2=50\text{ns}$ 、 $T_3=90\text{ns}$ 、 $T_4=80\text{ns}$ ，则加法器流水线的时钟周期至少为  $X$ ；如果采用同样的逻辑电路，但不是流水线方式，则浮点加法所需的时间为  $Y$ 。那么  $X$  和  $Y$  是（ ）。(单选题)

- A.  $X=70\text{ns}$ ， $Y=280\text{ns}$
- B.  $X=50\text{ns}$ ， $Y=90\text{ns}$
- C.  $X=90\text{ns}$ ， $Y=280\text{ns}$
- D.  $X=50\text{ns}$ ， $Y=280\text{ns}$

试题答案：C

57、度量处理器 CPU 时钟频率的单位是（ ）。(单选题)

- A. MIPS
- B. MB
- C. MHz
- D. Mbps

试题答案：C

58、一个具有四级流水线的浮点加法器中，假设四个阶段的时间分别是  $T_1=60\text{ns}$ 、 $T_2=50\text{ns}$ 、 $T_3=90\text{ns}$ 、 $T_4=80\text{ns}$ ，则加法器流水线的时钟周期至少为  $X$ ；如果采用同样的逻辑电路，但不是流水线方式，则浮点加法所需的时间为  $Y$ 。那么  $X$  和  $Y$  是（ ）。(单选题)

- A.  $X=70\text{ns}$ ， $Y=280\text{ns}$



---

B.  $X = 50\text{ns}$  ,  $Y = 90\text{ns}$

C.  $X = 90\text{ns}$  ,  $Y = 280\text{ns}$

D.  $X = 50\text{ns}$  ,  $Y = 280\text{ns}$

试题答案： C

59、若某计算机最复杂指令的执行需要完成 5 个子功能，分别由功能部件 A~E 实现，各功能部件所需要时间分别为 80ps、50ps、50ps、70ps 和 50ps，采用流水线方式执行指令，流水段寄存器延时为 20ps，则 CPU 时钟周期至少为（ ）。(单选题)

A. 60ps

B. 70ps

C. 80ps

D. 100ps

试题答案： D

60、某同步总线采用数据线和地址线复用方式。其中地址数据线有 8 根，总线时钟频率为 66MHz 每个时钟周期传送两次数据（上升沿和下降沿各传送一次数据），该总线的最大数据传输率（总线带宽）是：（ ）。(单选题)

A. 132MB/S

B. 264MB/S

C. 528MB/S

D. 1056MB/S

试题答案： C

61、偏移寻址通过将某个寄存器内容与一个形式地址相加而生成有效地址。下列寻址方式中，不属于偏移寻址方式的是（ ）。(单选题)

A. 间接寻址

B. 基址寻址

C. 相对寻址

D. 变址寻址

---

试题答案：A

62、周期挪用方式常用于（ ）方式的输入/输出中。（单选题）

A. DMA

B. 中断

C. 程序传送

D. 通道

试题答案：A

63、下列选项中，不会引起指令流水线阻塞的是（ ）。（单选题）

A. 数据旁路（转发）

B. 数据相关

C. 条件转移

D. 资源冲突

试题答案：A

64、周期挪用方式常用于（ ）方式的输入/输出中。（单选题）

A. DMA

B. 中断

C. 程序传送

D. 通道

试题答案：A

65、下列度量单位中，用来度量计算机网络数据传输速率（比特率）的是（ ）。（单选题）

A. MB/s

B. MIPS

C. GHz

D. Mbps

以上内容仅为本文档的试下载部分，为可阅读页数的一半内容。如要下载或阅读全文，请访问：<https://d.book118.com/258101053042006024>