

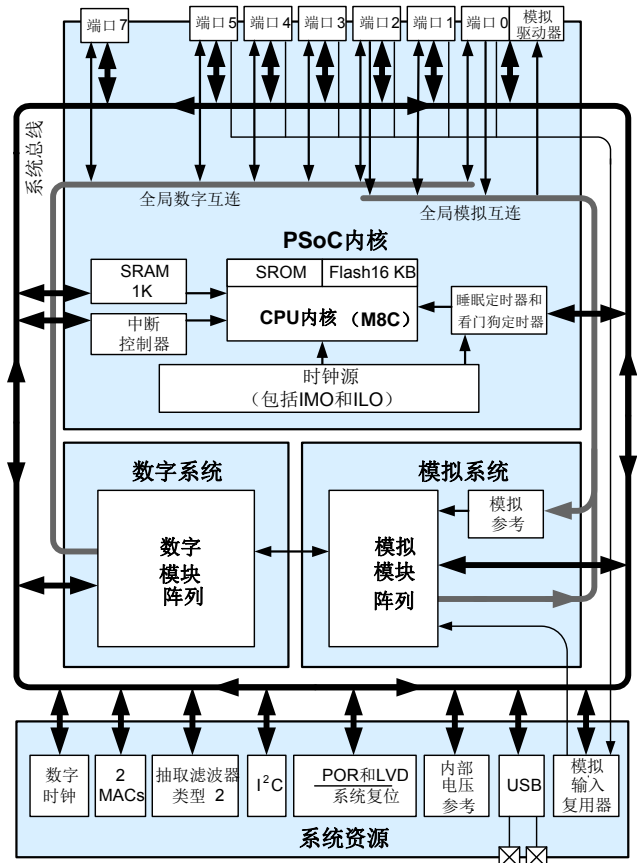
**PSoC<sup>®</sup> Programmable System-on-Chip™**  
(可编程片上系统)

## 1. 特性

- XRES 引脚，支持 CY8C24894 中的系统内串行编程 (ISSP) 和外部复位控制
- 强大的 Harvard 架构处理器
  - M8C 处理器的速度最高可达 24 MHz
  - 两个 8 × 8 乘法、32 位累加器
  - 能在高速度条件下实现低功耗操作
  - 工作电压范围：3 V ~ 5.25 V
  - 工业温度范围：-40 °C ~ +85 °C
  - USB 温度范围：-10 °C ~ +85 °C
- 高级外设 (PSoC<sup>®</sup> 模块)
  - 6 个轨至轨模拟 PSoC 模块提供了：
    - 高达 14 位的模数转换器 (ADC)
    - 高达 9 位的数模转换器 (DAC)
    - 可编程增益放大器 (PGA)
    - 可编程滤波器和比较器
  - 4 个数字 PSoC 模块提供了：
    - 8 到 32 位定时器、计数器和脉冲宽度调制器 (PWM)
    - 循环冗余校验 (CRC) 和伪随机序列 (PRS) 模块
    - 全双工通用异步收发器 (UART)
    - 多个串行外设接口 (SPI) 主设备或从设备
    - 可连接到所有通用 I/O (GPIO) 引脚
  - 通过多个模块的组合，能够构建复杂外设
  - 电容式感应应用 (CSA) 功能
- 全速 USB (12 Mbps)
  - 4 个单向端点
  - 一个双向控制端点
  - 符合 USB 2.0 标准
  - 专用的 256 字节缓冲器
  - 无需使用外部晶体
- 灵活的片上存储器
  - 16 KB 闪速程序存储器，50,000 次擦 / 写周期
  - 1 KB 静态随机存取存储器 (SRAM) 数据存储器
  - ISSP
  - 局部闪存更新
  - 灵活的保护模式
  - 在闪存内模拟电擦除可编程只读存储器 (EEPROM)
- 可编程引脚配置
  - 所有 GPIO 均支持 25 mA 的灌电流和 10 mA 的拉电流
  - 所有 GPIO 均可选择上拉、下拉、高阻、强驱动或开漏驱动等模式
  - GPIO 上最多可有 48 个模拟输入
  - GPIO 上有两个 33 mA 的模拟输出
  - 所有 GPIO 都能生成可配置中断

- 高精度、可编程时钟
  - 内部 ±4% 24 / 48 MHz 主振荡器
  - 内部振荡器，能够实现看门狗和睡眠功能
  - 有连接 USB 时精度为 0.25%，无需外部组件
- 其它系统资源
  - I<sup>2</sup>C 从设备、主设备和多主设备的频率可达 400 kHz
  - 看门狗和睡眠定时器
  - 用户可配置的低压检测 (LVD) 功能

## 2. 逻辑框图



**勘误表:** 有关芯片勘误表的信息，请查看第 59 页上的勘误表。具体内容包括触发条件、受影响器件以及推荐的解决方案。

### 3. 更多有关的信息

赛普拉斯的 [www.cypress.com](http://www.cypress.com) 网站上提供了大量资料，这些资料有助于选择符合您设计的 PSoC 器件，并能够加快将该器件集成到您的设计中的速度。有关使用资源的完整列表，请参考知识库文章 [KBA92181 — CapSense® 控制器的资源](#)。下面是 CapSense 器件的简要列表：

- 概述： [CapSense 系列](#)、 [CapSense 蓝图](#)。
- 产品选择器： [CapSense](#)、 [CapSense Plus](#)、 [CapSense Express](#)、采用 [CapSense 技术](#)的 PSoC3、采用 [CapSense 技术](#)的 PSoC5、 PSoC4。此外，在创建新项目时 [PSoC Designer](#) 还提供器件选型工具。
- 应用笔记：赛普拉斯提供了大量 [CapSense 应用笔记](#)，包括从基本到高级的广泛主题。下面列出的是 [CapSense 入门](#) 的应用笔记：
  - [AN64846](#): [CapSense 入门](#)
  - [AN2397](#): [CapSense® 数据查看工具](#)
- 技术参考手册 (TRM)：
  - [CY8CPLC20](#)、 [CY8CLEDD16P01](#)、 [CY8C29x66](#)、 [CY8C27x43](#)、 [CY8C24x94](#)、 [CY8C24x23](#)、 [CY8C24x23A](#)、 [CY8C22x13](#)、 [CY8C21x34](#)、 [CY8C21x34B](#)、 [CY8C21x23](#)、 [CY7C64215](#)、 [CY7C603xx](#)、 [CY8CNP1xx](#) 和 [CY-WUSB6953 PSoC® 可编程片上系统技术参考手册](#)

- 开发套件：
  - [CY3280-24x94 通用的 CapSense 控制器电路板](#)使用了预定义的控制电路和插入硬件，从而简化了原型化设计和系统调试。另外，它还包含了用于进行调校和数据采集的编程硬件和 I2C-USB 间的桥接器。
  - [CY3280-BMM 阵列按键模块](#)由 8 个 [CapSense 传感器](#)组成（以 4x4 阵列格式组织），构成 16 个物理按键和 8 个 LED。该模块可连接至任意 [CY3280 通用的 CapSense 控制器电路板](#)（包含 [CY3280-20x66 通用的 CapSense 控制器](#)）。
  - [CY3280-BSM 简单按键模块](#)由十个 [CapSense 按键](#)和十个 LED 组成。该模块可连接至任意 [CY3280 通用 CapSense 控制器电路板](#)（包含 [CY3280-20x66 通用 CapSense 控制器](#)）。

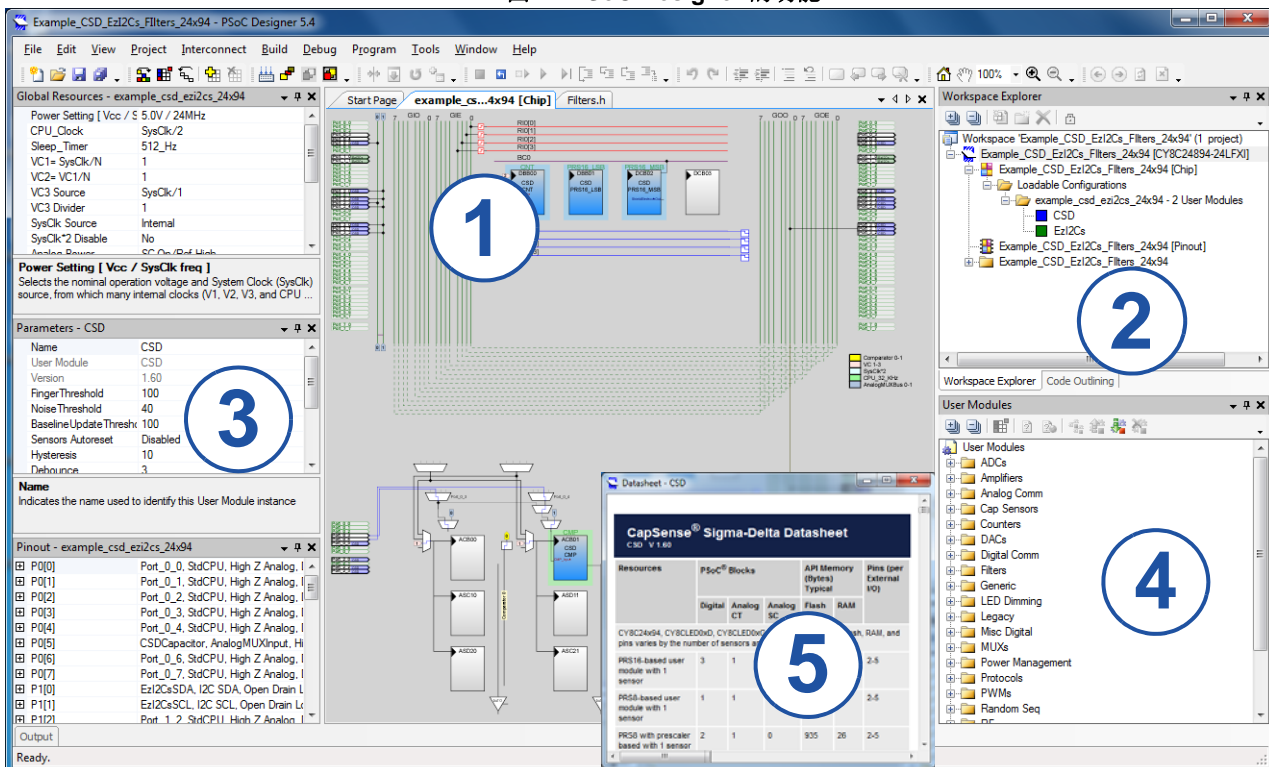
[CY3217-MiniProg1](#) 和 [CY8CKIT-002 PSoC® MiniProg3](#) 器件提供了一个用于闪存编程的接口。

#### 3.1 PSoC Designer

[PSoC Designer](#) 是基于 Windows 的免费的集成设计环境 (IDE)。通过它可以同时在基于 [CapSense](#) 的系统中设计硬件和固件（请参见图 1）。通过 [PSoC Designer](#)，您可以：

1. 将用户模块图标施放到主要设计工作区中，以进行您的硬件系统设计。
2. 使用 [PSoC Designer](#) 集成开发环境 C 编译器对您的应用固件和 PSoC 硬件进行协同设计
3. 配置用户模块
4. 了解用户模块库
5. 查看用户模块数据手册

图 1. PSoC Designer 的功能



## 4. 目录

<b>PSoC 功能概述</b> .....	<b>4</b>	<b>电气规范</b> .....	<b>22</b>
PSoC 内核 .....	4	最大绝对额定值 .....	22
数字系统 .....	4	工作温度 .....	23
模拟系统 .....	5	直流电气特性 .....	23
其它系统资源 .....	6	交流电气特性 .....	37
PSoC 器件特性 .....	6	热阻 .....	45
<b>入门</b> .....	<b>7</b>	回流焊峰值规范 .....	45
应用笔记 .....	7	<b>开发工具选择</b> .....	<b>46</b>
开发套件 .....	7	软件 .....	46
培训 .....	7	开发套件 .....	46
CYPros 顾问 .....	7	评估工具 .....	46
解决方案库 .....	7	器件编程器 .....	46
技术支持 .....	7	附件（仿真和编程） .....	47
<b>开发工具</b> .....	<b>7</b>	<b>订购信息</b> .....	<b>48</b>
PSoC Designer 软件子系统 .....	7	订购代码定义 .....	48
<b>使用 PSoC Designer 进行设计</b> .....	<b>8</b>	<b>封装尺寸</b> .....	<b>49</b>
选择用户模块 .....	8	<b>缩略语</b> .....	<b>54</b>
配置用户模块 .....	8	使用的缩略语 .....	54
组织和连接 .....	8	<b>文档规范</b> .....	<b>55</b>
生成、验证和调试 .....	8	测量单位 .....	55
<b>引脚信息</b> .....	<b>9</b>	数字规范 .....	55
56 引脚部件的引脚分布 .....	9	<b>术语表</b> .....	<b>55</b>
56 引脚器件的引脚分布（带有 XRES） .....	10	<b>勘误表</b> .....	<b>59</b>
68 引脚器件的引脚分布 .....	11	受影响的器件型号 .....	59
68 引脚器件的引脚分布（片上调试） .....	12	CY8C24x94 勘误表摘要 .....	59
100 球形焊盘 VFBGA 器件的引脚分布 .....	13	<b>文档修订记录</b> .....	<b>63</b>
100 球形焊盘 VFBGA 器件的引脚分布（片上调试） .....	15	<b>销售、解决方案和法律信息</b> .....	<b>64</b>
100 引脚器件的引脚分布（片上调试） .....	17	全球销售和 design 支持 .....	64
<b>寄存器参考</b> .....	<b>19</b>	产品 .....	64
寄存器规定 .....	19	PSoC <sup>®</sup> 解决方案 .....	64
寄存器映射表 .....	19	赛普拉斯开发者社区 .....	64
寄存器映射组 0 表：用户空间 .....	20	技术支持 .....	64
寄存器映射组 1 表：配置空间 .....	21		

## 5. PSoC 功能概述

PSoC 系列包含许多带片上控制器的器件。这些器件旨在使用一个低成本的可编程元件来代替多个基于 MCU 的传统系统元件。PSoC 器件包含多个可配置的模拟和数字逻辑模块，以及各模块间的可编程连接。这种结构可帮助您根据每个应用的要求来创建可定制的外设配置。此外，在一系列方便易用的引脚布局中还包含了快速 CPU、闪存程序存储器、SRAM 数据存储器以及可配置 I/O。

如第 1 页上的逻辑框图所示，PSoC 架构由以下 4 个主要部分组成：内核、系统资源、数字系统和模拟系统。利用可配置的全局总线资源，可将所有器件资源整合到一个完全定制的系统。每个 CY8C24x94 PSoC 器件都包括 4 个数字模块和 6 个模拟模块。根据 PSoC 封装，最多还可包括 56 个 GPIO。GPIO 能够提供对全局数字和模拟互连的访问。

### 5.1 PSoC 内核

PSoC 内核是一个强大的引擎，支持丰富的指令集。它包含用于数据存储的 SRAM、中断控制器、睡眠和看门狗定时器，IMO（内部主振荡器）和 ILO（内部低速振荡器）。M8C CPU 内核是一个速度可高达 24 MHz 的强大处理器。M8C 是一个 4 MIPS 的 Harvard 架构 8 位微处理器。

系统资源能够提供下述附加功能：

- 用于提高灵活性的数字时钟。
- 实现 I<sup>2</sup>C 主设备和从设备的 I<sup>2</sup>C 功能
- 内部电压参考，多主控模式能够为众多 PSoC 子系统提供 1.3V 的绝对值参考电位。
- 开关电压泵（SMP），能够利用单个电池生成正常工作电压
- M8C 支持的众多系统复位功能。

数字系统包括一个数字 PSoC 模块阵列，能够将这些模块配置为各种数字外设。可通过一系列全局总线将数字模块连接到 GPIO。这些能够将任意信号布线至任意引脚，这样一来，设计将不再受固定外设控制器的限制。

模拟系统包括六个模拟 PSoC 模块，支持电压比较器以及精度高达 10 位的模数转换。

### 5.2 数字系统

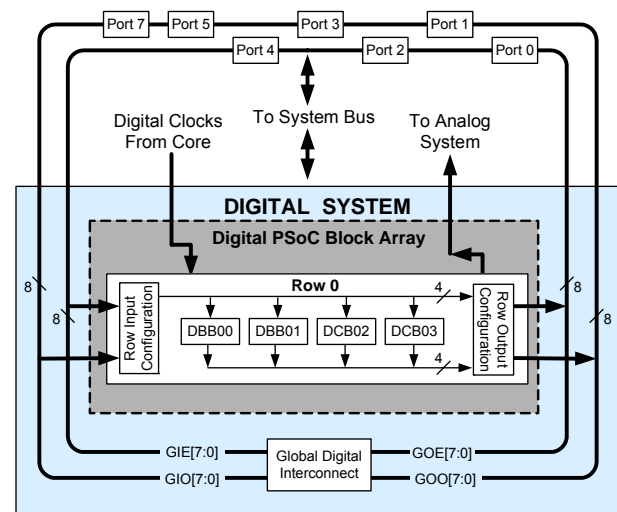
数字系统包括 4 个数字 PSoC 模块。每个模块都是一个 8 位的资源，既可以单独使用，又可以与其他模块一起组成 8、16、24 和 32 位外设（这些模块被称为用户模块）。数字外设配置包括：

- PWM（8 到 32 位）
- 带死区的 PWM（8 到 32 位）
- 计数器（8 到 32 位）
- 定时器（8 到 32 位）
- 带可选奇偶校验位的 8 位 UART
- SPI 主 / 从接口
- I<sup>2</sup>C 从设备和多主设备
- CRC/ 发生器（8 位）
- IrDA
- PRS 生成器（8 到 32 位）

通过一系列能够将任意信号路由至任意引脚的全局总线，数字模块可被连接到任意 GPIO。此外，通过总线还可以实现信号复用和执行逻辑运算。由于具有这种可配置性，因此设计不再受固定外设控制器的限制。

数字模块采用了四个一行的排列方式，具体的模块数量因 PSoC 器件系列不同而异。这样有助于根据应用选择最佳的系统资源。关于此产品系列的资源，请参见第 6 页上的表 1。

图 2. 数字系统框图



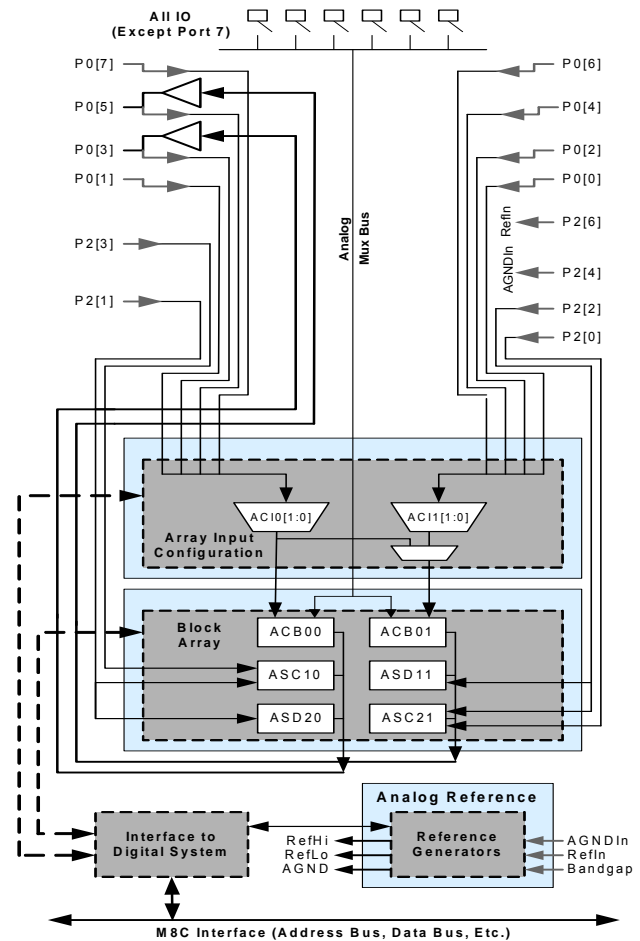
### 5.3 模拟系统

模拟系统由 6 个可配置的模块组成，其中每个模块都包含一个能够创建复杂模拟信号流的运算放大器电路。模拟外设非常灵活，并能够根据具体的应用要求进行定制。一些更常用的 PSoC 模拟功能（几乎都以用户模块的方式提供）包括：

- ADC（最多两个，6 到 14 位分辨率，可选择增量、Delta Sigma 和逐次逼近寄存器（SAR））
- 滤波器（2 极和 4 极带通、低通和陷波滤波器）
- 放大器（最多 2 个，可选增益达 48x）
- 仪表放大器（1 个，可选增益达 93x）
- 比较器（最多 2 个，有 16 个可选阈值）
- DAC（多达 2 个，6 到 9 位分辨率）
- 乘法 DAC（最多两个，6 到 9 位分辨率）
- 大电流输出驱动器（两个，驱动能力为 30 mA，属于 PSoC 内核资源）
- 1.3 V 参考（属于系统资源）
- DTMF 拨号器
- 调制器
- 相关器
- 峰值检测器
- 可以使用许多其他拓扑

如图 3 所示，模拟模块都采用三个一列的排列方式，其中包括一个连续时间（CT）和两个开关电容（SC）模块。

图 3. 模拟系统框图



#### 5.3.1 模拟复用器系统

模拟复用器总线可以连接至端口 0–5 中的每个 GPIO 引脚。引脚可以单独连接至总线，也可以采用任意组合方式连接至总线。该总线还可连接到模拟系统，以便使用比较器和模数转换器进行分析。它可以拆分成两个部分，以同时进行双通道处理。一个额外的 8:1 模拟输入复用器提供了将端口 0 引脚连接至模拟阵列的另一个通路。

借助于开关控制逻辑，可以在硬件控制下对选定的引脚进行连续预充电。从而能够对触摸感应等应用进行电容式测量。其他复用器应用包括：

- 触控板、手指感应。
- 可以从多达 48 个 I/O 引脚进行模拟输入的芯片级复用。
- 任意 I/O 引脚组合之间的交叉点连接



## 5.4 其它系统资源

系统资源能够提供对整个系统非常有用的附加功能。除此之外还包括乘法器、抽取滤波器、低压检测和上电复位（POR）。以下简要介绍了每种资源的优点：

- 全速 USB（12 Mbps），带 5 个可配置端点和 256 字节的 RAM。除了两个串联电阻外，不需要任何外部元件。比商业级温度范围更宽的 USB 工作温度范围（-10°C 至 +85°C）。
- 数字时钟分频器能够提供三个可定制的时钟频率，以便在应用中使用。这些时钟既可以路由到数字系统，又能路由到模拟系统。通过将数字 PSoC 模块用作时钟分频器，可以生成更多时钟。
- 两个乘累加（MAC）单元能够提供具有 32 位累加运算能力的 8 位快速乘法器，以便协助通用数学和数字滤波器。
- 抽取滤波器能够针对数字信号处理应用（包括创建 Delta Sigma ADC）提供定制硬件滤波器。
- I<sup>2</sup>C 模块能够通过两条线提供 100 kHz 和 400 kHz 的通信。支持从设备、主设备和多主设备。
- 低压检测中断可以在电压下降时向应用程序发出信号，而高级 POR 电路则消除了系统监控方面的需要。
- 内部 1.3V 电压参考为 ADC、DAC 等模拟系统提供了一个绝对电压参考。
- 通用模拟复用器系统。

## 5.5 PSoC 器件特性

根据 PSoC 器件的特性，数字和模拟系统可以有 16、8 或 4 个数字模块和 12、6 或 4 个模拟模块。下表列出了特定 PSoC 器件系列所提供的资源。本数据手册介绍的器件是表中加亮显示的器件。

表 1. PSoC 器件特性

PSoC 器件型号	数字 I/O	数字行	数字模块	模拟输入	模拟输出	模拟列	模拟模块	SRAM 大小	闪存大小
CY8C29x66	多达 64 个	4	16	多达 12 个	4	4	12	2K	32K
CY8C28xxx	多达 44 个	多达 3 个	多达 12 个	多达 44 个	多达 4 个	多达 6 个	多达 12 + 4 <sup>[1]</sup>	1K	16 K
CY8C27x43	多达 44 个	2	8	多达 12 个	4	4	12	256	16K
CY8C24x94	多达 56 个	1	4	多达 48 个	2	2	6	1K	16K
CY8C24x23A	多达 24 个	1	4	多达 12 个	2	2	6	256	4K
CY8C23x33	多达 26 个	1	4	多达 12 个	2	2	4	256	8K
CY8C22x45	多达 38 个	2	8	多达 38 个	0	4	6 <sup>[1]</sup>	1K	16K
CY8C21x45	多达 24 个	1	4	多达 24 个	0	4	6 <sup>[1]</sup>	512	8 K
CY8C21x34	多达 28 个	1	4	多达 28 个	0	2	4 <sup>[1]</sup>	512	8K
CY8C21x23	多达 16 个	1	4	多达 8 个	0	2	4 <sup>[1]</sup>	256	4 K
CY8C20x34	多达 28 个	0	0	多达 28 个	0	0	3 <sup>[1、2]</sup>	512	8 K
CY8C20xx6	多达 36 个	0	0	多达 36 个	0	0	3 <sup>[1、2]</sup>	多达 2 K	多达 32 K

**注释：**

1. 有限的模拟功能。
2. 两个模拟模块和一个 CapSense®。

## 6. 入门

有关深入的信息及详细的编程信息，请参考本 PSoC 器件的《[技术参考手册](#)》。

有关最新的订购、封装和电气规范信息，请参考 <http://www.cypress.com> 网站上最新的 PSoC 器件。

### 6.1 应用笔记

赛普拉斯应用笔记是对各种各样的 PSoC 设计方案提供的完美介绍。

### 6.2 开发套件

可在线获得 [PSoC 开发套件](#)，也可以从不断增加的地区和全球分销商（包括 Arrow、Avnet、Digi-Key、Farnell、Future Electronics 和 Newark）那里获得。

### 6.3 培训

网址 [www.cypress.com](http://www.cypress.com) 下所在的在线免费 PSoC 技术培训（按需提供培训、在线研讨会和专题讨论会）涵盖了有助于您进行设计的大量主题和技能。

## 7. 开发工具

PSoC Designer™ 是革新的集成设计环境（IDE），您可以用来自定义 PSoC 以满足特定的应用需求。PSoC Designer 软件可加快系统的设计和上市进程。在拖放式设计环境中使用预先设定的模拟和数字外设库（也称为用户模块）来开发您的应用程序。然后，利用动态生成的应用编程接口（API）代码库来自定义您的设计。最后，使用集成调试环境（包括在线仿真和标准的软件调试功能）来调试并测试您的设计。PSoC Designer 包括：

- 应用编辑器图形用户界面（GUI），用于器件和用户模块配置和动态重配置
- 内容丰富的用户模块目录
- 集成的源码编辑器（C 语言和汇编语言）
- 免费的 C 语言编译器（无大小限制或时间限制）
- 内置调试器
- 在线仿真
- 通信接口内置支持：
  - 硬件和软件 I<sup>2</sup>C 从设备和主设备
  - 全速 USB 2.0
  - 最多四个全双工通用异步收发器（UART）、SPI 主设备和从设备及无线

PSoC Designer 支持 PSoC 1 器件的整个库，并可在 Windows XP、Windows Vista 和 Windows 7 操作系统上运行。

### 7.1 PSoC Designer 软件子系统

#### 7.1.1 设计入口

在芯片级视图中，选择需要使用的基本器件。然后选择不同的板上模拟和数字组件（又称用户模块）。这些组件采用了 PSoC 模块。例如，用户模块有模数转换器（ADC）、数模转换器（DAC）、放大器和滤波器。为所选应用配置用户模块，并将它们互连并连接至适当的引脚。然后生成项目。这样会在项目中加入 API 和库，您可以使用它们来对应用进行编程。

通过此工具，用户还可以轻松开发多个配置和动态重新配置。利用动态重新配置，可在运行时更改配置。实质上，通过动态重新配置，您可对某个应用使用超过 100% 的 PSoC 资源。

### 6.4 CYPros 顾问

从技术协助到完成 PSoC 设计，得到认证的 PSoC 顾问能够提供一切支持。要联系或成为 PSoC 顾问，请访问 [CYPros 顾问](#) 网站。

### 6.5 解决方案库

访问我们 [以解决方案为中心且内容不断增加的设计库](#)。在这里，您可以找到各种应用设计，包括可使您快速完成设计的固件和硬件设计文件。

### 6.6 技术支持

可以在线获取 [技术支持](#)（包括可搜索的知识库文章和技术论坛）。如果找不到问题的解决方案，请致电 1-800-541-4736 联系技术支持。

#### 7.1.2 代码生成工具

这些代码生成工具能够在 PSoC Designer 界面内无缝工作，并已采用一整套调试工具进行测试，您可以使用 C 语言、汇编语言或两者进行开发设计。

**汇编器。**汇编器可使汇编代码与 C 语言代码无缝合并。链接库会自动使用绝对寻址，或在相对模式下进行编译，然后与其他软件模块链接，以实现绝对寻址。

**C 语言编译器。**C 语言编译器支持 PSoC 系列器件。这些产品可让您为 PSoC 系列器件创建完整的 C 语言程序。优化的 C 语言编译器能够对 PSoC 架构提供 C 语言的所有功能。此外，还提供了各个嵌入式库。这些库能够提供端口和总线操作、标准键盘和显示器支持，以及扩展的数学功能。

#### 7.1.3 调试器

PSoC Designer 提供的调试环境具有硬件在线仿真功能，不仅可以提供 PSoC 器件的内部视图，而且可让您在物理系统中测试程序。借助调试器命令，可对数据存储器进行读/编程及读/写操作，对 I/O 寄存器进行读/写操作。可对 CPU 寄存器进行读/写操作、设置和清除断点，以及提供程序运行、暂停和步进控制。调试器还可让您创建相关寄存器和存储器位置的跟踪缓冲区。

#### 7.1.4 在线帮助系统

在线帮助系统可提供上下文关联的在线帮助。每个功能子系统都有与上下文关联的帮助，以便提供程式化的快速参考。在线帮助系统还提供相关教程以及指向常见问题和在线支持论坛的链接，以帮助设计人员。

#### 7.1.5 在线仿真器

功能强大的低成本在线仿真器（ICE）可用于提供开发支持。该硬件可编程单个器件。

仿真器包含一个通过 USB 端口连接到 PC 的基本装置。该基本装置是通用的，能够用于所有 PSoC 器件。您可以单独购买任意器件系列的仿真转接板（Emulation Pod）。仿真转接板（Emulation Pod）取代了目标电路板中的 PSoC 器件并执行全速（24 MHz）操作。

## 8. 使用 PSoC Designer 进行设计

PSoC<sup>®</sup>器件的开发过程与传统的固定功能微处理器不同。可配置的模拟和数字硬件模块赋予 PSoC 架构独特的灵活性，有助于在开发期间管理规范变更，并降低库存成本。这些可配置的资源（称为 PSoC 模块）能够实现众多可供用户选择的功能。PSoC 开发过程可概括为以下四个步骤：

1. 选择用户模块
2. 配置用户模块
3. 组织和连接
4. 生成、验证和调试

### 8.1 选择用户模块

PSoC Designer 提供了一个预建且预测试的硬件外设组件库，被称为“用户模块”。使用用户模块可使选择和实现外设器件（包括模拟和数字器件）变得非常简单。

### 8.2 配置用户模块

所选择的每个用户模块都能够建立基本寄存器设置用于实现所选功能。此外，它们还提供了各个参数和属性，使您能够针对特定应用自定义精确配置。例如，PWM 用户模块能够配置一个或多个数字 PSoC 模块（每个模块的分辨率均为 8 位）。借助用户模块参数，您可以确定脉冲宽度和占空比。请根据所选应用配置参数和属性。您可以直接输入某个值或从下拉菜单中选择。所有用户模块都记录在数据手册内，可在 PSoC Designer 中或赛普拉斯网站上直接查看。这些用户模块数据手册介绍了用户模块的内部操作并提供了性能规范。每个数据手册都介绍了每个用户模块参数的使用，以及成功实现设计可能需要的其他信息。

### 8.3 组织和连接

您可以通过用户模块互连及与 I/O 引脚相连来构建芯片级的信号链。通过进行选择、配置和布线操作，可完全控制所有片上资源的使用。

### 8.4 生成、验证和调试

当您准备测试硬件配置或需要开发项目代码时，请执行“生成配置文件”这一步骤。这会使 PSoC Designer 生成源代码，而该源代码会自动按照您的规范配置器件，并为系统提供软件。生成的代码提供具有高级功能的应用编程接口（API），以便在运行时控制与响应硬件事件，并中断可根据需要调整的服务例程。

完善的代码开发环境可让你使用 C 语言和 / 或汇编语言来开发和定制应用程序。

开发过程的最后一步是在 PSoC Designer 的调试器（单击“Connect”（连接）图标访问）中完成的。PSoC Designer 会将 HEX 图像下载到 ICE 中并全速运行。PSoC Designer 的调试功能可以与较其成本高出数倍的系统相媲美。除了传统的单步执行、运行到断点和监视变量功能外，调试接口还提供大型跟踪缓冲器，并允许您定义复杂断点事件。这些事件包括监控地址和数据总线值、存储器位置和外部信号。



## 9. 引脚信息

本节说明、列出并展示了 CY8C24x94 PSoc 器件的引脚和引脚分布配置。

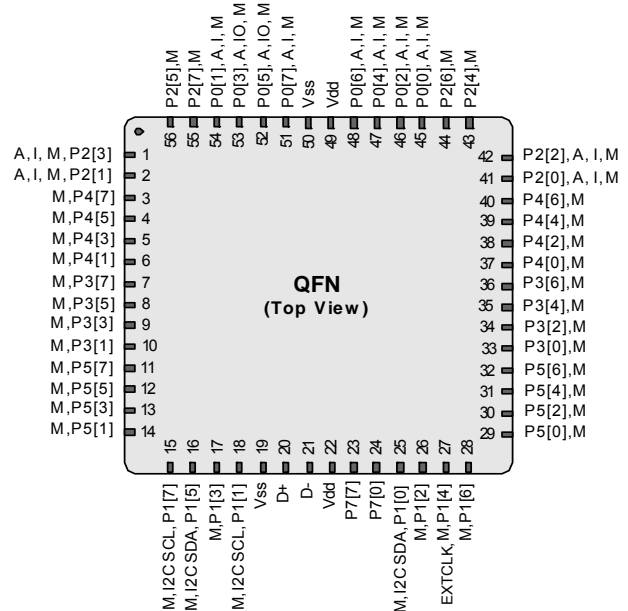
CY8C24x94 PSoc 器件有下列封装可供选择，具体如以下页面中所示。每个端口引脚（标有“P”）均能用作数字 I/O。然而，V<sub>SS</sub>、V<sub>DD</sub> 和 XRES 不能用作数字 I/O。

### 9.1 56 引脚部件的引脚分布

表 2. 56 引脚器件的引脚分布（QFN<sup>[6]</sup>）请参见第 10 页上的表 3 中的图标详细信息和脚注。

引脚编号	类型		名称	说明
	数字	模拟		
1	I/O	I、M	P2[3]	直接开关电容模块输入
2	I/O	I、M	P2[1]	直接开关电容模块输入
3	I/O	M	P4[7]	
4	I/O	M	P4[5]	
5	I/O	M	P4[3]	
6	I/O	M	P4[1]	
7	I/O	M	P3[7]	
8	I/O	M	P3[5]	
9	I/O	M	P3[3]	
10	I/O	M	P3[1]	
11	I/O	M	P5[7]	
12	I/O	M	P5[5]	
13	I/O	M	P5[3]	
14	I/O	M	P5[1]	
15	I/O	M	P1[7]	I <sup>2</sup> C 串行时钟（SCL）
16	I/O	M	P1[5]	I <sup>2</sup> C 串行数据（SDA）
17	I/O	M	P1[3]	
18	I/O	M	P1[1]	I <sup>2</sup> C SCL、ISSP SCLK <sup>[4]</sup>
19	电源		V <sub>SS</sub>	接地 <sup>[5]</sup>
20	USB		D+	
21	USB		D-	
22	电源		V <sub>DD</sub>	供电电压
23	I/O		P7[7]	
24	I/O		P7[0]	
25	I/O	M	P1[0]	I <sup>2</sup> C SDA、ISSP SDATA <sup>[4]</sup>
26	I/O	M	P1[2]	
27	I/O	M	P1[4]	可选的外部时钟输入（EXTCLK）
28	I/O	M	P1[6]	
29	I/O	M	P5[0]	
30	I/O	M	P5[2]	
31	I/O	M	P5[4]	
32	I/O	M	P5[6]	
33	I/O	M	P3[0]	
34	I/O	M	P3[2]	
35	I/O	M	P3[4]	
36	I/O	M	P3[6]	
37	I/O	M	P4[0]	
38	I/O	M	P4[2]	
39	I/O	M	P4[4]	
40	I/O	M	P4[6]	
41	I/O	I、M	P2[0]	直接开关电容模块输入
42	I/O	I、M	P2[2]	直接开关电容模块输入
43	I/O	M	P2[4]	外部模拟地（AGND）输入

图 4. CY8C24794 56 引脚 PSoc 器件<sup>[3]</sup>



引脚编号	类型		名称	说明
	数字	模拟		
44	I/O	M	P2[6]	外部参考电压（VREF）输入
45	I/O	I、M	P0[0]	模拟列复用器输入
46	I/O	I、M	P0[2]	模拟列复用器输入
47	I/O	I、M	P0[4]	模拟列复用器输入 VREF
48	I/O	I、M	P0[6]	模拟列复用器输入
49	电源		V <sub>DD</sub>	供电电压
50	电源		V <sub>SS</sub>	接地 <sup>[5]</sup>
51	I/O	I、M	P0[7]	模拟列复用器输入
52	I/O	I/O、M	P0[5]	模拟列复用器输入和列输出
53	I/O	I/O、M	P0[3]	模拟列复用器输入和列输出
54	I/O	I、M	P0[1]	模拟列复用器输入
55	I/O	M	P2[7]	
56	I/O	M	P2[5]	

**注释:**

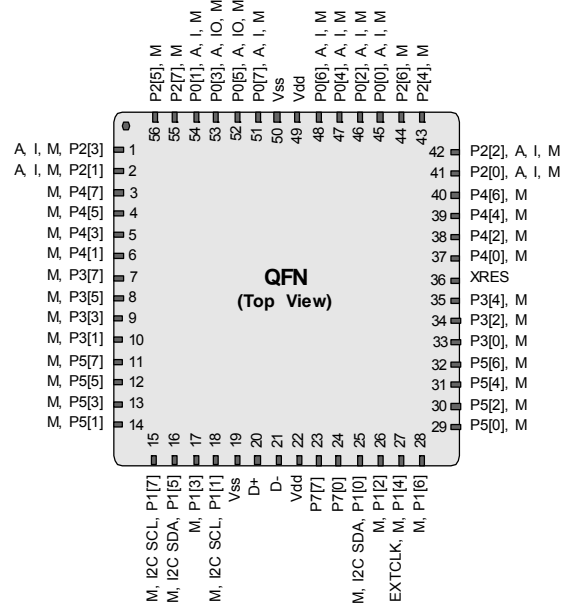
- 使用复位模式无法编程此器件；编程时使用电源循环模式。
- 这些是 ISSP 引脚，在 POR 时不处于高阻态。有关详细信息，请参考 PSoc 技术参考手册。
- 应将所有 V<sub>SS</sub> 引脚接地（GND）。

9.2 56 引脚器件的引脚分布（带有 XRES）

表 3. 56 引脚器件的引脚分布（QFN<sup>[6]</sup>）

引脚编号	类型		名称	说明
	数字	模拟		
1	I/O	I、M	P2[3]	直接开关电容模块输入
2	I/O	I、M	P2[1]	直接开关电容模块输入
3	I/O	M	P4[7]	
4	I/O	M	P4[5]	
5	I/O	M	P4[3]	
6	I/O	M	P4[1]	
7	I/O	M	P3[7]	
8	I/O	M	P3[5]	
9	I/O	M	P3[3]	
10	I/O	M	P3[1]	
11	I/O	M	P5[7]	
12	I/O	M	P5[5]	
13	I/O	M	P5[3]	
14	I/O	M	P5[1]	
15	I/O	M	P1[7]	I <sup>2</sup> C SCL
16	I/O	M	P1[5]	I <sup>2</sup> C SDA
17	I/O	M	P1[3]	
18	I/O	M	P1[1]	I <sup>2</sup> C SCL、ISSP SCLK <sup>[7]</sup>
19	电源		V <sub>SS</sub>	接地 <sup>[8]</sup>
20	USB		D+	
21	USB		D-	
22	电源		V <sub>DD</sub>	供电电压
23	I/O		P7[7]	
24	I/O		P7[0]	
25	I/O	M	P1[0]	I <sup>2</sup> C SDA、ISSP SDATA <sup>[7]</sup>
26	I/O	M	P1[2]	
27	I/O	M	P1[4]	可选的 EXTCLK
28	I/O	M	P1[6]	
29	I/O	M	P5[0]	
30	I/O	M	P5[2]	
31	I/O	M	P5[4]	
32	I/O	M	P5[6]	
33	I/O	M	P3[0]	
34	I/O	M	P3[2]	
35	I/O	M	P3[4]	
36	输入		XRES	采用内部下拉电阻的高电平有效外部复位
37	I/O	M	P4[0]	
38	I/O	M	P4[2]	
39	I/O	M	P4[4]	
40	I/O	M	P4[6]	
41	I/O	I、M	P2[0]	直接开关电容模块输入
42	I/O	I、M	P2[2]	直接开关电容模块输入
43	I/O	M	P2[4]	外部 AGND 输入
44	I/O	M	P2[6]	外部 VREF 输入
45	I/O	I、M	P0[0]	模拟列复用器输入
46	I/O	I、M	P0[2]	模拟列复用器输入
47	I/O	I、M	P0[4]	模拟列复用器输入 VREF
48	I/O	I、M	P0[6]	模拟列复用器输入
49	电源		V <sub>DD</sub>	供电电压
50	电源		V <sub>SS</sub>	接地 <sup>[8]</sup>
51	I/O	I、M	P0[7]	模拟列复用器输入
52	I/O	I/O、M	P0[5]	模拟列复用器输入和列输出
53	I/O	I/O、M	P0[3]	模拟列复用器输入和列输出
54	I/O	I、M	P0[1]	模拟列复用器输入
55	I/O	M	P2[7]	
56	I/O	M	P2[5]	

图 5. CY8C24894 56 引脚 PSoC 器件



引脚编号	类型		名称	说明
	数字	模拟		
44	I/O	M	P2[6]	外部 VREF 输入
45	I/O	I、M	P0[0]	模拟列复用器输入
46	I/O	I、M	P0[2]	模拟列复用器输入
47	I/O	I、M	P0[4]	模拟列复用器输入 VREF
48	I/O	I、M	P0[6]	模拟列复用器输入
49	电源		V <sub>DD</sub>	供电电压
50	电源		V <sub>SS</sub>	接地 <sup>[8]</sup>
51	I/O	I、M	P0[7]	模拟列复用器输入
52	I/O	I/O、M	P0[5]	模拟列复用器输入和列输出
53	I/O	I/O、M	P0[3]	模拟列复用器输入和列输出
54	I/O	I、M	P0[1]	模拟列复用器输入
55	I/O	M	P2[7]	
56	I/O	M	P2[5]	

图标: A = 模拟, I = 输入, O = 输出和 M = 模拟复用器输入。

注释:

6. 应将 QFN 封装上的中心焊盘接地 (V<sub>SS</sub>), 以获得最佳机械、热学和电气性能。如果未接地, 则应处于电气悬空状态, 而不能连接到任何其他信号。
7. 这些是 ISSP 引脚, 在 POR 时不处于高阻态。有关详细信息, 请参考 PSoC 技术参考手册。
8. 应将所有 V<sub>SS</sub> 引脚连接地 (GND)。





### 9.5 100 球形焊盘 VFBGA 器件的引脚分布

100 球形焊盘 VFBGA 器件适用于 CY8C24994 PSoc 器件。

表 6. 100 球形焊盘器件的引脚分布 (VFBGA<sup>[15]</sup>)

引脚编号	新款	模拟	名称	说明	引脚编号	新款	模拟	名称	说明
A1	电源		V <sub>SS</sub>	接地	F1			NC	无连接。引脚必须处于悬空状态
A2	电源		V <sub>SS</sub>	接地	F2	I/O	M	P5[7]	
A3			NC	无连接。引脚必须处于悬空状态	F3	I/O	M	P3[5]	
A4			NC	无连接。引脚必须处于悬空状态	F4	I/O	M	P5[1]	
A5			NC	无连接。引脚必须处于悬空状态	F5	电源		V <sub>SS</sub>	接地
A6	电源		V <sub>DD</sub>	供电电压	F6	电源		V <sub>SS</sub>	接地
A7			NC	无连接。引脚必须处于悬空状态	F7	I/O	M	P5[0]	
A8			NC	无连接。引脚必须处于悬空状态	F8	I/O	M	P3[0]	
A9	电源		V <sub>SS</sub>	接地	F9			XRES	采用内部下拉电阻的高电平有效引脚复位
A10	电源		V <sub>SS</sub>	接地	F10	I/O		P7[1]	
B1	电源		V <sub>SS</sub>	接地	G1			NC	无连接。引脚必须处于悬空状态
B2	电源		V <sub>SS</sub>	接地	G2	I/O	M	P5[5]	
B3	I/O	I、M	P2[1]	直接开关电容模块输入	G3	I/O	M	P3[3]	
B4	I/O	I、M	P0[1]	模拟列复用器输入	G4	I/O	M	P1[7]	I <sup>2</sup> C SCL
B5	I/O	I、M	P0[7]	模拟列复用器输入	G5	I/O	M	P1[1]	I <sup>2</sup> C SCL、ISSP SCLK <sup>[16]</sup>
B6	电源		V <sub>DD</sub>	供电电压	G6	I/O	M	P1[0]	I <sup>2</sup> C SDA、ISSP SDATA <sup>[16]</sup>
B7	I/O	I、M	P0[2]	模拟列复用器输入	G7	I/O	M	P1[6]	
B8	I/O	I、M	P2[2]	直接开关电容模块输入	G8	I/O	M	P3[4]	
B9	电源		V <sub>SS</sub>	接地	G9	I/O	M	P5[6]	
B10	电源		V <sub>SS</sub>	接地	G10	I/O		P7[2]	
C1			NC	无连接。引脚必须处于悬空状态	H1			NC	无连接。引脚必须处于悬空状态
C2	I/O	M	P4[1]		H2	I/O	M	P5[3]	
C3	I/O	M	P4[7]		H3	I/O	M	P3[1]	
C4	I/O	M	P2[7]		H4	I/O	M	P1[5]	I <sup>2</sup> C SDA
C5	I/O	I/O、M	P0[5]	模拟列复用器输入和列输出	H5	I/O	M	P1[3]	
C6	I/O	I、M	P0[6]	模拟列复用器输入	H6	I/O	M	P1[2]	
C7	I/O	I、M	P0[0]	模拟列复用器输入	H7	I/O	M	P1[4]	可选的 EXTCLK
C8	I/O	I、M	P2[0]	直接开关电容模块输入	H8	I/O	M	P3[2]	
C9	I/O	M	P4[2]		H9	I/O	M	P5[4]	
C10			NC	无连接。引脚必须处于悬空状态	H10	I/O		P7[3]	
D1			NC	无连接。引脚必须处于悬空状态	J1	电源		V <sub>SS</sub>	接地
D2	I/O	M	P3[7]		J2	电源		V <sub>SS</sub>	接地
D3	I/O	M	P4[5]		J3	USB		D+	
D4	I/O	M	P2[5]		J4	USB		D-	
D5	I/O	I/O、M	P0[3]	模拟列复用器输入和列输出	J5	电源		V <sub>DD</sub>	供电电压
D6	I/O	I、M	P0[4]	模拟列复用器输入	J6	I/O		P7[7]	
D7	I/O	M	P2[6]	外部 VREF 输入	J7	I/O		P7[0]	
D8	I/O	M	P4[6]		J8	I/O	M	P5[2]	
D9	I/O	M	P4[0]		J9	电源		V <sub>SS</sub>	接地
D10			NC	无连接。引脚必须处于悬空状态	J10	电源		V <sub>SS</sub>	接地
E1			NC	无连接。引脚必须处于悬空状态	K1	电源		V <sub>SS</sub>	接地
E2			NC	无连接。引脚必须处于悬空状态	K2	电源		V <sub>SS</sub>	接地
E3	I/O	M	P4[3]		K3			NC	无连接。引脚必须处于悬空状态
E4	I/O	I、M	P2[3]	直接开关电容模块输入	K4			NC	无连接。引脚必须处于悬空状态
E5	电源		V <sub>SS</sub>	接地	K5	电源		V <sub>DD</sub>	供电电压
E6	电源		V <sub>SS</sub>	接地	K6	I/O		P7[6]	
E7	I/O	M	P2[4]	外部 AGND 输入	K7	I/O		P7[5]	
E8	I/O	M	P4[4]		K8	I/O		P7[4]	
E9	I/O	M	P3[6]		K9	电源		V <sub>SS</sub>	接地
E10			NC	无连接。引脚必须处于悬空状态	K10	电源		V <sub>SS</sub>	接地

图标: A = 模拟, I = 输入, O = 输出, M = 模拟复用器输入, NC = 无连接。引脚必须处于悬空状态。

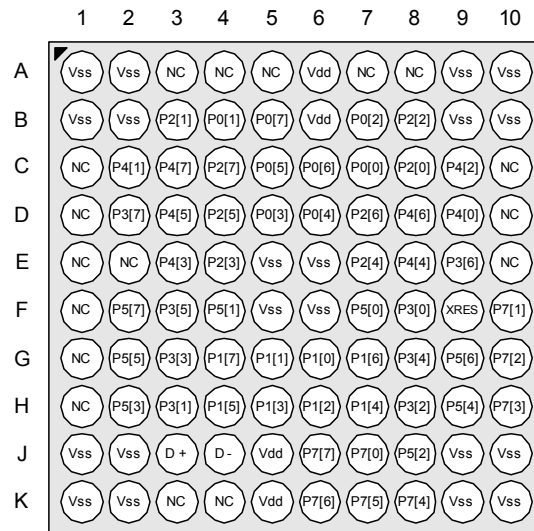
注释:

15. 应将所有 V<sub>SS</sub> 引脚连接地 (GND)。

16. 这些是 ISSP 引脚, 上电复位时不处于 High Z 模式。有关详细信息, 请参考 PSoc 技术参考手册。



图 8. CY8C24094 OCD (不用于生产)



BGA (Top View)

### 9.6 100 球形焊盘 VFBGA 器件的引脚分布（片上调试）

下列 100 引脚 VFBGA 器件表和绘图适用于 CY8C24094 OCD PSoC 器件。

注意：此器件仅用于在线调试。它不能用于生产。

表 7. 100 球形焊盘器件的引脚分布（VFBGA<sup>[17]</sup>）

引脚编号	引脚	名称	说明	引脚编号	引脚	名称	说明
A1	电源	V <sub>SS</sub>	接地	F1		OCDE	OCD 偶数据 I/O
A2	电源	V <sub>SS</sub>	接地	F2	I/O M	P5[7]	
A3		NC	无连接。引脚必须处于悬空状态	F3	I/O M	P3[5]	
A4		NC	无连接。引脚必须处于悬空状态	F4	I/O M	P5[1]	
A5		NC	无连接。引脚必须处于悬空状态	F5	电源	V <sub>SS</sub>	接地
A6	电源	V <sub>DD</sub>	供电电压。	F6	电源	V <sub>SS</sub>	接地
A7		NC	无连接。引脚必须处于悬空状态	F7	I/O M	P5[0]	
A8		NC	无连接。引脚必须处于悬空状态	F8	I/O M	P3[0]	
A9	电源	V <sub>SS</sub>	接地	F9		XRES	采用内部下拉电阻的高电平有效引脚复位
A10	电源	V <sub>SS</sub>	接地	F10	I/O	P7[1]	
B1	电源	V <sub>SS</sub>	接地	G1		OCDO	OCD 奇数据输出
B2	电源	V <sub>SS</sub>	接地	G2	I/O M	P5[5]	
B3	I/O	I、M	P2[1] 直接开关电容模块输入	G3	I/O M	P3[3]	
B4	I/O	I、M	P0[1] 模拟列复用器输入	G4	I/O M	P1[7]	I <sup>2</sup> C SCL
B5	I/O	I、M	P0[7] 模拟列复用器输入	G5	I/O M	P1[1]	I <sup>2</sup> C SCL、ISSP SCLK <sup>[18]</sup>
B6	电源	V <sub>DD</sub>	供电电压	G6	I/O M	P1[0]	I <sup>2</sup> C SDA、ISSP SDATA <sup>[18]</sup>
B7	I/O	I、M	P0[2] 模拟列复用器输入	G7	I/O M	P1[6]	
B8	I/O	I、M	P2[2] 直接开关电容模块输入	G8	I/O M	P3[4]	
B9	电源	V <sub>SS</sub>	接地	G9	I/O M	P5[6]	
B10	电源	V <sub>SS</sub>	接地	G10	I/O	P7[2]	
C1		NC	无连接。引脚必须处于悬空状态	H1		NC	无连接。引脚必须处于悬空状态
C2	I/O M	P4[1]		H2	I/O M	P5[3]	
C3	I/O M	P4[7]		H3	I/O M	P3[1]	
C4	I/O M	P2[7]		H4	I/O M	P1[5]	I <sup>2</sup> C SDA
C5	I/O	I/O、M	P0[5] 模拟列复用器输入和列输出	H5	I/O M	P1[3]	
C6	I/O	I、M	P0[6] 模拟列复用器输入	H6	I/O M	P1[2]	
C7	I/O	I、M	P0[0] 模拟列复用器输入	H7	I/O M	P1[4]	可选的 EXTCLK
C8	I/O	I、M	P2[0] 直接开关电容模块输入	H8	I/O M	P3[2]	
C9	I/O M	P4[2]		H9	I/O M	P5[4]	
C10		NC	无连接。引脚必须处于悬空状态	H10	I/O	P7[3]	
D1		NC	无连接。引脚必须处于悬空状态	J1	电源	V <sub>SS</sub>	接地
D2	I/O M	P3[7]		J2	电源	V <sub>SS</sub>	接地
D3	I/O M	P4[5]		J3	USB	D+	
D4	I/O M	P2[5]		J4	USB	D-	
D5	I/O	I/O、M	P0[3] 模拟列复用器输入和列输出	J5	电源	V <sub>DD</sub>	供电电压
D6	I/O	I、M	P0[4] 模拟列复用器输入	J6	I/O	P7[7]	
D7	I/O M	P2[6]	外部 VREF 输入	J7	I/O	P7[0]	
D8	I/O M	P4[6]		J8	I/O M	P5[2]	
D9	I/O M	P4[0]		J9	电源	V <sub>SS</sub>	接地
D10		CCCLK	OCD CPU 时钟输出	J10	电源	V <sub>SS</sub>	接地
E1		NC	无连接。引脚必须处于悬空状态	K1	电源	V <sub>SS</sub>	接地
E2		NC	无连接。引脚必须处于悬空状态	K2	电源	V <sub>SS</sub>	接地
E3	I/O M	P4[3]		K3		NC	无连接。引脚必须处于悬空状态
E4	I/O	I、M	P2[3] 直接开关电容模块输入	K4		NC	无连接。引脚必须处于悬空状态
E5	电源	V <sub>SS</sub>	接地	K5	电源	V <sub>DD</sub>	供电电压
E6	电源	V <sub>SS</sub>	接地	K6	I/O	P7[6]	
E7	I/O M	P2[4]	外部 AGND 输入	K7	I/O	P7[5]	
E8	I/O M	P4[4]		K8	I/O	P7[4]	
E9	I/O M	P3[6]		K9	电源	V <sub>SS</sub>	接地
E10		HLCLK	OCD 高速时钟输出	K10	电源	V <sub>SS</sub>	接地

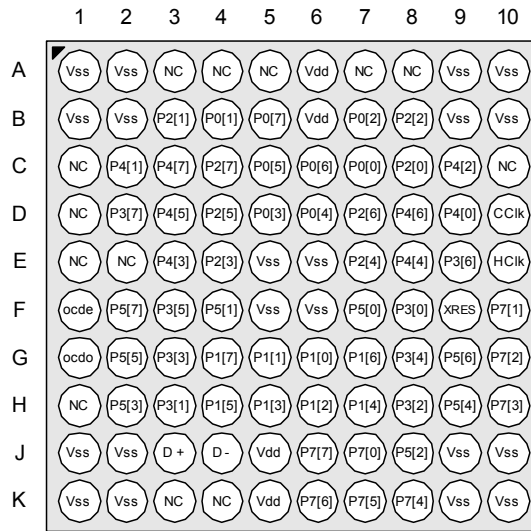
图标：A = 模拟，I = 输入，O = 输出，M = 模拟复用器输入，NC = 无连接。引脚必须处于悬空状态，OCD = 片上调试器。

注释：

17. 应将所有 V<sub>SS</sub> 引脚连接地（GND）。

18. 这些是 ISSP 引脚，上电复位时不处于 HIGH Z 模式。有关详细信息，请参考 PSOC 技术参考手册。

图 9. CY8C24094 OCD (不用于量产)



BGA (Top View)

### 9.7 100 引脚器件的引脚分布（片上调试）

100 引脚 TQFP 器件适用于 CY8C24094 OCD PSoc 器件。

注意：此器件仅用于在线调试。它不能用于生产。

表 8. 100 引脚器件的引脚分布（TQFP<sup>[19]</sup>）

引脚编号	引脚	名称	说明	引脚编号	引脚	名称	说明
1		NC	无连接。引脚必须处于悬空状态	51	I/O	M	P1[6]
2		NC	无连接。引脚必须处于悬空状态	52	I/O	M	P5[0]
3	I/O	I、M	P0[1] 模拟列复用器输入	53	I/O	M	P5[2]
4	I/O	M	P2[7]	54	I/O	M	P5[4]
5	I/O	M	P2[5]	55	I/O	M	P5[6]
6	I/O	I、M	P2[3] 直接开关电容模块输入	56	I/O	M	P3[0]
7	I/O	I、M	P2[1] 直接开关电容模块输入	57	I/O	M	P3[2]
8	I/O	M	P4[7]	58	I/O	M	P3[4]
9	I/O	M	P4[5]	59	I/O	M	P3[6]
10	I/O	M	P4[3]	60			HCLK OCD 高速时钟输出
11	I/O	M	P4[1]	61			CCLK OCD CPU 时钟输出
12		OCDE	OCD 偶数据 I/O	62	输入		XRES 采用内部下拉电阻的高电平有效引脚复位
13		OCDO	OCD 奇数据输出	63	I/O	M	P4[0]
14		NC	无连接。引脚必须处于悬空状态	64	I/O	M	P4[2]
15	电源	V <sub>SS</sub>	接地	65	电源		V <sub>SS</sub> 接地
16	I/O	M	P3[7]	66	I/O	M	P4[4]
17	I/O	M	P3[5]	67	I/O	M	P4[6]
18	I/O	M	P3[3]	68	I/O	I、M	P2[0] 直接开关电容模块输入
19	I/O	M	P3[1]	69	I/O	I、M	P2[2] 直接开关电容模块输入
20	I/O	M	P5[7]	70	I/O		P2[4] 外部 AGND 输入
21	I/O	M	P5[5]	71			NC 无连接。引脚必须处于悬空状态
22	I/O	M	P5[3]	72	I/O		P2[6] 外部 VREF 输入
23	I/O	M	P5[1]	73			NC 无连接。引脚必须处于悬空状态
24	I/O	M	P1[7]	74	I/O	I	P0[0] 模拟列复用器输入
25		NC	无连接。引脚必须处于悬空状态	75			NC 无连接。引脚必须处于悬空状态
26		NC	无连接。引脚必须处于悬空状态	76			NC 无连接。引脚必须处于悬空状态
27		NC	无连接。引脚必须处于悬空状态	77	I/O	I、M	P0[2] 模拟列复用器输入和列输出
28	I/O		P1[5] I <sup>2</sup> C SDA	78			NC 无连接。引脚必须处于悬空状态
29	I/O		P1[3]	79	I/O	I、M	P0[4] 模拟列复用器输入和列输出
30	I/O		P1[1] 晶体输入 (XTALin)、I <sup>2</sup> C SCL、ISSP SCLK <sup>[20]</sup>	80			NC 无连接。引脚必须处于悬空状态
31		NC	无连接。引脚必须处于悬空状态	81	I/O	I、M	P0[6] 模拟列复用器输入
32	电源	V <sub>SS</sub>	接地	82	电源		V <sub>DD</sub> 供电电压
33	USB	D+		83			NC 无连接。引脚必须处于悬空状态
34	USB	D-		84	电源		V <sub>SS</sub> 接地
35	电源	V <sub>DD</sub>	供电电压	85			NC 无连接。引脚必须处于悬空状态
36	I/O		P7[7]	86			NC 无连接。引脚必须处于悬空状态
37	I/O		P7[6]	87			NC 无连接。引脚必须处于悬空状态
38	I/O		P7[5]	88			NC 无连接。引脚必须处于悬空状态
39	I/O		P7[4]	89			NC 无连接。引脚必须处于悬空状态
40	I/O		P7[3]	90			NC 无连接。引脚必须处于悬空状态
41	I/O		P7[2]	91			NC 无连接。引脚必须处于悬空状态
42	I/O		P7[1]	92			NC 无连接。引脚必须处于悬空状态
43	I/O		P7[0]	93			NC 无连接。引脚必须处于悬空状态
44		NC	无连接。引脚必须处于悬空状态	94			NC 无连接。引脚必须处于悬空状态
45		NC	无连接。引脚必须处于悬空状态	95	I/O	I、M	P0[7] 模拟列复用器输入
46		NC	无连接。引脚必须处于悬空状态	96			NC 无连接。引脚必须处于悬空状态
47		NC	无连接。引脚必须处于悬空状态	97	I/O	I/O、M	P0[5] 模拟列复用器输入和列输出
48	I/O		P1[0] 晶体输出 (XTALout)、I <sup>2</sup> C SDA、ISSP SDATA <sup>[20]</sup>	98			NC 无连接。引脚必须处于悬空状态
49	I/O		P1[2]	99	I/O	I/O、M	P0[3] 模拟列复用器输入和列输出
50	I/O		P1[4] 可选的 EXTCLK	100			NC 无连接。引脚必须处于悬空状态

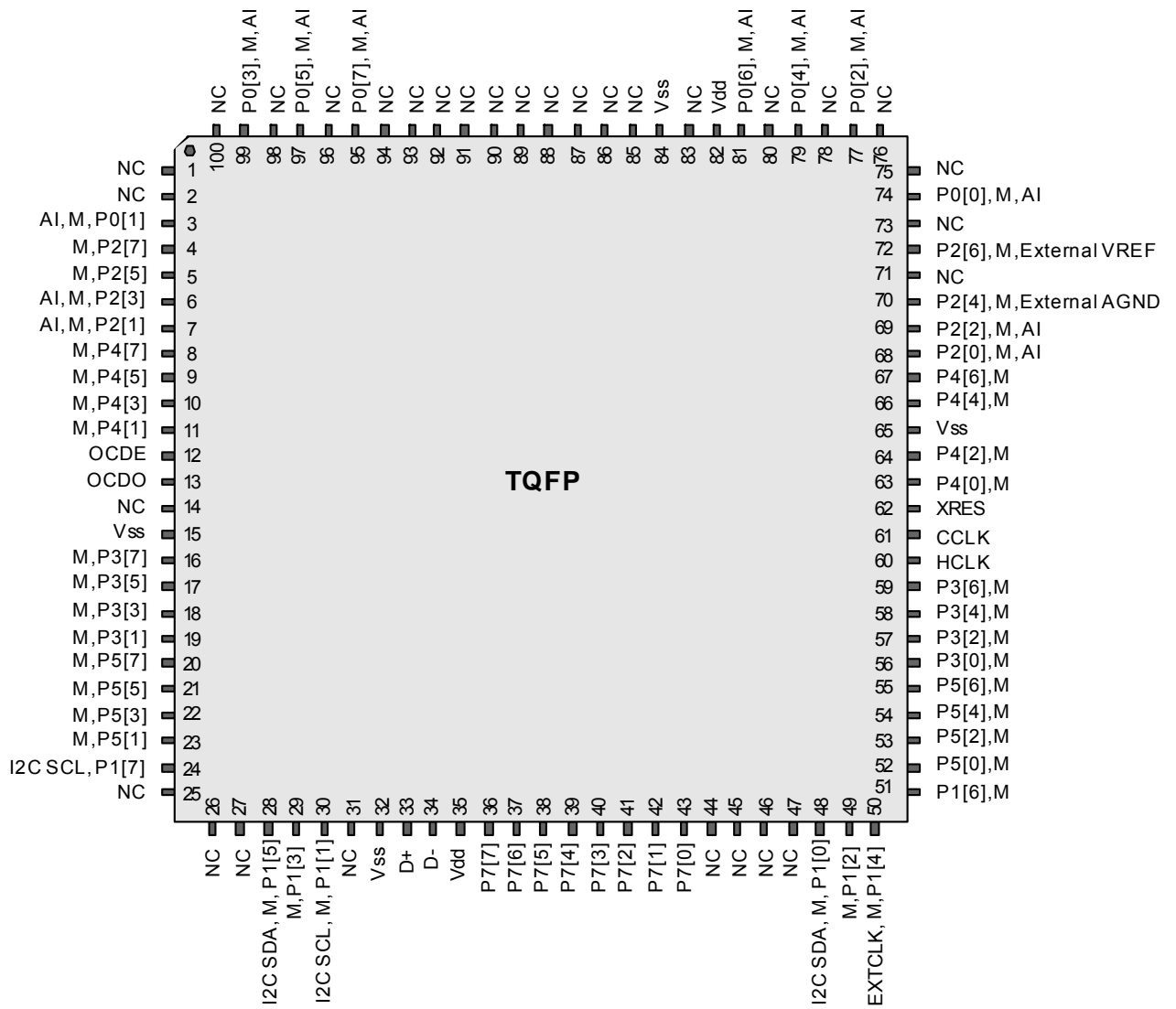
图标：A = 模拟，I = 输入，O = 输出，NC = 无连接。引脚必须处于悬空状态，M = 模拟复用器输入，OCD = 片上调试器。

注释：

19. 应将所有 V<sub>SS</sub> 引脚连接地（GND）。

20. 这些是 ISSP 引脚，上电复位时不处于 High Z 模式。有关详细信息，请参考 PSoc 技术参考手册。

图 10. CY8C24094 OCD (不用于生产)





## 10. 寄存器参考

本节列出了 CY8C24x94 PSoC 器件系列的寄存器。有关寄存器的详细信息，请参见《[PSoC 技术参考手册](#)》。

### 10.1 寄存器规定

下表列出了针对本节的寄存器规范。

规范	说明
R	读取寄存器或位
W	写入寄存器或位
L	逻辑寄存器或位
C	可清除的寄存器或位
#	根据位决定访问类型

### 10.2 寄存器映射表

PSoC 器件共有 512 个字节的寄存器地址空间。该寄存器空间也被称为 I/O 空间，并分为两组，分别为组 0 和组 1。标记寄存器（CPU\_F）中的 XOI 位用于确定用户当前位所在的组。将 XOI 位置 1 时，用户位于组 1 中。

**注意：**在以下寄存器映射表中，空白字段为保留字段，请勿访问。

10.3 寄存器映射组 0 表：用户空间

名称	地址 (0、十六进制)	访问	名称	地址 (0、十六进制)	访问	名称	地址 (0、十六进制)	访问	名称	地址 (0、十六进制)	访问
PRT0DR	00	RW	PMA0_DR	40	RW	ASC10CR0	80	RW		C0	
PRT0IE	01	RW	PMA1_DR	41	RW	ASC10CR1	81	RW		C1	
PRT0GS	02	RW	PMA2_DR	42	RW	ASC10CR2	82	RW		C2	
PRT0DM2	03	RW	PMA3_DR	43	RW	ASC10CR3	83	RW		C3	
PRT1DR	04	RW	PMA4_DR	44	RW	ASD11CR0	84	RW		C4	
PRT1IE	05	RW	PMA5_DR	45	RW	ASD11CR1	85	RW		C5	
PRT1GS	06	RW	PMA6_DR	46	RW	ASD11CR2	86	RW		C6	
PRT1DM2	07	RW	PMA7_DR	47	RW	ASD11CR3	87	RW		C7	
PRT2DR	08	RW	USB_SOF0	48	R		88			C8	
PRT2IE	09	RW	USB_SOF1	49	R		89			C9	
PRT2GS	0A	RW	USB_CR0	4A	RW		8A			CA	
PRT2DM2	0B	RW	USBI/O_CR0	4B	#		8B			CB	
PRT3DR	0C	RW	USBI/O_CR1	4C	RW		8C			CC	
PRT3IE	0D	RW		4D			8D			CD	
PRT3GS	0E	RW	EP1_CNT1	4E	#		8E			CE	
PRT3DM2	0F	RW	EP1_CNT	4F	RW		8F			CF	
PRT4DR	10	RW	EP2_CNT1	50	#	ASD20CR0	90	RW	CUR_PP	D0	RW
PRT4IE	11	RW	EP2_CNT	51	RW	ASD20CR1	91	RW	STK_PP	D1	RW
PRT4GS	12	RW	EP3_CNT1	52	#	ASD20CR2	92	RW		D2	
PRT4DM2	13	RW	EP3_CNT	53	RW	ASD20CR3	93	RW	IDX_PP	D3	RW
PRT5DR	14	RW	EP4_CNT1	54	#	ASC21CR0	94	RW	MVR_PP	D4	RW
PRT5IE	15	RW	EP4_CNT	55	RW	ASC21CR1	95	RW	MVW_PP	D5	RW
PRT5GS	16	RW	EP0_CR	56	#	ASC21CR2	96	RW	I2C_CFG	D6	RW
PRT5DM2	17	RW	EP0_CNT	57	#	ASC21CR3	97	RW	I2C_SCR	D7	#
	18		EP0_DR0	58	RW		98		I2C_DR	D8	RW
	19		EP0_DR1	59	RW		99		I2C_MSCR	D9	#
	1A		EP0_DR2	5A	RW		9A		INT_CLR0	DA	RW
	1B		EP0_DR3	5B	RW		9B		INT_CLR1	DB	RW
PRT7DR	1C	RW	EP0_DR4	5C	RW		9C		INT_CLR2	DC	RW
PRT7IE	1D	RW	EP0_DR5	5D	RW		9D		INT_CLR3	DD	RW
PRT7GS	1E	RW	EP0_DR6	5E	RW		9E		INT_MSK3	DE	RW
PRT7DM2	1F	RW	EP0_DR7	5F	RW		9F		INT_MSK2	DF	RW
DBB00DR0	20	#	AMX_IN	60	RW		A0		INT_MSK0	E0	RW
DBB00DR1	21	W	AMUXCFG	61	RW		A1		INT_MSK1	E1	RW
DBB00DR2	22	RW		62			A2		INT_VC	E2	RC
DBB00CR0	23	#	ARF_CR	63	RW		A3		RES_WDT	E3	W
DBB01DR0	24	#	CMP_CR0	64	#		A4		DEC_DH	E4	RC
DBB01DR1	25	W	ASY_CR	65	#		A5		DEC_DL	E5	RC
DBB01DR2	26	RW	CMP_CR1	66	RW		A6		DEC_CR0	E6	RW
DBB01CR0	27	#		67			A7		DEC_CR1	E7	RW
DCB02DR0	28	#		68		MUL1_X	A8	W	MUL0_X	E8	W
DCB02DR1	29	W		69		MUL1_Y	A9	W	MUL0_Y	E9	W
DCB02DR2	2A	RW		6A		MUL1_DH	AA	R	MUL0_DH	EA	R
DCB02CR0	2B	#		6B		MUL1_DL	AB	R	MUL0_DL	EB	R
DCB03DR0	2C	#	TMP_DR0	6C	RW	ACC1_DR1	AC	RW	ACC0_DR1	EC	RW
DCB03DR1	2D	W	TMP_DR1	6D	RW	ACC1_DR0	AD	RW	ACC0_DR0	ED	RW
DCB03DR2	2E	RW	TMP_DR2	6E	RW	ACC1_DR3	AE	RW	ACC0_DR3	EE	RW
DCB03CR0	2F	#	TMP_DR3	6F	RW	ACC1_DR2	AF	RW	ACC0_DR2	EF	RW
	30		ACB00CR3	70	RW	RDI0RI	B0	RW		F0	
	31		ACB00CR0	71	RW	RDI0SYN	B1	RW		F1	
	32		ACB00CR1	72	RW	RDI0IS	B2	RW		F2	
	33		ACB00CR2	73	RW	RDI0LT0	B3	RW		F3	
	34		ACB01CR3	74	RW	RDI0LT1	B4	RW		F4	
	35		ACB01CR0	75	RW	RDI0RO0	B5	RW		F5	
	36		ACB01CR1	76	RW	RDI0RO1	B6	RW		F6	
	37		ACB01CR2	77	RW		B7		CPU_F	F7	RL
	38			78			B8			F8	
	39			79			B9			F9	
	3A			7A			BA			FA	
	3B			7B			BB			FB	
	3C			7C			BC			FC	
	3D			7D			BD		DAC_D	FD	RW
	3E			7E			BE		CPU_SCR1	FE	#
	3F			7F			BF		CPU_SCR0	FF	#

空白字段为保留字段，请勿访问。

# 表示由位决定的访问。

10.4 寄存器映射组 1 表：配置空间

名称	地址 (1、十六进制)	访问	名称	地址 (1、十六进制)	访问	名称	地址 (1、十六进制)	访问	名称	地址 (1、十六进制)	访问
PRT0DM0	00	RW	PMA0_WA	40	RW	ASC10CR0	80	RW	USB/O_CR2	C0	RW
PRT0DM1	01	RW	PMA1_WA	41	RW	ASC10CR1	81	RW	USB_CR1	C1	#
PRT0IC0	02	RW	PMA2_WA	42	RW	ASC10CR2	82	RW			
PRT0IC1	03	RW	PMA3_WA	43	RW	ASC10CR3	83	RW			
PRT1DM0	04	RW	PMA4_WA	44	RW	ASD11CR0	84	RW	EP1_CR0	C4	#
PRT1DM1	05	RW	PMA5_WA	45	RW	ASD11CR1	85	RW	EP2_CR0	C5	#
PRT1IC0	06	RW	PMA6_WA	46	RW	ASD11CR2	86	RW	EP3_CR0	C6	#
PRT1IC1	07	RW	PMA7_WA	47	RW	ASD11CR3	87	RW	EP4_CR0	C7	#
PRT2DM0	08	RW		48			88			C8	
PRT2DM1	09	RW		49			89			C9	
PRT2IC0	0A	RW		4A			8A			CA	
PRT2IC1	0B	RW		4B			8B			CB	
PRT3DM0	0C	RW		4C			8C			CC	
PRT3DM1	0D	RW		4D			8D			CD	
PRT3IC0	0E	RW		4E			8E			CE	
PRT3IC1	0F	RW		4F			8F			CF	
PRT4DM0	10	RW	PMA0_RA	50	RW		90		GDI_O_IN	D0	RW
PRT4DM1	11	RW	PMA1_RA	51	RW	ASD20CR1	91	RW	GDI_E_IN	D1	RW
PRT4IC0	12	RW	PMA2_RA	52	RW	ASD20CR2	92	RW	GDI_O_OU	D2	RW
PRT4IC1	13	RW	PMA3_RA	53	RW	ASD20CR3	93	RW	GDI_E_OU	D3	RW
PRT5DM0	14	RW	PMA4_RA	54	RW	ASC21CR0	94	RW		D4	
PRT5DM1	15	RW	PMA5_RA	55	RW	ASC21CR1	95	RW		D5	
PRT5IC0	16	RW	PMA6_RA	56	RW	ASC21CR2	96	RW		D6	
PRT5IC1	17	RW	PMA7_RA	57	RW	ASC21CR3	97	RW		D7	
	18			58			98		MUX_CR0	D8	RW
	19			59			99		MUX_CR1	D9	RW
	1A			5A			9A		MUX_CR2	DA	RW
	1B			5B			9B		MUX_CR3	DB	RW
PRT7DM0	1C	RW		5C			9C			DC	
PRT7DM1	1D	RW		5D			9D		OSC_GO_EN	DD	RW
PRT7IC0	1E	RW		5E			9E		OSC_CR4	DE	RW
PRT7IC1	1F	RW		5F			9F		OSC_CR3	DF	RW
DBB00FN	20	RW	CLK_CR0	60	RW		A0		OSC_CR0	E0	RW
DBB00IN	21	RW	CLK_CR1	61	RW		A1		OSC_CR1	E1	RW
DBB00OU	22	RW	ABF_CR0	62	RW		A2		OSC_CR2	E2	RW
	23		AMD_CR0	63	RW		A3		VLT_CR	E3	RW
DBB01FN	24	RW	CMP_GO_EN	64	RW		A4		VLT_CMP	E4	R
DBB01IN	25	RW		65			A5			E5	
DBB01OU	26	RW	AMD_CR1	66	RW		A6			E6	
	27		ALT_CR0	67	RW		A7			E7	
DCB02FN	28	RW		68			A8		IMO_TR	E8	W
DCB02IN	29	RW		69			A9		ILO_TR	E9	W
DCB02OU	2A	RW		6A			AA		BDG_TR	EA	RW
	2B			6B			AB		ECO_TR	EB	W
DCB03FN	2C	RW	TMP_DR0	6C	RW		AC		MUX_CR4	EC	RW
DCB03IN	2D	RW	TMP_DR1	6D	RW		AD		MUX_CR5	ED	RW
DCB03OU	2E	RW	TMP_DR2	6E	RW		AE			EE	
	2F		TMP_DR3	6F	RW		AF			EF	
	30		ACB00CR3	70	RW	RDI0RI	B0	RW		F0	
	31		ACB00CR0	71	RW	RDI0SYN	B1	RW		F1	
	32		ACB00CR1	72	RW	RDI0IS	B2	RW		F2	
	33		ACB00CR2	73	RW	RDI0LT0	B3	RW		F3	
	34		ACB01CR3	74	RW	RDI0LT1	B4	RW		F4	
	35		ACB01CR0	75	RW	RDI0RO0	B5	RW		F5	
	36		ACB01CR1	76	RW	RDI0RO1	B6	RW		F6	
	37		ACB01CR2	77	RW		B7		CPU_F	F7	RL
	38			78			B8			F8	
	39			79			B9			F9	
	3A			7A			BA			FA	
	3B			7B			BB			FB	
	3C			7C			BC			FC	
	3D			7D			BD		DAC_CR	FD	RW
	3E			7E			BE		CPU_SCR1	FE	#
	3F			7F			BF		CPU_SCR0	FF	#

空白字段为保留字段，请勿访问。

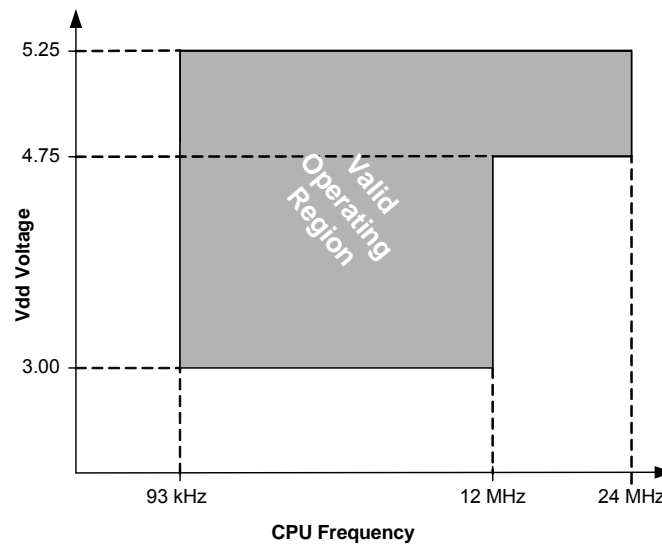
# 表示由位决定的访问。

## 11. 电气规范

本节提供 CY8C24x94 PSoc 器件系列的直流和交流电气规范。若需要最新的电气规范，请访问 <http://www.cypress.com> 网站，以确保您有最新的数据手册。

除非另有说明，否则这些规范的适用条件是： $-40\text{ }^{\circ}\text{C} \leq T_A \leq 85\text{ }^{\circ}\text{C}$  和  $T_J \leq 100\text{ }^{\circ}\text{C}$ 。对于运行频率超过 12 MHz 的器件，此规范为： $-40\text{ }^{\circ}\text{C} \leq T_A \leq 70\text{ }^{\circ}\text{C}$  和  $T_J \leq 82\text{ }^{\circ}\text{C}$ 。

图 11. 电压与 CPU 频率



### 11.1 最大绝对额定值

表 9. 绝对最大额定值

符号	说明	最小值	典型值	最大值	单位	注意
$T_{STG}$	存储温度	-55	25	+100	$^{\circ}\text{C}$	存储温度越高，数据保留时间就越短。推荐的存储温度为 $+25\text{ }^{\circ}\text{C} \pm 25\text{ }^{\circ}\text{C}$ 。存储温度长期保持在 $65\text{ }^{\circ}\text{C}$ 以上会降低可靠性。
$T_{BAKETEMP}$	烘烤温度	-	125	请参见封装标签	$^{\circ}\text{C}$	
$t_{BAKETIME}$	烘烤时间	请参见封装标签	-	72	小时	
$T_A$	加电时的环境温度	-40	-	+85	$^{\circ}\text{C}$	
$V_{DD}$	相对于 $V_{SS}$ 的 $V_{DD}$ 供电电压	-0.5	-	+6.0	V	
$V_{I/O}$	直流输入电压	$V_{SS} - 0.5$	-	$V_{DD} + 0.5$	V	
$V_{I/O2}$	适用于三态的直流电压	$V_{SS} - 0.5$	-	$V_{DD} + 0.5$	V	
$I_{MI/O}$	任意端口引脚的最大输入电流	-25	-	+50	mA	
$I_{MAI/O}$	被配置为模拟驱动器的任意端口引脚的最大输入电流	-50	-	+50	mA	
ESD	静电放电电压	2000	-	-	V	人体模型 ESD
LU	栓锁电流	-	-	200	mA	

## 11.2 工作温度

表 10. 工作温度

符号	说明	最小值	典型值	最大值	单位	注意
$T_A$	环境温度	-40	-	+85	°C	
$T_{AUSB}$	使用 USB 的环境温度	-10	-	+85	°C	
$T_J$	结温	-40	-	+100	°C	从环境温度到结温的升温情况会因封装不同而存在变化。请参见第 45 页上的热阻。用户必须限制功耗，以满足此要求。

## 11.3 直流电气特性

### 11.3.1 直流芯片级规范

下表分别列出了以下电压和温度范围内许可的最大和最小规范：4.75 V 至 5.25 V 和  $-40\text{ °C} \leq T_A \leq 85\text{ °C}$ ，或 3.0 V 至 3.6 V 和  $-40\text{ °C} \leq T_A \leq 85\text{ °C}$ 。典型参数的测量条件为 25 °C 下且电压为 5 V 或 3.3 V，这些参数仅供设计指导使用。

表 11. 直流芯片级规范

符号	说明	最小值	典型值	最大值	单位	注释
$V_{DD}$	供电电压	3.0	-	5.25	V	请参见第 35 页上的表 22 中的直流 POR 和 LVD 规范。
$I_{DD5}$	供电电流，IMO = 24 MHz (5 V)	-	14	27	mA	条件为 $V_{DD} = 5.0\text{ V}$ ， $T_A = 25\text{ °C}$ ，CPU = 3 MHz，SYSCLK 倍频器处于禁用状态，VC1 = 1.5 MHz，VC2 = 93.75 kHz，VC3 = 93.75 kHz，模拟电源 = 关闭。
$I_{DD3}$	供电电流，IMO = 24 MHz (3.3 V)	-	8	14	mA	条件为 $V_{DD} = 3.3\text{ V}$ ， $T_A = 25\text{ °C}$ ，CPU = 3 MHz，SYSCLK 倍频器处于禁用状态，VC1 = 1.5 MHz，VC2 = 93.75 kHz，VC3 = 0.367 kHz，模拟电源 = 关闭。
$I_{SB}$	使用 POR、LVD、睡眠定时器和 WDT <sup>[22]</sup> 时的睡眠 <sup>[21]</sup> （模式）电流。	-	3	6.5	μA	条件为使用内部低速振荡器， $V_{DD} = 3.3\text{ V}$ ， $-40\text{ °C} \leq T_A \leq 55\text{ °C}$ ，模拟电源 = 关闭。
$I_{SBH}$	在高温度情况下使用 POR、LVD、睡眠定时器和 WDT <sup>[22]</sup> 时的睡眠（模式）电流。	-	4	25	μA	条件为内部低速振荡器， $V_{DD} = 3.3\text{ V}$ ， $55\text{ °C} < T_A \leq 85\text{ °C}$ ，模拟电源 = 关闭。

#### 注释：

- 勘误表：**当器件的工作电压位于 4.75 V 至 5.25 V 的范围内，且使能了 3.3 V 电压调节器时，在器件被唤醒期间，DP 信号线上将出现短路低脉冲信号。主机计算机会将 DP 线的 15-20 μs 低脉冲翻译为分离或唤醒过程的开始。更多信息，请参见第 59 页上的勘误表。
- 待机电流包括实现可靠系统操作所需的所有功能（POR、LVD、WDT、睡眠定时器）。必须将该电流与拥有类似功能的器件的待机电流进行比较。



### 11.3.2 直流 GPIO 规范

下表分别列出了以下电压和温度范围内许可的最大和最小规范：4.75 V 至 5.25 V 和  $-40^{\circ}\text{C} \leq T_A \leq 85^{\circ}\text{C}$ ，或 3.0 V 至 3.6 V 和  $-40^{\circ}\text{C} \leq T_A \leq 85^{\circ}\text{C}$ 。典型参数的测量条件为 25 °C 下且电压为 5 V 或 3.3 V，这些参数仅供设计指导使用。

表 12. 直流 GPIO 规范

符号	说明	最小值	典型值	最大值	单位	注意
R <sub>PU</sub>	上拉电阻	4	5.6	8	kΩ	
R <sub>PD</sub>	下拉电阻	4	5.6	8	kΩ	
V <sub>OH</sub>	输出高电平	V <sub>DD</sub> - 1.0	-	-	V	I <sub>OH</sub> = 10 mA, V <sub>DD</sub> = 4.75 V ~ 5.25 V 和 $-40^{\circ}\text{C} \leq T_A \leq 85^{\circ}\text{C}$ 或 V <sub>DD</sub> = 3.0 V ~ 3.6 V 和 $-40^{\circ}\text{C} \leq T_A \leq 85^{\circ}\text{C}$ (共 8 个负载, 其中 4 个在偶数端口引脚上 (如 P0[2]、P1[4]), 另外 4 个在奇数端口引脚上 (如 P0[3]、P1[5]))。 最大总计为 80 mA 的 I <sub>OH</sub> 预算。
V <sub>OL</sub>	输出低电压	-	-	0.75	V	I <sub>OL</sub> = 25 mA, V <sub>DD</sub> = 4.75 V ~ 5.25 V 和 $-40^{\circ}\text{C} \leq T_A \leq 85^{\circ}\text{C}$ 或 V <sub>DD</sub> = 3.0 V ~ 3.6 V 和 $-40^{\circ}\text{C} \leq T_A \leq 85^{\circ}\text{C}$ (共 8 个负载, 其中 4 个在偶数端口引脚上 (如 P0[2]、P1[4]), 另外 4 个在奇数端口引脚上 (如 P0[3]、P1[5]))。 最大总计为 200 mA 的 I <sub>OL</sub> 预算。
I <sub>OH</sub>	高电平拉电流	10	-	-	mA	V <sub>OH</sub> = V <sub>DD</sub> - 1.0 V, 请参见 V <sub>OH</sub> 注释中的总电流限制
I <sub>OL</sub>	低电平灌电流	25	-	-	mA	V <sub>OL</sub> = 0.75 V, 请参见 V <sub>OL</sub> 注释中的总电流限制
V <sub>IL</sub>	输入低电平	-	-	0.8	V	V <sub>DD</sub> = 3.0 ~ 5.25 V。
V <sub>IH</sub>	输入高电平	2.1	-	-	V	V <sub>DD</sub> = 3.0 ~ 5.25 V。
V <sub>H</sub>	输入迟滞	-	60	-	mV	
I <sub>IL</sub>	输入漏电流 (绝对值)	-	1	-	nA	粗略测试结果至 1 μA。
C <sub>IN</sub>	输入引脚上的电容负载	-	3.5	10	pF	取决于封装和引脚。 温度 = 25 °C。
C <sub>OUT</sub>	输出引脚上的电容负载	-	3.5	10	pF	取决于封装和引脚。 温度 = 25 °C。

### 11.3.3 直流全速 USB 规范

下表分别列出了以下电压和温度范围内许可的最大和最小规范：4.75 V 至 5.25 V 和  $-10\text{ }^{\circ}\text{C} \leq T_A \leq 85\text{ }^{\circ}\text{C}$  或 3.0 V 至 3.6 V 和  $-10\text{ }^{\circ}\text{C} \leq T_A \leq 85\text{ }^{\circ}\text{C}$ 。典型参数的测量条件为 25  $^{\circ}\text{C}$  下且电压为 5 V 或 3.3 V，这些参数仅供设计指导使用。

表 13. 直流全速（12 Mbps）USB 规范

符号	说明	最小值	典型值	最大值	单位	注意
<b>USB 接口</b>						
$V_{DI}$	差分输入灵敏度	0.2	–	–	V	$ (D+) - (D-) $
$V_{CM}$	差分输入共模范围	0.8	–	2.5	V	
$V_{SE}$	单端接收器阈值	0.8	–	2.0	V	
$C_{IN}$	收发器电容	–	–	20	pF	
$I_{I/O}$	高阻状态数据线漏电	–10	–	10	$\mu\text{A}$	$0\text{ V} < V_{IN} < 3.3\text{ V}$ 。
$R_{EXT}$	外部 USB 串联电阻	23	–	25	$\Omega$	与每个 USB 引脚串联。
$V_{UOH}$	静态输出高电平，驱动	2.8	–	3.6	V	15 k $\Omega \pm 5\%$ 接地。使能内部上拉电阻。
$V_{UOHI}$	静态输出高电平，闲置	2.7	–	3.6	V	15 k $\Omega \pm 5\%$ 接地。使能内部上拉电阻。
$V_{UOL}$	静态输出低电平	–	–	0.3	V	15 k $\Omega \pm 5\%$ 接地。使能内部上拉电阻。
$Z_O$	USB 驱动器输出阻抗	28	–	44	$\Omega$	包含 $R_{EXT}$ 电阻。
$V_{CRS}$	D+/D– 交变电压	1.3	–	2.0	V	

### 11.3.4 直流运算放大器规范

下表分别列出了以下电压和温度范围内许可的最大和最小规范：4.75 V 至 5.25 V 和  $-40^{\circ}\text{C} \leq T_A \leq 85^{\circ}\text{C}$ ，或 3.0 V 至 3.6 V 和  $-40^{\circ}\text{C} \leq T_A \leq 85^{\circ}\text{C}$ 。典型参数的测量条件为  $25^{\circ}\text{C}$  下且电压为 5 V 或 3.3 V，这些参数仅供设计指导使用。

运算放大器既是模拟连续时间 PSoC 模块的组件，也是模拟开关电容 PSoC 模块的组件。许可的规范是在模拟连续时间 PSoC 模块中测得的。

表 14. 5 V 直流运算放大器规范

符号	说明	最小值	典型值	最大值	单位	注意
$V_{\text{OSOA}}$	输入偏移电压（绝对值）					
	功耗 = 低，运算放大器偏压 = 高	–	1.6	10	mV	
	功耗 = 中，运算放大器偏压 = 高	–	1.3	8	mV	
	功耗 = 高，运算放大器偏压 = 高	–	1.2	7.5	mV	
$\text{TCV}_{\text{OSOA}}$	平均输入偏移电压漂移	–	7.0	35.0	$\mu\text{V}/^{\circ}\text{C}$	
$I_{\text{EBOA}}$	输入漏电流（端口 0 模拟引脚）	–	20	–	pA	粗略测试结果为 $1 \mu\text{A}$ 。
$C_{\text{INOA}}$	输入电容（端口 0 模拟引脚）	–	4.5	9.5	pF	取决于封装和引脚。 温度 = $25^{\circ}\text{C}$ 。
$V_{\text{CMOA}}$	共模电压范围	0.0	–	$V_{\text{DD}}$	V	共模输入电压范围是通过模拟输出缓冲器测得的。该规范包含了模拟输出缓冲器特性所造成的限制。
	共模电压范围 （高功耗或高运算放大器偏压）	0.5	–	$V_{\text{DD}} - 0.5$	V	
$G_{\text{OLOA}}$	开环增益					
	功耗 = 低，运算放大器偏压 = 高	60	–	–	dB	
	功耗 = 中，运算放大器偏压 = 高	60	–	–	dB	
	功耗 = 高，运算放大器偏压 = 高	80	–	–	dB	
$V_{\text{OHIGHOA}}$	输出高电压摆幅（内部信号）					
	功耗 = 低，运算放大器偏压 = 高	$V_{\text{DD}} - 0.2$	–	–	V	
	功耗 = 中，运算放大器偏压 = 高	$V_{\text{DD}} - 0.2$	–	–	V	
	功耗 = 高，运算放大器偏压 = 高	$V_{\text{DD}} - 0.5$	–	–	V	
$V_{\text{OLOWA}}$	输出低电压摆幅（内部信号）					
	功耗 = 低，运算放大器偏压 = 高	–	–	0.2	V	
	功耗 = 中，运算放大器偏压 = 高	–	–	0.2	V	
	功耗 = 高，运算放大器偏压 = 高	–	–	0.5	V	
$I_{\text{SOA}}$	供电电流（含相关的 AGND 缓冲器）					
	功耗 = 低，运算放大器偏压 = 低	–	400	800	$\mu\text{A}$	
	功耗 = 低，运算放大器偏压 = 高	–	500	900	$\mu\text{A}$	
	功耗 = 中，运算放大器偏压 = 低	–	800	1000	$\mu\text{A}$	
	功耗 = 中，运算放大器偏压 = 高	–	1200	1600	$\mu\text{A}$	
	功耗 = 高，运算放大器偏压 = 低	–	2400	3200	$\mu\text{A}$	
	功耗 = 高，运算放大器偏压 = 高	–	4600	6400	$\mu\text{A}$	
$\text{PSRR}_{\text{OA}}$	供电电压抑制比	65	80	–	dB	$V_{\text{SS}} \leq V_{\text{IN}} \leq (V_{\text{DD}} - 2.25)$ 或 $(V_{\text{DD}} - 1.25 \text{ V}) \leq V_{\text{IN}} \leq V_{\text{DD}}$ 。

表 15. 3.3 V 直流运算放大器规范

符号	说明	最小值	典型值	最大值	单位	注意
$V_{OSOA}$	输入偏移电压（绝对值）	—	1.65	10	mV	对于 $V_{DD} = 3.3\text{ V}$ 时进行的操作，不允许功耗 = 高、运算放大器偏压 = 高的设置
	功耗 = 低，运算放大器偏压 = 高	—	1.32	8	mV	
	功耗 = 中，运算放大器偏压 = 高	—	—	—	mV	
	功耗 = 高，运算放大器偏压 = 高	—	—	—	mV	
$TCV_{OSOA}$	平均输入偏移电压漂移	—	7.0	35.0	$\mu\text{V}/^\circ\text{C}$	
$I_{EBOA}$	输入漏电流（端口 0 模拟引脚）	—	20	—	pA	粗略测试结果为 $1\ \mu\text{A}$ 。
$C_{INOA}$	输入电容（端口 0 模拟引脚）	—	4.5	9.5	pF	取决于封装和引脚。温度 = $25\ ^\circ\text{C}$ 。
$V_{CMOA}$	共模电压范围	0.2	—	$V_{DD} - 0.2$	V	共模输入电压范围是通过模拟输出缓冲器测得的。该规范包含了模拟输出缓冲器特性所造成的限制。
$G_{OLOA}$	开环增益	60	—	—	dB	该规范适用于低运算放大器偏压。对于高运算放大器偏压模式（高功耗、高运算放大器偏压除外），最小值为 60 dB。
	功耗 = 低，运算放大器偏压 = 低	60	—	—	dB	
	功耗 = 中，运算放大器偏压 = 低	80	—	—	dB	
$V_{OHIGHOA}$	高输出电压摆幅（内部信号）	$V_{DD} - 0.2$	—	—	V	对于 $V_{DD} = 3.3\text{ V}$ 时进行的操作，不允许功耗 = 高，运算放大器偏压 = 高的设置
	功耗 = 低，运算放大器偏压 = 低	$V_{DD} - 0.2$	—	—	V	
	功耗 = 中，运算放大器偏压 = 低	$V_{DD} - 0.2$	—	—	V	
$V_{OLOWOA}$	输出低电压摆幅（内部信号）	—	—	0.2	V	对于 $V_{DD} = 3.3\text{ V}$ 时进行的操作，不允许功耗 = 高，运算放大器偏压 = 高的设置
	功耗 = 低，运算放大器偏压 = 低	—	—	0.2	V	
	功耗 = 中，运算放大器偏压 = 低	—	—	0.2	V	
$I_{SOA}$	供电电流（含相关的 AGND 缓冲器）	—	400	800	$\mu\text{A}$	对于 $V_{DD} = 3.3\text{ V}$ 时进行的操作，不允许功耗 = 高、运算放大器偏压 = 高的设置
	功耗 = 低，运算放大器偏压 = 低	—	500	900	$\mu\text{A}$	
	功耗 = 低，运算放大器偏压 = 高	—	800	1000	$\mu\text{A}$	
	功耗 = 中，运算放大器偏压 = 低	—	1200	1600	$\mu\text{A}$	
	功耗 = 中，运算放大器偏压 = 高	—	2400	3200	$\mu\text{A}$	
	功耗 = 高，运算放大器偏压 = 低	—	—	—	$\mu\text{A}$	
$PSRR_{OA}$	供电电压抑制比	65	80	—	dB	$V_{SS} \leq V_{IN} \leq (V_{DD} - 2.25)$ 或 $(V_{DD} - 1.25\text{ V}) \leq V_{IN} \leq V_{DD}$

### 11.3.5 直流低功耗电压比较器规范

分别列出了以下电压和温度范围内允许的最大和最小规范： $4.75\text{ V}$  至  $5.25\text{ V}$  和  $-40\ ^\circ\text{C} \leq T_A \leq 85\ ^\circ\text{C}$  或  $3.0\text{ V}$  至  $3.6\text{ V}$  和  $-40\ ^\circ\text{C} \leq T_A \leq 85\ ^\circ\text{C}$ 。典型参数的测量条件为  $25\ ^\circ\text{C}$  下且电压为  $5\text{ V}$  或  $3.3\text{ V}$ ，这些参数仅供设计指导使用。

表 16. 直流低功耗电压比较器规范

符号	说明	最小值	典型值	最大值	单位	注意
$V_{REFLPC}$	低功耗比较器（LPC）的参考电压范围	0.2	—	$V_{DD} - 1$	V	
$I_{SLPC}$	LPC 供电电流	—	10	40	$\mu\text{A}$	
$V_{OSLPC}$	LPC 电压偏移	—	2.5	30	mV	

### 11.3.6 直流模拟输出缓冲器规范

下表分别列出了以下电压和温度范围内许可的最大和最小规范：4.75 V 至 5.25 V 和  $-40\text{ }^{\circ}\text{C} \leq T_A \leq 85\text{ }^{\circ}\text{C}$ ，或 3.0 V 至 3.6 V 和  $-40\text{ }^{\circ}\text{C} \leq T_A \leq 85\text{ }^{\circ}\text{C}$ 。典型参数的测量条件为 25 °C 下且电压为 5 V 或 3.3 V，这些参数仅供设计指导使用。

表 17. 5 V 模拟输出缓冲器的直流规范

符号	说明	最小值	典型值	最大值	单位	注释
$C_L$	负载电容	–	–	200	pF	本规范适用于由模拟输出缓冲器驱动的外部电路。
$V_{OSOB}$	输入偏移电压（绝对值）	–	3	12	mV	
$TCV_{OSOB}$	平均输入偏移电压漂移	–	+6	–	$\mu\text{V}/^{\circ}\text{C}$	
$V_{CMOB}$	共模输入电压范围	0.5	–	$V_{DD} - 1.0$	V	
$R_{OUTOB}$	输出电阻 功耗 = 低 功耗 = 高	–	0.6	–	$\Omega$	
		–	0.6	–	$\Omega$	
$V_{OHIGHOB}$	输出高电压摆幅 (负载 = 32 $\Omega$ 至 $V_{DD}/2$ ) 功耗 = 低 功耗 = 高	$0.5 \times V_{DD} + 1.1$	–	–	V	
		$0.5 \times V_{DD} + 1.1$	–	–	V	
$V_{OLOWOB}$	输出低电压摆幅 (负载 = 32 $\Omega$ 至 $V_{DD}/2$ ) 功耗 = 低 功耗 = 高	–	–	$0.5 \times V_{DD} - 1.3$	V	
		–	–	$0.5 \times V_{DD} - 1.3$	V	
$I_{SOB}$	供电电流，包含运算放大器偏压单元 (无负载) 功耗 = 低 功耗 = 高	–	1.1	5.1	mA	
		–	2.6	8.8	mA	
$PSRR_{OB}$	供电电压抑制比	53	64	–	dB	$(0.5 \times V_{DD} - 1.3) \leq V_{OUT} \leq (V_{DD} - 2.3)$ 。

表 18. 3.3 V 直流模拟输出缓冲器规范

符号	说明	最小值	典型值	最大值	单位	注释
$C_L$	负载电容	–	–	200	pF	本规范适用于由模拟输出缓冲器驱动的外部电路。
$V_{OSOB}$	输入偏移电压（绝对值）	–	3	12	mV	
$TCV_{OSOB}$	平均输入偏移电压漂移	–	+6	–	$\mu\text{V}/^\circ\text{C}$	
$V_{CMOB}$	共模输入电压范围	0.5	–	$V_{DD} - 1.0$	V	
$R_{OUTOB}$	输出电阻 功耗 = 低 功耗 = 高	– –	1 1	– –	$\Omega$ $\Omega$	
$V_{OHIGHOB}$	输出高电压摆幅 （负载 = 1 k $\Omega$ 至 $V_{DD}/2$ ） 功耗 = 低 功耗 = 高	$0.5 \times V_{DD} + 1.0$ $0.5 \times V_{DD} + 1.0$	– –	– –	V V	
$V_{LOWOB}$	输出低电压摆幅 （负载 = 1 k $\Omega$ 至 $V_{DD}/2$ ） 功耗 = 低 功耗 = 高	– –	– –	$0.5 \times V_{DD} - 1.0$ $0.5 \times V_{DD} - 1.0$	V V	
$I_{SOB}$	供电电流，包含运算放大器偏压单元 （无负载） 功耗 = 低 功耗 = 高	– –	0.8 2.0	2.0 4.3	mA mA	
$PSRR_{OB}$	供电电压抑制比	34	64	–	dB	$(0.5 \times V_{DD} - 1.0) \leq V_{OUT} \leq (0.5 \times V_{DD} + 0.9)$ 。



### 11.3.7 直流模拟参考规范

下表分别列出了以下电压和温度范围内许可的最大和最小规范：4.75 V 至 5.25 V 和  $-40^{\circ}\text{C} \leq T_A \leq 85^{\circ}\text{C}$ ，或 3.0 V 至 3.6 V 和  $-40^{\circ}\text{C} \leq T_A \leq 85^{\circ}\text{C}$ 。典型参数的测量条件为  $25^{\circ}\text{C}$  下且电压为 5 V 或 3.3 V，这些参数仅供设计指导使用。

RefHi 和 RefLo 许可的规范是通过模拟连续时间 PSoC 模块测得的。RefHi 和 RefLo 的功耗级别是指模拟参考控制寄存器的功耗。在 AGND 旁路模式下，在 P2[4] 测量 AGND。每个模拟连接时间 PSoC 模块将最大值为 10 mV 的额外偏移误差添加到本地 AGND 缓冲器所许可的 AGND 规范。除非另行规定，否则参考控制功耗可以设置为中或高。

**注意：**当使用由模拟参考决定的模拟源时，避免将 P2[4] 作为数字信号使用。AGND 上可能出现数字信号的某些耦合。

表 19. 5 V 直流模拟参考规范

参考电压 ARF_CR [5:3]	参考电压 功耗设置	符号	参考电压	说明	最小值	典型值	最大值	单位
0b000	参考功耗 = 高 运算放大器偏压 = 高	V <sub>REFHI</sub>	参考电压为高	V <sub>DD</sub> /2 + 带隙	V <sub>DD</sub> /2 + 1.229	V <sub>DD</sub> /2 + 1.290	V <sub>DD</sub> /2 + 1.346	V
		V <sub>AGND</sub>	AGND	V <sub>DD</sub> /2	V <sub>DD</sub> /2 - 0.038	V <sub>DD</sub> /2	V <sub>DD</sub> /2 + 0.040	V
		V <sub>REFLO</sub>	参考电压为低	V <sub>DD</sub> /2 - 带隙	V <sub>DD</sub> /2 - 1.356	V <sub>DD</sub> /2 - 1.295	V <sub>DD</sub> /2 - 1.218	V
	参考功耗 = 高 运算放大器偏压 = 低	V <sub>REFHI</sub>	参考电压为高	V <sub>DD</sub> /2 + 带隙	V <sub>DD</sub> /2 + 1.220	V <sub>DD</sub> /2 + 1.292	V <sub>DD</sub> /2 + 1.348	V
		V <sub>AGND</sub>	AGND	V <sub>DD</sub> /2	V <sub>DD</sub> /2 - 0.036	V <sub>DD</sub> /2	V <sub>DD</sub> /2 + 0.036	V
		V <sub>REFLO</sub>	参考电压为低	V <sub>DD</sub> /2 - 带隙	V <sub>DD</sub> /2 - 1.357	V <sub>DD</sub> /2 - 1.297	V <sub>DD</sub> /2 - 1.225	V
	参考功耗 = 中 运算放大器偏压 = 高	V <sub>REFHI</sub>	参考电压为高	V <sub>DD</sub> /2 + 带隙	V <sub>DD</sub> /2 + 1.221	V <sub>DD</sub> /2 + 1.293	V <sub>DD</sub> /2 + 1.351	V
		V <sub>AGND</sub>	AGND	V <sub>DD</sub> /2	V <sub>DD</sub> /2 - 0.036	V <sub>DD</sub> /2	V <sub>DD</sub> /2 + 0.036	V
		V <sub>REFLO</sub>	参考电压为低	V <sub>DD</sub> /2 - 带隙	V <sub>DD</sub> /2 - 1.357	V <sub>DD</sub> /2 - 1.298	V <sub>DD</sub> /2 - 1.228	V
	参考功耗 = 中 运算放大器偏压 = 低	V <sub>REFHI</sub>	参考电压为高	V <sub>DD</sub> /2 + 带隙	V <sub>DD</sub> /2 + 1.219	V <sub>DD</sub> /2 + 1.293	V <sub>DD</sub> /2 + 1.353	V
		V <sub>AGND</sub>	AGND	V <sub>DD</sub> /2	V <sub>DD</sub> /2 - 0.037	V <sub>DD</sub> /2 - 0.001	V <sub>DD</sub> /2 + 0.036	V
		V <sub>REFLO</sub>	参考电压为低	V <sub>DD</sub> /2 - 带隙	V <sub>DD</sub> /2 - 1.359	V <sub>DD</sub> /2 - 1.299	V <sub>DD</sub> /2 - 1.229	V
0b001	参考功耗 = 高 运算放大器偏压 = 高	V <sub>REFHI</sub>	参考电压为高	P2[4]+P2[6] (P2[4] = V <sub>DD</sub> /2, P2[6] = 1.3 V)	P2[4] + P2[6] - 0.092	P2[4] + P2[6] - 0.011	P2[4] + P2[6] + 0.064	V
		V <sub>AGND</sub>	AGND	P2[4]	P2[4]	P2[4]	P2[4]	-
		V <sub>REFLO</sub>	参考电压为低	P2[4]-P2[6] (P2[4] = V <sub>DD</sub> /2, P2[6] = 1.3 V)	P2[4] - P2[6] - 0.031	P2[4] - P2[6] + 0.007	P2[4] - P2[6] + 0.056	V
	参考功耗 = 高 运算放大器偏压 = 低	V <sub>REFHI</sub>	参考电压为高	P2[4]+P2[6] (P2[4] = V <sub>DD</sub> /2, P2[6] = 1.3 V)	P2[4] + P2[6] - 0.078	P2[4] + P2[6] - 0.008	P2[4] + P2[6] + 0.063	V
		V <sub>AGND</sub>	AGND	P2[4]	P2[4]	P2[4]	P2[4]	-
		V <sub>REFLO</sub>	参考电压为低	P2[4]-P2[6] (P2[4] = V <sub>DD</sub> /2, P2[6] = 1.3 V)	P2[4] - P2[6] - 0.031	P2[4] - P2[6] + 0.004	P2[4] - P2[6] + 0.043	V
	参考功耗 = 中 运算放大器偏压 = 高	V <sub>REFHI</sub>	参考电压为高	P2[4]+P2[6] (P2[4] = V <sub>DD</sub> /2, P2[6] = 1.3 V)	P2[4] + P2[6] - 0.073	P2[4] + P2[6] - 0.006	P2[4] + P2[6] + 0.062	V
		V <sub>AGND</sub>	AGND	P2[4]	P2[4]	P2[4]	P2[4]	-
		V <sub>REFLO</sub>	参考电压为低	P2[4]-P2[6] (P2[4] = V <sub>DD</sub> /2, P2[6] = 1.3 V)	P2[4] - P2[6] - 0.032	P2[4] - P2[6] + 0.003	P2[4] - P2[6] + 0.038	V
	参考功耗 = 中 运算放大器偏压 = 低	V <sub>REFHI</sub>	参考电压为高	P2[4]+P2[6] (P2[4] = V <sub>DD</sub> /2, P2[6] = 1.3 V)	P2[4] + P2[6] - 0.073	P2[4] + P2[6] - 0.006	P2[4] + P2[6] + 0.062	V
		V <sub>AGND</sub>	AGND	P2[4]	P2[4]	P2[4]	P2[4]	-
		V <sub>REFLO</sub>	参考电压为低	P2[4]-P2[6] (P2[4] = V <sub>DD</sub> /2, P2[6] = 1.3 V)	P2[4] - P2[6] - 0.034	P2[4] - P2[6] + 0.002	P2[4] - P2[6] + 0.037	V

表 19. 5 V 直流模拟参考规范 (续)

参考电压 ARF_CR [5:3]	参考电压 功耗设置	符号	参考电压	说明	最小值	典型值	最大值	单位
0b010	参考功耗 = 高 运算放大器偏压 = 高	V <sub>REFHI</sub>	参考电压为高	V <sub>DD</sub>	V <sub>DD</sub> - 0.037	V <sub>DD</sub> - 0.007	V <sub>DD</sub>	V
		V <sub>AGND</sub>	AGND	V <sub>DD</sub> /2	V <sub>DD</sub> /2 - 0.036	V <sub>DD</sub> /2 - 0.001	V <sub>DD</sub> /2 + 0.036	V
		V <sub>REFLO</sub>	参考电压为低	V <sub>SS</sub>	V <sub>SS</sub>	V <sub>SS</sub> + 0.005	V <sub>SS</sub> + 0.029	V
	参考功耗 = 高 运算放大器偏压 = 低	V <sub>REFHI</sub>	参考电压为高	V <sub>DD</sub>	V <sub>DD</sub> - 0.034	V <sub>DD</sub> - 0.006	V <sub>DD</sub>	V
		V <sub>AGND</sub>	AGND	V <sub>DD</sub> /2	V <sub>DD</sub> /2 - 0.036	V <sub>DD</sub> /2 - 0.001	V <sub>DD</sub> /2 + 0.035	V
		V <sub>REFLO</sub>	参考电压为低	V <sub>SS</sub>	V <sub>SS</sub>	V <sub>SS</sub> + 0.004	V <sub>SS</sub> + 0.024	V
	参考功耗 = 中 运算放大器偏压 = 高	V <sub>REFHI</sub>	参考电压为高	V <sub>DD</sub>	V <sub>DD</sub> - 0.032	V <sub>DD</sub> - 0.005	V <sub>DD</sub>	V
		V <sub>AGND</sub>	AGND	V <sub>DD</sub> /2	V <sub>DD</sub> /2 - 0.036	V <sub>DD</sub> /2 - 0.001	V <sub>DD</sub> /2 + 0.035	V
		V <sub>REFLO</sub>	参考电压为低	V <sub>SS</sub>	V <sub>SS</sub>	V <sub>SS</sub> + 0.003	V <sub>SS</sub> + 0.022	V
	参考功耗 = 中 运算放大器偏压 = 低	V <sub>REFHI</sub>	参考电压为高	V <sub>DD</sub>	V <sub>DD</sub> - 0.031	V <sub>DD</sub> - 0.005	V <sub>DD</sub>	V
		V <sub>AGND</sub>	AGND	V <sub>DD</sub> /2	V <sub>DD</sub> /2 - 0.037	V <sub>DD</sub> /2 - 0.001	V <sub>DD</sub> /2 + 0.035	V
		V <sub>REFLO</sub>	参考电压为低	V <sub>SS</sub>	V <sub>SS</sub>	V <sub>SS</sub> + 0.003	V <sub>SS</sub> + 0.020	V
0b011	参考功耗 = 高 运算放大器偏压 = 高	V <sub>REFHI</sub>	参考电压为高	3 × 带隙	3.760	3.884	4.006	V
		V <sub>AGND</sub>	AGND	2 × 带隙	2.522	2.593	2.669	V
		V <sub>REFLO</sub>	参考电压为低	带隙	1.252	1.299	1.342	V
	参考功耗 = 高 运算放大器偏压 = 低	V <sub>REFHI</sub>	参考电压为高	3 × 带隙	3.766	3.887	4.010	V
		V <sub>AGND</sub>	AGND	2 × 带隙	2.523	2.594	2.670	V
		V <sub>REFLO</sub>	参考电压为低	带隙	1.252	1.297	1.342	V
	参考功耗 = 中 运算放大器偏压 = 高	V <sub>REFHI</sub>	参考电压为高	3 × 带隙	3.769	3.888	4.013	V
		V <sub>AGND</sub>	AGND	2 × 带隙	2.523	2.594	2.671	V
		V <sub>REFLO</sub>	参考电压为低	带隙	1.251	1.296	1.343	V
	参考功耗 = 中 运算放大器偏压 = 低	V <sub>REFHI</sub>	参考电压为高	3 × 带隙	3.769	3.889	4.015	V
		V <sub>AGND</sub>	AGND	2 × 带隙	2.523	2.595	2.671	V
		V <sub>REFLO</sub>	参考电压为低	带隙	1.251	1.296	1.344	V
0b100	参考功耗 = 高 运算放大器偏压 = 高	V <sub>REFHI</sub>	参考电压为高	2 × 带隙 + P2[6] (P2[6] = 1.3 V)	2.483 + P2[6]	2.582 + P2[6]	2.674 + P2[6]	V
		V <sub>AGND</sub>	AGND	2 × 带隙	2.522	2.593	2.669	V
		V <sub>REFLO</sub>	参考电压为低	2 × 带隙 - P2[6] (P2[6] = 1.3 V)	2.524 - P2[6]	2.600 - P2[6]	2.676 - P2[6]	V
	参考功耗 = 高 运算放大器偏压 = 低	V <sub>REFHI</sub>	参考电压为高	2 × 带隙 + P2[6] (P2[6] = 1.3 V)	2.490 + P2[6]	2.586 + P2[6]	2.679 + P2[6]	V
		V <sub>AGND</sub>	AGND	2 × 带隙	2.523	2.594	2.669	V
		V <sub>REFLO</sub>	参考电压为低	2 × 带隙 - P2[6] (P2[6] = 1.3 V)	2.523 - P2[6]	2.598 - P2[6]	2.675 - P2[6]	V
	参考功耗 = 中 运算放大器偏压 = 高	V <sub>REFHI</sub>	参考电压为高	2 × 带隙 + P2[6] (P2[6] = 1.3 V)	2.493 + P2[6]	2.588 + P2[6]	2.682 + P2[6]	V
		V <sub>AGND</sub>	AGND	2 × 带隙	2.523	2.594	2.670	V
		V <sub>REFLO</sub>	参考电压为低	2 × 带隙 - P2[6] (P2[6] = 1.3 V)	2.523 - P2[6]	2.597 - P2[6]	2.675 - P2[6]	V
	参考功耗 = 中 运算放大器偏压 = 低	V <sub>REFHI</sub>	参考电压为高	2 × 带隙 + P2[6] (P2[6] = 1.3 V)	2.494 + P2[6]	2.589 + P2[6]	2.685 + P2[6]	V
		V <sub>AGND</sub>	AGND	2 × 带隙	2.523	2.595	2.671	V
		V <sub>REFLO</sub>	参考电压为低	2 × 带隙 - P2[6] (P2[6] = 1.3 V)	2.522 - P2[6]	2.596 - P2[6]	2.676 - P2[6]	V

表 19. 5 V 直流模拟参考规范 (续)

参考电压 ARF_CR [5:3]	参考电压 功耗设置	符号	参考电压	说明	最小值	典型值	最大值	单位
0b101	参考功耗 = 高 运算放大器偏压 = 高	V <sub>REFHI</sub>	参考电压为高	P2[4] + 带隙 (P2[4] = V <sub>DD</sub> /2)	P2[4] + 1.218	P2[4] + 1.291	P2[4] + 1.354	V
		V <sub>AGND</sub>	AGND	P2[4]	P2[4]	P2[4]	P2[4]	-
		V <sub>REFLO</sub>	参考电压为低	P2[4] - 带隙 (P2[4] = V <sub>DD</sub> /2)	P2[4] - 1.335	P2[4] - 1.294	P2[4] - 1.237	V
	参考功耗 = 高 运算放大器偏压 = 低	V <sub>REFHI</sub>	参考电压为高	P2[4] + 带隙 (P2[4] = V <sub>DD</sub> /2)	P2[4] + 1.221	P2[4] + 1.293	P2[4] + 1.358	V
		V <sub>AGND</sub>	AGND	P2[4]	P2[4]	P2[4]	P2[4]	-
		V <sub>REFLO</sub>	参考电压为低	P2[4] - 带隙 (P2[4] = V <sub>DD</sub> /2)	P2[4] - 1.337	P2[4] - 1.297	P2[4] - 1.243	V
	参考功耗 = 中 运算放大器偏压 = 高	V <sub>REFHI</sub>	参考电压为高	P2[4] + 带隙 (P2[4] = V <sub>DD</sub> /2)	P2[4] + 1.222	P2[4] + 1.294	P2[4] + 1.360	V
		V <sub>AGND</sub>	AGND	P2[4]	P2[4]	P2[4]	P2[4]	-
		V <sub>REFLO</sub>	参考电压为低	P2[4] - 带隙 (P2[4] = V <sub>DD</sub> /2)	P2[4] - 1.338	P2[4] - 1.298	P2[4] - 1.245	V
	参考功耗 = 中 运算放大器偏压 = 低	V <sub>REFHI</sub>	参考电压为高	P2[4] + 带隙 (P2[4] = V <sub>DD</sub> /2)	P2[4] + 1.221	P2[4] + 1.294	P2[4] + 1.362	V
		V <sub>AGND</sub>	AGND	P2[4]	P2[4]	P2[4]	P2[4]	-
		V <sub>REFLO</sub>	参考电压为低	P2[4] - 带隙 (P2[4] = V <sub>DD</sub> /2)	P2[4] - 1.340	P2[4] - 1.298	P2[4] - 1.245	V
0b110	参考功耗 = 高 运算放大器偏压 = 高	V <sub>REFHI</sub>	参考电压为高	2 × 带隙	2.513	2.593	2.672	V
		V <sub>AGND</sub>	AGND	带隙	1.264	1.302	1.340	V
		V <sub>REFLO</sub>	参考电压为低	V <sub>SS</sub>	V <sub>SS</sub>	V <sub>SS</sub> + 0.008	V <sub>SS</sub> + 0.038	V
	参考功耗 = 高 运算放大器偏压 = 低	V <sub>REFHI</sub>	参考电压为高	2 × 带隙	2.514	2.593	2.674	V
		V <sub>AGND</sub>	AGND	带隙	1.264	1.301	1.340	V
		V <sub>REFLO</sub>	参考电压为低	V <sub>SS</sub>	V <sub>SS</sub>	V <sub>SS</sub> + 0.005	V <sub>SS</sub> + 0.028	V
	参考功耗 = 中 运算放大器偏压 = 高	V <sub>REFHI</sub>	参考电压为高	2 × 带隙	2.514	2.593	2.676	V
		V <sub>AGND</sub>	AGND	带隙	1.264	1.301	1.340	V
		V <sub>REFLO</sub>	参考电压为低	V <sub>SS</sub>	V <sub>SS</sub>	V <sub>SS</sub> + 0.004	V <sub>SS</sub> + 0.024	V
	参考功耗 = 中 运算放大器偏压 = 低	V <sub>REFHI</sub>	参考电压为高	2 × 带隙	2.514	2.593	2.677	V
		V <sub>AGND</sub>	AGND	带隙	1.264	1.300	1.340	V
		V <sub>REFLO</sub>	参考电压为低	V <sub>SS</sub>	V <sub>SS</sub>	V <sub>SS</sub> + 0.003	V <sub>SS</sub> + 0.021	V
0b111	参考功耗 = 高 运算放大器偏压 = 高	V <sub>REFHI</sub>	参考电压为高	3.2 × 带隙	4.028	4.144	4.242	V
		V <sub>AGND</sub>	AGND	1.6 × 带隙	2.028	2.076	2.125	V
		V <sub>REFLO</sub>	参考电压为低	V <sub>SS</sub>	V <sub>SS</sub>	V <sub>SS</sub> + 0.008	V <sub>SS</sub> + 0.034	V
	参考功耗 = 高 运算放大器偏压 = 低	V <sub>REFHI</sub>	参考电压为高	3.2 × 带隙	4.032	4.142	4.245	V
		V <sub>AGND</sub>	AGND	1.6 × 带隙	2.029	2.076	2.126	V
		V <sub>REFLO</sub>	参考电压为低	V <sub>SS</sub>	V <sub>SS</sub>	V <sub>SS</sub> + 0.005	V <sub>SS</sub> + 0.025	V
	参考功耗 = 中 运算放大器偏压 = 高	V <sub>REFHI</sub>	参考电压为高	3.2 × 带隙	4.034	4.143	4.247	V
		V <sub>AGND</sub>	AGND	1.6 × 带隙	2.029	2.076	2.126	V
		V <sub>REFLO</sub>	参考电压为低	V <sub>SS</sub>	V <sub>SS</sub>	V <sub>SS</sub> + 0.004	V <sub>SS</sub> + 0.021	V
	参考功耗 = 中 运算放大器偏压 = 低	V <sub>REFHI</sub>	参考电压为高	3.2 × 带隙	4.036	4.144	4.249	V
		V <sub>AGND</sub>	AGND	1.6 × 带隙	2.029	2.076	2.126	V
		V <sub>REFLO</sub>	参考电压为低	V <sub>SS</sub>	V <sub>SS</sub>	V <sub>SS</sub> + 0.003	V <sub>SS</sub> + 0.019	V

以上内容仅为本文档的试下载部分，为可阅读页数的一半内容。如要下载或阅读全文，请访问：<https://d.book118.com/418122105027006057>