



# 中华人民共和国国家标准

GB/T 41033—2021

---

## CMOS 集成电路抗辐射加固设计要求

Design requirements of radiation hardening for CMOS IC

2021-12-31 发布

2022-07-01 实施

---

国家市场监督管理总局  
国家标准化管理委员会 发布

## 目 次

前言 .....	I
1 范围 .....	1
2 规范性引用文件 .....	1
3 术语、定义和缩略语 .....	1
3.1 术语和定义 .....	1
3.2 缩略语 .....	2
4 设计流程 .....	2
5 抗辐射加固设计要求 .....	3
5.1 抗总剂量辐射加固设计原则与要求 .....	3
5.2 抗单粒子辐射加固设计原则与要求 .....	7
6 集成电路辐射效应建模与仿真要求 .....	10
6.1 集成电路辐射效应建模与仿真一般要求 .....	10
6.2 集成电路辐射效应建模与仿真要求 .....	10
6.3 集成电路辐射效应建模与仿真方法 .....	10
7 辐照验证试验要求 .....	11
7.1 总剂量辐照验证试验要求 .....	11
7.2 单粒子辐照验证试验要求 .....	14

## 前 言

本文件按照 GB/T 1.1—2020《标准化工作导则 第 1 部分：标准化文件的结构和起草规则》的规定起草。

请注意本文件的某些内容可能涉及专利。本文件的发布机构不承担识别专利的责任。

本文件由全国宇航技术及其应用标准化技术委员会(SAC/TC 425)提出并归口。

本文件起草单位：中国航天科技集团有限公司第九研究院第七七一研究所。

本文件主要起草人：刘智、葛梅、谢成民、王斌、于洪波、岳红菊、姚思远、李海松、耿增建、胡巧玉。

# CMOS 集成电路抗辐射加固设计要求

## 1 范围

本文件规定了 CMOS 集成电路抗辐射(总剂量、单粒子)加固设计的流程、设计要求、建模仿真、验证试验要求。

本文件适用于基于体硅/SOI CMOS 工艺的数字集成电路、模拟集成电路和数模混合集成电路的抗辐射(总剂量、单粒子)加固设计。

## 2 规范性引用文件

下列文件中的内容通过文中的规范性引用而构成本文件必不可少的条款。其中,注日期的引用文件,仅该日期对应的版本适用于本文件。不注日期的引用文件,其最新版本(包括所有的修改单)适用于本文件。

GB/T 9178 集成电路术语

## 3 术语、定义和缩略语

### 3.1 术语和定义

GB/T 9178 界定的以及下列术语和定义适用于本文件。

#### 3.1.1

**总剂量辐射效应 total ionizing dose effects; TID**

总剂量辐射效应是指电离辐射的累积导致器件的参数发生退化的现象。

#### 3.1.2

**单粒子效应 single event effects; SEE**

具有一定能量的单个重离子或质子射入集成电路,引发集成电路翻转、锁定、烧毁等,致使集成电路性能退化或功能失效的现象的统称。

#### 3.1.3

**单粒子翻转效应 single event upset effects; SEU**

由单粒子辐射引发集成电路逻辑状态改变的效应。

#### 3.1.4

**单粒子瞬态效应 single event transient effects; SET**

由单粒子辐射导致集成电路输出端出现异常脉冲信号的效应。

#### 3.1.5

**单粒子闩锁效应 single event latch-up effects; SEL**

由单粒子辐射引起的集成电路闩锁的效应。

#### 3.1.6

**设计加固 radiation hardening by design; RHBD**

通过设计具有抗辐射能力的电路拓扑和版图结构,提高半导体器件或集成电路抗辐射能力的技术。