

# 课程设计（论文）

题目：基于单片机的防盗报警系统的设计

系 别：通信与电子工程学院

专 业：通信工程

## 1 设计要求及方案论证

人们生活水平不断提高，对私有财产的保护意识在不断的增强，因而对防盗措施提出了新的要求。本设计就是为了满足预防抢劫、盗窃等意外事件的需要而设计的红外防盗报警系统。

本设计主要包括硬件和软件设计两个部分。硬件部分包括单片机控制电路、红外探头电路、驱动执行报警电路、LED控制电路等部分组成。处理器采用 51 系列单片机 AT89C51 整个系统是在系统软件控制下工作的。软件部分可以划分为以下几个模块：数据采集、键盘控制、报警和显示等子函数。

[关键词]：单片机、红外传感器、数据采集、报警电路。

### 1.1 设计任务与要求

(1) 该设计主要包括硬件和软件设计两个部分。模块划分为数据采集、键盘控制、报警和显示等模块子函数。

(2) 本红外线防盗报警系统由热释电红外传感器、智能报警器、单片机控制电路、LED控制电路及相关的控制管理软件组成。用户终端完成信息采集、处理、数据传送、功能设定、本地显示、本地报警等功能。终端由中央处理器、输入模块、输出模块、通信模块、功能设定模块等部分组成。

(3) 系统可实现功能。为了探测移动人体,通常使用双元件型热释电红外传感器,在这种传感器内部,两个敏感元件反相连接,当人体静止时两元件极化程度相同,互相抵消。但人体移动时,两元件极化程度不同,净输出电压不为0,从而达到了探测移动人体的目的。因此可把报警系统设置在外出布防状态,使探测器工作。当有人闯入时,热释电红外传感器将探测到动作,设置在监测点上的红外探头将人体辐射的红外光谱变换成电信号,经放大电路、比较电路送至门限开关,打开门限阀门送出TTL 电平至AT89C5单片机,经单片机处理运算后驱动执行报警电路使警号发声。

## 2. 热释电红外传感器

### 2.1 热释电红外线传感器简介

热释电红外线传感器是80年代发展起来的一种新型高灵敏度探测元件,它可以非接触形式检测出人体辐射的红外线能量的变化,并将其转化成电压信号输出。

热释电红外线传感器应用电路如下:

为了探测移动人体,通常使用双元件型热释电红外传感器,在这种传感器内部,两个敏感元件反相连接,当人体静止时两元件极化程度相同,互相抵消。但人体移动时,两元件极化程度不同,净输出电压不为0,从而达到了探测移动人体的目的。

### 2.2 PIR 的原理特性

热释电红外线传感器主要是由一种高热电系数的材料,如锆钛酸铅系陶瓷、钽酸锂、硫酸三甘钛等制成尺寸为 $2*1\text{mm}^2$ 的探测元件。

人体辐射的红外线中心波长为 $9-10\mu\text{m}$ ,而探测元件的波长灵敏度在 $0.2-20\mu\text{m}$ 范围内几乎稳定不变。在传感器顶端开设了一个装有滤光镜片的窗口,

这个滤光片可通过光的波长范围为 7-10 $\mu\text{m}$ ，正好适合于人体红外辐射的探测，而对其它波长的红外线由滤光片予以吸收，这样便形成了一种专门用作探测人体辐射的红外线传感器。

在该探测技术中，所谓“被动”是指探测器本身不发出任何形式的能量，只是靠接收自然界能量或能量变化来完成探测目的。被动红外报警器的特点是能够响应入侵者在所防范区域内移动时所引起的红外辐射变化，并能使监控报警器产生报警信号，从而完成报警功能。

### 2.3 PIR 结构特性及安装

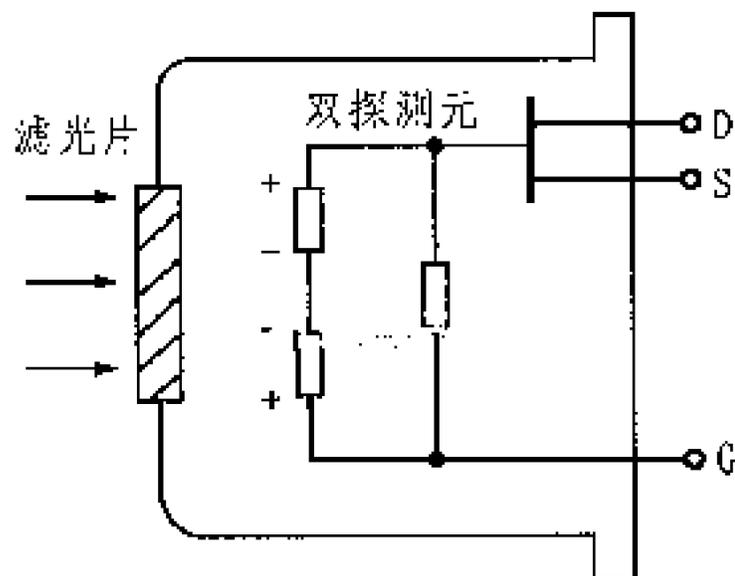


图 1 双探测元热释电红外传感器

图 1 是一个双探测元热释电红外传感器的结构示意图。使用时 D 端接电源正极，G 端接电源负极，S 端为信号输出。

本设计所用的热释感器就采用这种双探测元的结构。其工作电路原理及设计电路如图 2 所示，在 VCC 电源端利用 C1 和 R2 来稳定工作电压，同样输出端也多加了稳压元件稳定信号。当检测到人体移动信号时，电荷信号经过场效应管 FET 放大后，经过 C2、R1 的稳压后使输出变为高电位，再经过三极管 Q1 的转化，输出 OUT 为低电平。

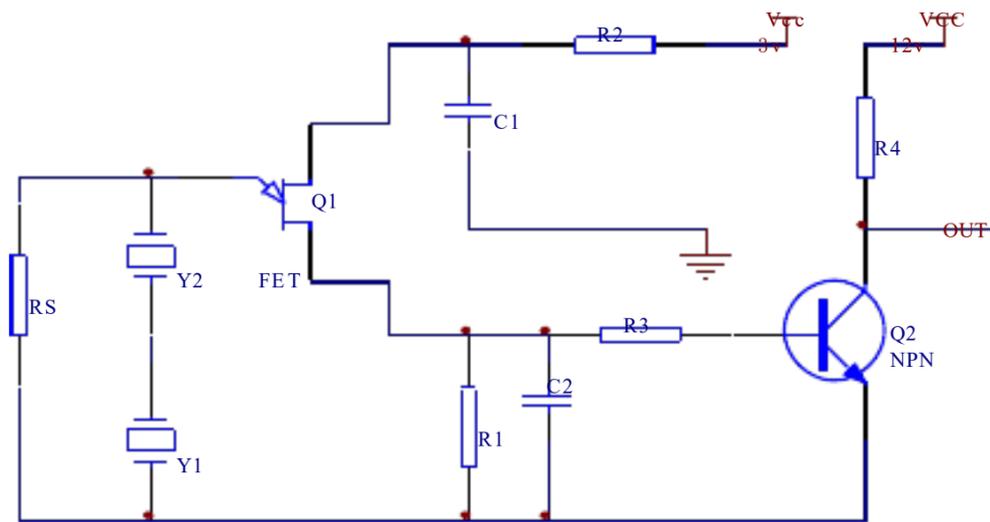
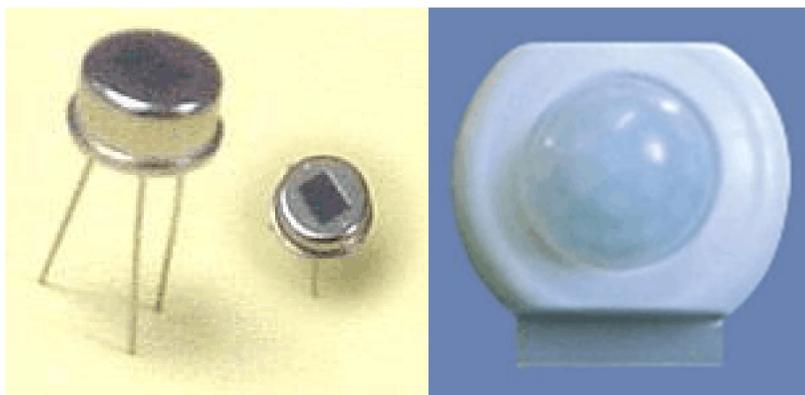
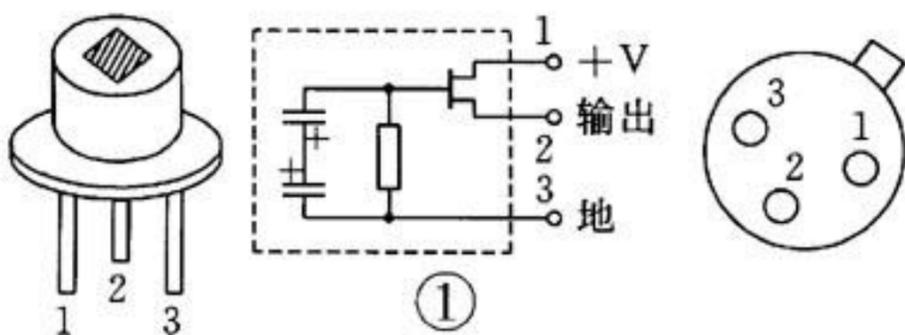


图 2 热释电红外传感器原理图



### 3.1 AT89C51 单片机的结构

AT89C51是一个低功耗，高性能 CMOS 8位单片机，片内含 4k Bytes ISP(I n-system programmable) 的可反复擦写 1000 次的 Flash 只读程序存储器，器件采用 ATME公司的高密度、非易失性存储技术制造，兼容标准 MCS -51指令系统及 80C51引脚结构，芯片内集成了通用 8 位中央处理器和 ISP Flash 存储单元，功能强大的微型计算机的 AT89C51可为许多嵌入式控制应用系统提供高性价比的解决方案。

AT89C51具有如下特点：40 个引脚，4k Bytes Flash 片内程序存储器，128 bytes 的随机存取数据存储器（RAM），32 个外部双向输入/输出（I/O）口，

程序存储器

4 KB ROM

5 个中断优先级 2 层中断嵌套中断, 2 个 16 位可编程定时计数器, 2 个全双工串行通信口, 看门狗 (WDT) 电路, 片内时钟振荡器。

此外, AT89C51设计和配置了振荡频率可为 0Hz 并可通过软件设置省电模式。空闲模式下, CPU 暂停工作, 而 RAM 定时计数器, 串行口, 外中断系统可继续工作, 掉电模式冻结振荡器而保存 RAM 的数据, 停止芯片其它功能直至外中断激活或硬件复位。同时该芯片还具有 PDIP、TQFP 和 PLCC 等三种封装形式, 以适应不同产品的需求。

图 3-1 为 AT89C51 单片机的基本组成功能方块图。有图可见, 在这一块芯片上, 集成了一台微型计算机的主要组成部分, 其中包括 CPU 存储器、可编程 I/O 口、定时器/计数器、串行口等, 各部分通过内部总线相连。下面介绍几个主要部件。

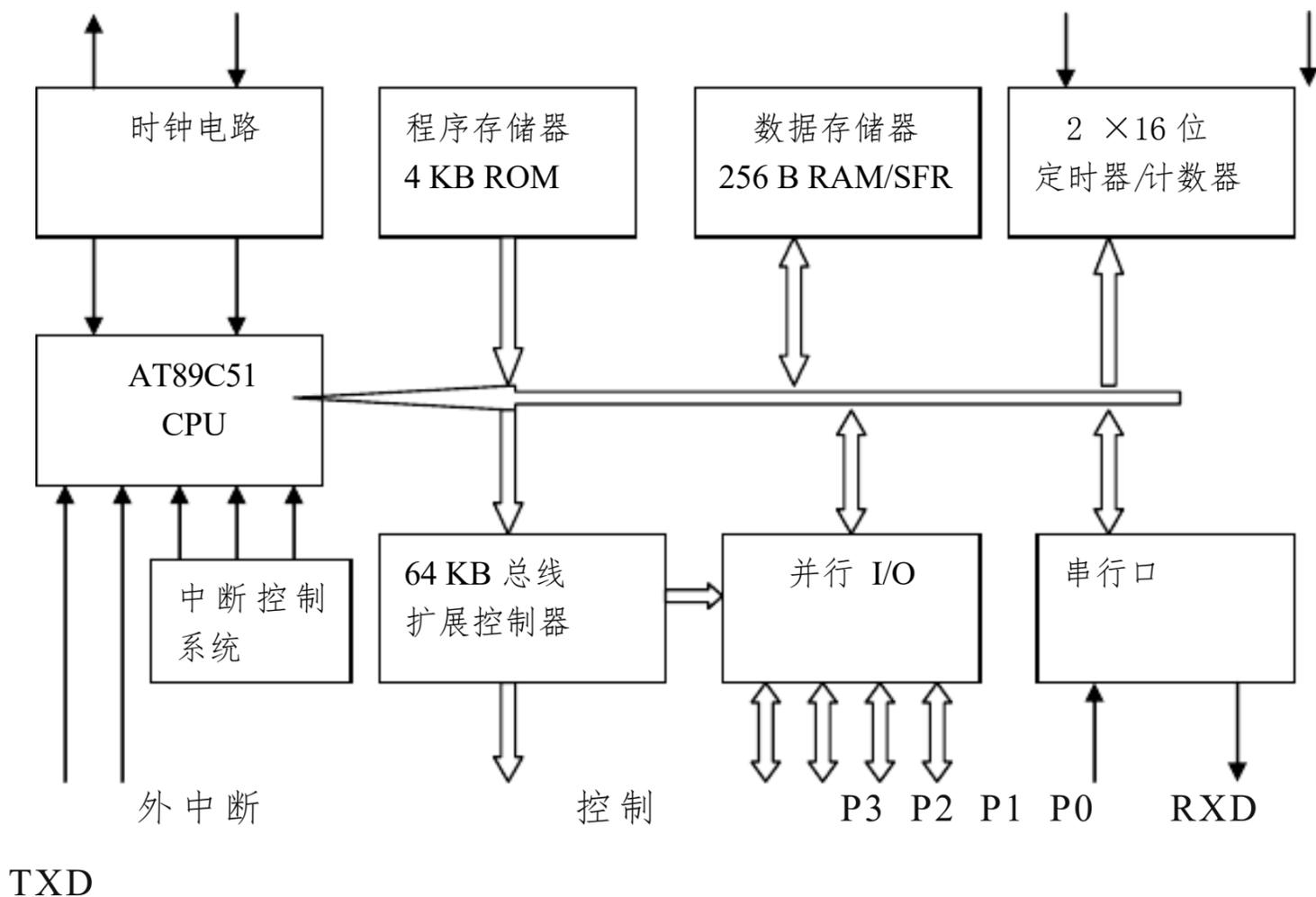


图 3-1 AT89C51 功能方块图

## 1. 中央处理器（CPU）

中央处理器是单片机最核心的部分，是单片机的大脑和心脏，具有运算和控制功能。AT89C51 的 CPU 是一个字长为 8 位的中央处理单元，即它对数据的处理是按字节为单位进行的。

## 2. 数据存储器（内部 RAM）

芯片中共有 256B 的 RAM 单元，但其中后 128 个单元（80H-0FFH）被专用寄存器占用，能作为寄存器提供用户使用的只是前 128 个单元（00-7FH），用于存放可读写的数。因此常说的内部数据存储器是指前 128 个单元，简称内部 RAM

## 3. 程序存储器（内部 ROM）

芯片内部有 4 KB 的掩膜 ROM 可用于存放程序、原始数据和表格等，因此称为程序存储器，简称内部 ROM

## 4. 定时器/计数器

出于控制应用的需要，芯片内部共有两个 16 位的定时器/计数器以实现定时或计数功能，并以其定时或计数结果对单片机进行控制。

## 5. 并行 I/O 口

AT89C51 共有 4 个 8 位的 I/O 口（P0、P1、P2、P3 口），可以实现数据的并行输入/输出。

## 6. 串行口

AT89C51 有 1 个全双工的可编程串行口，以实现单片机和其他设备之间的串行数据传送。该串行口功能较强，既可以作为全双工异步通信收发器使用，也可以作为同步移位寄存器使用。

## 7. 中断控制系统

AT89C51 的中断系统功能较强，可以满足一般控制应用的需要。它共有 5 个中断源：2 个外部中断源/INT0 和/INT1；3 个内部中断源，即 2 个定时/计数中断，1 个串行口中断。

## 8. 时钟电路

AT89C51 单片机芯片内部有时钟电路，但石英晶体和微调电容需要外接。时钟电路为单片机产生时钟脉冲序列，系统允许的最高晶振频率为 12MHz

## 9. 内部总线

上述部件只有通过内部总线将其连接起来才能构成一个完整的单片机系统。总线在图中以带箭头的空心线表示。系统的地址信号、数据信号和控制信号分别通过系统的三大总线—地址总线、数据总线和控制总线进行传送，总线结构减少了单片机的连线和引脚，提高了集成度和可靠性。

AT89C51较详细的内部结构如图 3-2 所示。

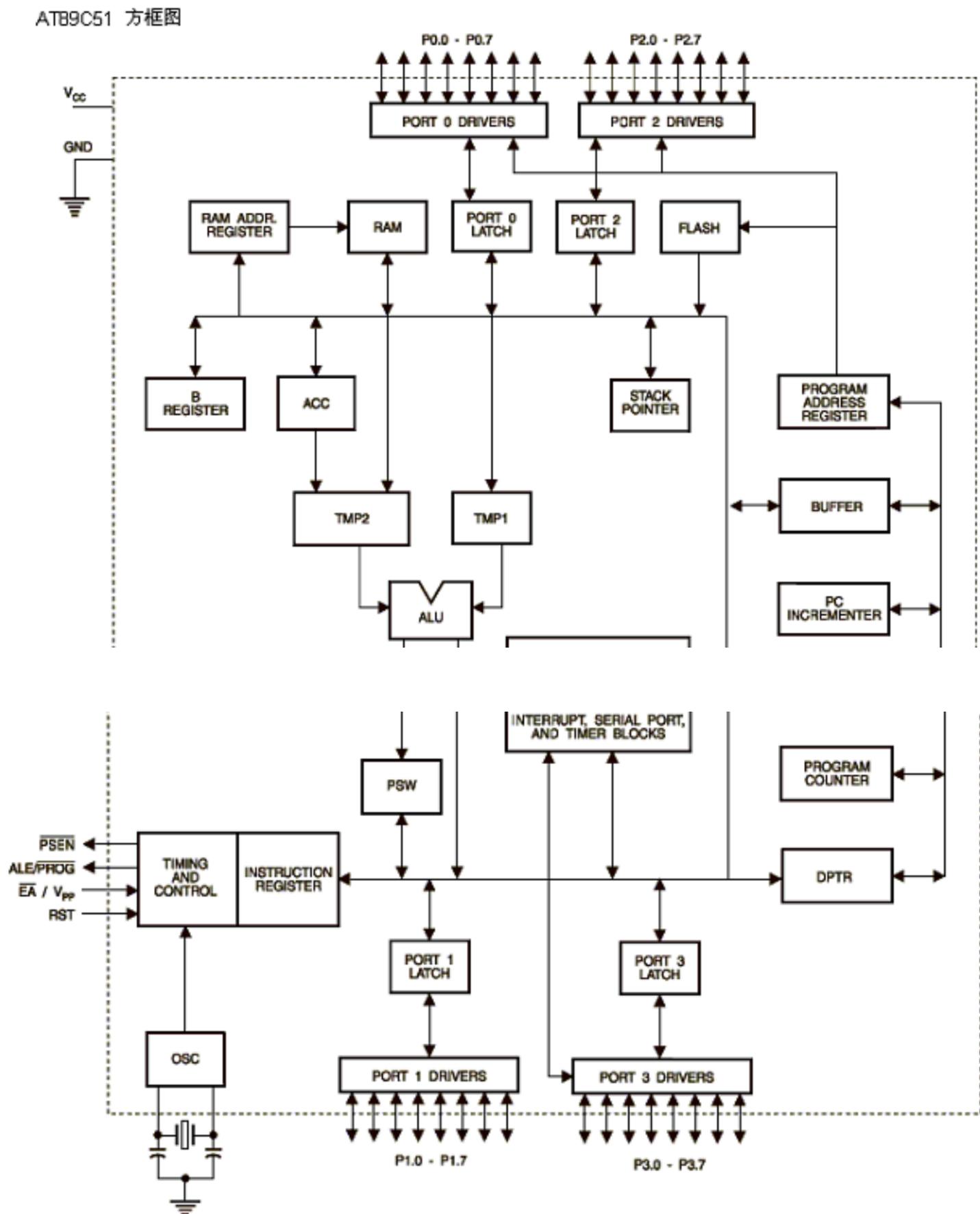


图 3-2 AT89C51内部结构框图

### 3.1.1 管脚说明

AT89C51是一种高效微控制器。采用40引脚双列直插封装（DIP）形式，如图3-3所示。AT89C51单片机是高性能单片机，因为受引脚数目的限制，所以有不少引脚具有第二功能。

P1.0	□ 1	40	□ Vcc
P1.1	□ 2	39	□ P0.0/AD0
P1.2	□ 3	38	□ P0.1/AD1
P1.3	□ 4	37	□ P0.2/AD2
P1.4	□ 5	36	□ P0.3/AD3
MOSI/P1.5	□ 6	35	□ P0.4/AD4
MISO/P1.6	□ 7	34	□ P0.5/AD5
SCK/P1.7	□ 8	33	□ P0.6/AD6
RST	□ 9	32	□ P0.7/AD7
RXD/P3.0	□ 10	31	□ EA/VPP
TXD/P3.1	□ 11	30	□ ALE/PROG
$\overline{\text{INT0}}$ /P3.2	□ 12	29	□ PSEN
$\overline{\text{INT1}}$ /P3.3	□ 13	28	□ P2.7/A15
T0/P3.4	□ 14	27	□ P2.6/A14
$\overline{\text{T1}}$ /P3.5	□ 15	26	□ P2.5/A13
$\overline{\text{WR}}$ /P3.6	□ 16	25	□ P2.4/A12
$\overline{\text{RD}}$ /P3.7	□ 17	24	□ P2.3/A11
XTAL2	□ 18	23	□ P2.2/A10
XTAL1	□ 19	22	□ P2.1/A9
FDIP GND	□ 20	21	□ P2.0/A8

图 3-3 AT89C51 引脚图

GND 接地。

**P0 口：** P0 口为一个8位漏级开路双向 I/O 口，每脚可吸收 8TTL 门电流。当 P1 口的管脚第一次写 1 时，被定义为高阻输入。P0 能够用于外部程序数据存储器，它可以被定义为数据/地址的第八位。在 FLASH 编程时，P0 口作为原码输入口，当 FLASH 进行校验时，P0 输出原码，此时 P0 外部必须被拉高。

**P1 口：** P1 口是一个内部提供上拉电阻的 8 位双向 I/O 口，P1 口缓冲器能接收输出 4TTL 门电流。P1 口管脚写入 1 后，被内部上拉为高，可用作输入，P1 口被外部下拉为低电平时，将输出电流，这是由于内部上拉的缘故。在 FLASH 编程和校验时，P1 口作为第八位地址接收。

**P2 口：** P2 口为一个内部上拉电阻的 8 位双向 I/O 口，P2 口缓冲器可接收，输出 4 个 TTL 门电流，当 P2 口被写“1”时，其管脚被内部上拉电阻拉高，且作为输入。并因此作为输入时，P2 口的管脚被外部拉低，将输出电流。这是

由于内部上拉的缘故。P2口当用于外部程序存储器或16位地址外部数据存储器进行存取时，P2口输出地址的高八位。在给出地址“1”时，它利用内部上拉优势，当对外部八位地址数据存储器进行读写时，P2口输出其特殊功能寄存器的内容。P2口在FLASH编程和校验时接收高八位地址信号和控制信号。

**P3口**：P3口管脚是8个带内部上拉电阻的双向I/O口，可接收输出4个TTL门电流。当P3口写入“1”后，它们被内部上拉为高电平，并用作输入。作为输入，由于外部下拉为低电平，P3口将输出电流（ILL）这是由于上拉的缘故。

P3口也可作为AT89C51的一些特殊功能口，如下表所示：

P3口管脚 备选功能

P3.0 RXD（串行输入口）

P3.1 TXD（串行输出口）

P3.2 /INT0（外部中断0）

P3.3 /INT1（外部中断1）

P3.4 T0（记时器0外部输入）

P3.5 T1（记时器1外部输入）

P3.6 /WR（外部数据存储器写选通）

P3.7 /RD（外部数据存储器读选通）

P3口同时为闪烁编程和编程校验接收一些控制信号。

**RST** 复位输入。当振荡器复位器件时，要保持RST脚两个机器周期的高电平时间。

**ALE/PROG**：当访问外部存储器时，地址锁存允许端的输出电平用于锁存地址的地址字节。在FLASH编程期间，此引脚用于输入编程脉冲。在平时，ALE端以不变的频率周期输出正脉冲信号，此频率为振荡器频率的1/6。因此它可用作对外部输出的脉冲或用于定时目的。然而要注意的是：每当用作外部数据存储器时，将跳过一个ALE脉冲。如想禁止ALE的输出可在SFR8EH地址上置0。此时，ALE只有在执行MOV、XMOV指令是ALE才起作用。另外，该引脚被略微拉高。如果微处理器在外部执行状态ALE禁止，置位无效。

**/PSEN**：外部程序存储器的选通信号端。在由外部程序存储器取指期间，每

有效。但在访问外部数据存储器时，这两次有效的/PSEN信号将不出现。

**/EA/VPP**：当/EA保持低电平时，则在此期间外部程序存储器（0000H-FFFFH），不管是否有内部程序存储器。注意加密方式1时，/EA将内部锁定为RESET。当/EA端保持高电平时，此间内部程序存储器。在FLASH编程期间，此引脚也用于施加12V编程电源（VPP）。

**XTAL1**：反向振荡放大器的输入及内部时钟工作电路的输入。

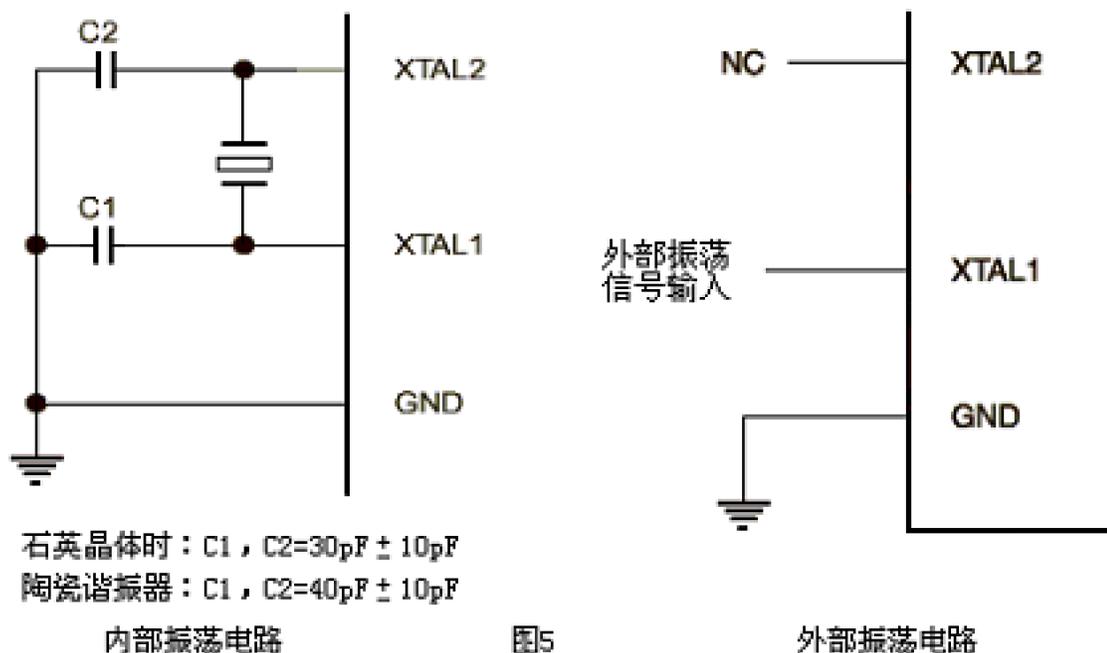
**XTAL2**：来自反向振荡器的输出。

### 3.1.2 主要特性：

- 与MCS-51兼容
- 4K 字节可编程闪烁存储器
  - 寿命：1000 写/擦循环
  - 数据保留时间：10 年
- 全静态工作：0Hz-24Hz
- 三级程序存储器锁定
- 128\*8 位内部 RAM
- 32 可编程 I/O 线
- 两个 16 位定时器/计数器
- 5 个中断源
- 可编程串行通道
- 低功耗的闲置和掉电模式
- 片内振荡器和时钟电路

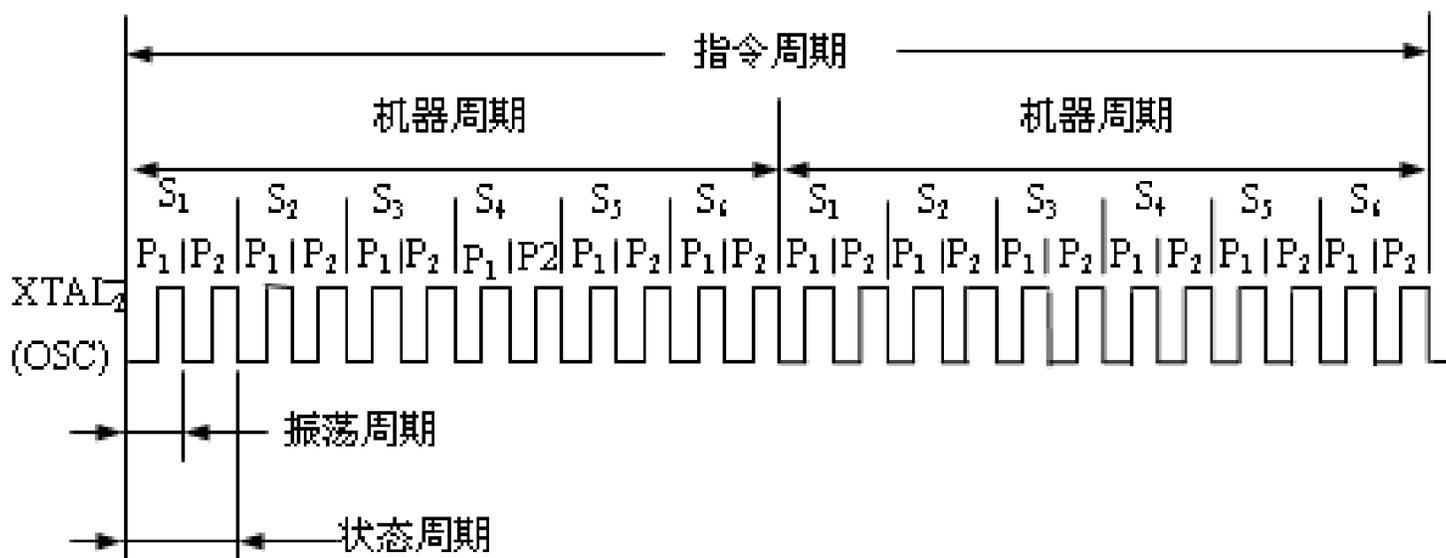
### 3.1.3 振荡器特性

(1) XTAL1 和 XTAL2 分别为反向放大器的输入和输出。该反向放大器可以配置为片内振荡器。石晶振荡和陶瓷振荡均可采用。如采用外部时钟源驱动器件，XTAL2 应不接。有余输入至内部时钟信号要通过一个二分频触发器，因此对外部时钟信号的脉宽无任何要求，但必须保证脉冲的高低电平要求的宽度。



单片机有了硬件和软件就可以在控制器发出的控制信号作用下有条不紊地工作，控制信号必须定时发出，为了定时计算机内部必须有一个准确的定时脉冲。这种定时脉冲是由晶体振荡器产生的，并组成下面几种工作周期，如图所示。

这种定时脉冲是由晶体振荡器产生的，并组成下面几种工作周期，如图 1.2 所示。



**振荡周期：**是指为单片机提供时钟脉冲信号的振荡源的周期。即由单片机的晶体振荡器产生的时钟脉冲的周期。

**状态周期：**每个状态周期为振荡周期的 2 倍，是振荡周期经二分频后得到的。在一个状态周期中有两个时钟脉冲，通常称它为 P1、P2。

**机器周期：**一个机器周期包含 6 个状态周期 S1~S6，也就是 12 个振荡周期。在一个机器周期内，CPU 可以完成一个独立的操作。

CPU 完成一条操作所需的全部时间。

### 单片机的工作过程和工作方式

单片机工作过程遵循现代计算机的工作原理（冯·诺依曼原理），即程序存储和程序控制。存储程序是指人们必须事先把计算机的执行步骤序列（即程序）及运行中所需的数据，通过一定的方式输入并存储在计算机的存储器中。程序控制是指计算机能自动地逐一取出程序中的指令，加以分析并执行规定的操作。

单片机的工作方式有：复位、程序执行、掉电保护和低功耗、编程、校验与加密等方式。

#### 1. 复位方式

通过某种方式，使单片机内各寄存器的值变为初始状态的操作称为复位。复位方式是单片机的初始化操作。单片机除了正常的初始化外，当程序运行出错或由于操作错误而使系统处于死循环时，也需要按复位键重启机器。MCS 51 单片机复位后，程序计数器 PC 和特殊功能寄存器复位的状态如图 所示。复位不影响片内 RAM 存放的内容，而 ALE 在复位期间将输出高电平。由图 3-7 可以看出，复位后：

(1) (PC) = 0000H 表示复位后程序的入口地址为 0000H，即单片机复位后从 0000H 单元开始执行程序；

(2) (PSW) = 00H，其中 RS1(PSW.4)=0，RS0(PSW.3)=0，表示复位后单片机选择工作寄存器 0 组；

(3) (SP) = 07H 表示复位后堆栈在片内 RAM 的 08H 单元处建立；

(4) P0 口 ~ P3 口锁存器为全 1 状态，说明复位后这些并行接口可以直接作输入口，无须向端口写 1。

定时器/计数器、串行口、中断系统等特殊功能寄存器复位后的状态对各功能部件工作状态的影响。

寄存器	复位状态	寄存器	复位状态
PC	0000H	TCON	00H
A	00H	T2CON	00H
B	00H	TH0	00H
PSW	00H	TL0	00H
SP	07H	TH1	00H
DPTR	0000H	TL1	00H
P0~P3	FFH	SCON	00H
IP	××000000B	SBUF	××H
IE	0×000000B	PCON	(0×××0000B)
TMOD	00H		

以上内容仅为本文档的试下载部分，为可阅读页数的一半内容。如要下载或阅读全文，请访问：<https://d.book118.com/585101304013011240>