

# HC18P015A0

数据手册

8引脚8位  
I/O型OTP单片机

## 目录

<b>1 产品简介 .....</b>	<b>4</b>
1.1 功能特性 .....	4
1.2 引脚图 .....	6
1.3 引脚描述 .....	6
<b>2 中央处理器 (CPU) .....</b>	<b>8</b>
2.1 存储器 .....	8
2.1.1 程序存储器 (OTP ROM) .....	8
2.1.2 通用数据存储器 (RAM) .....	8
2.1.3 特殊功能寄存器 (SFR) .....	9
2.1.4 芯片配置选择 .....	11
2.2 寻址模式 .....	13
2.2.1 立即寻址 .....	13
2.2.2 直接寻址 .....	13
2.2.3 间接寻址 .....	13
2.3 堆栈 .....	13
<b>3 系统时钟 .....</b>	<b>14</b>
3.1 概述 .....	14
3.2 系统高频时钟 .....	14
3.2.1 内部高频 RC .....	14
3.3 系统低频时钟 .....	15
3.3.1 内部低频 RC 振荡器 .....	15
<b>4 复位 .....</b>	<b>16</b>
4.1 概述 .....	16
4.2 上电复位 .....	17
4.3 WDT 复位 .....	17
4.4 欠压复位 .....	18
4.4.1 欠压复位的产生 .....	18
4.4.2 工作死区 .....	18
4.4.3 工作死区与工作频率的关系 .....	19
4.4.4 死区防护 .....	19
4.5 外部复位 .....	19
4.5.1 二极管 RC 复位电路 .....	20
4.5.2 电压偏置复位电路 .....	20
<b>5 系统工作模式 .....</b>	<b>22</b>
5.1 概述 .....	22
5.2 休眠模式 .....	23
5.3 高低频时钟切换 .....	23
5.4 唤醒时间 .....	24
5.5 寄存器 OSCCON .....	25
<b>6 中断 .....</b>	<b>26</b>

6.1 概述 .....	26
6.2 中断请求和标志寄存器 .....	26
6.3 GIE 全局中断 .....	27
6.4 中断保护 .....	27
6.5 TIMER0 中断 .....	27
6.6 INTO 中断 .....	27
6.7 端口电平变化中断 .....	28
6.8 TIMER1 中断 .....	28
6.9 PWM3 中断 .....	28
6.10 LVD 中断 .....	29
<b>7 I/O 端口 .....</b>	<b>30</b>
7.1 I/O 端口模式 .....	30
7.2 I/O 上拉模式 .....	30
7.3 I/O 下拉模式 .....	30
7.4 I/O 开漏模式 .....	31
7.5 I/O 端口数据寄存器 .....	31
<b>8 定时器 .....</b>	<b>32</b>
8.1 看门狗定时器 .....	32
8.2 TIMER0 定时/计数器 .....	33
8.3 TIMER1 定时/计数器 .....	34
8.3.1 功能概述 .....	34
8.3.2 T1 使用操作说明 .....	35
8.3.3 T1 相关寄存器 .....	35
<b>9 PWM3 .....</b>	<b>38</b>
9.1 PWM3 输出模式 .....	38
9.1.1 互补输出模式 .....	38
9.1.2 独立输出模式 .....	38
9.2 PWM3 相关寄存器 .....	38
9.2.1 PWM3 控制寄存器 .....	38
9.2.2 PWM3 周期、占空比、死区寄存器 .....	42
<b>10 LVD/CMP .....</b>	<b>43</b>
<b>11 RFC 功能 .....</b>	<b>47</b>
<b>12 指令表 .....</b>	<b>49</b>
<b>13 电气特性 .....</b>	<b>50</b>
<b>14 开发工具 .....</b>	<b>52</b>
14.1 OTP 烧录器（HC-PM18 4.0） .....	52
14.2 HC-IDE .....	52
<b>15 封装信息 .....</b>	<b>53</b>
15.1 SOP8 .....	53
15.2 SOT23-6 .....	54
<b>16 数据手册版本修正记录 .....</b>	<b>55</b>

# 1 产品简介

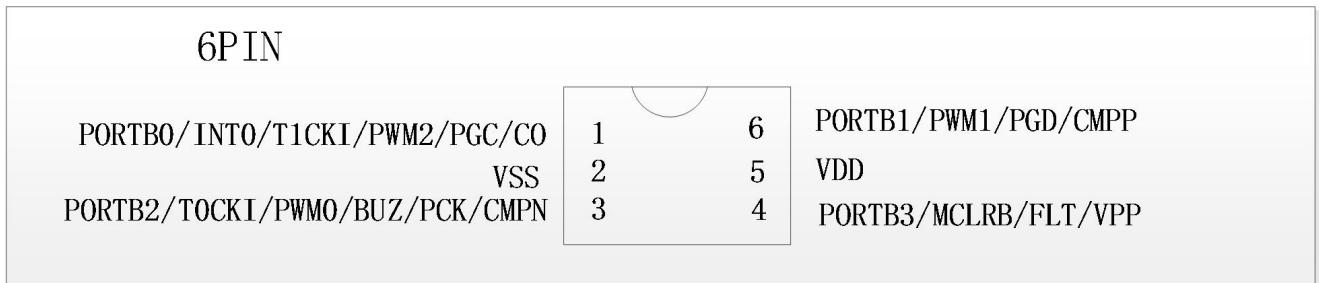
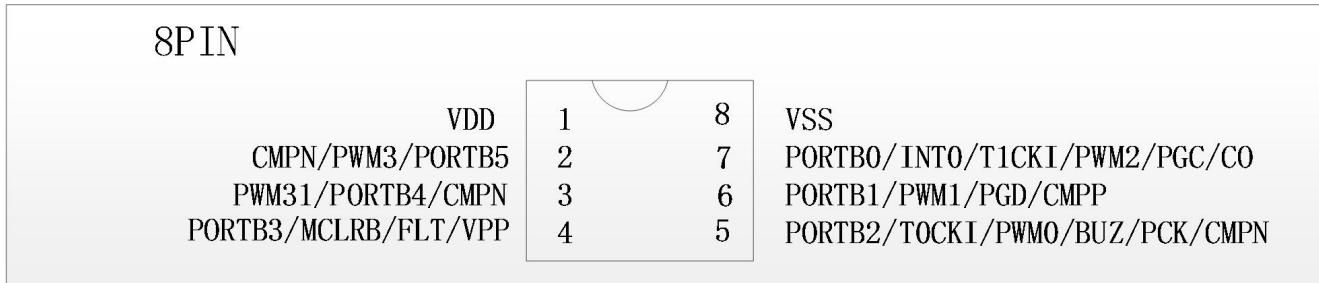
HC18P015A0是一颗采用高速低功耗CMOS工艺设计开发的8位高性能精简指令单片机，内有1K\*14位一次性可编程ROM（OTP-ROM），64×8位的数据存储器（RAM），一组双向I/O口，2个8位定时器/计数器，5路PWM，多级LVD检测。这款单片机可以广泛应用于简单控制和小家电等产品。

## 1.1 功能特性

- ◆ 存储器配置
  - 程序存储器（OTP ROM）空间：1K\*14位/0.5K\*14位
  - 数据存储器（RAM）空间：64\*8位
- ◆ 强大的指令系统
  - 时钟系统可设（2T/4T）
  - 39条高性能精简指令
  - 大部分指令皆可在在一个机器周期完成
  - 支持立即、直接和间接寻址模式
- ◆ 5 级堆栈缓冲器
- ◆ I/O引脚配置
  - 所有IO口均具有可编程的上下拉、开漏输出控制
  - 输入输出双向端口：PORTB<5:0>
  - 单向输入端口：PORTB<3>与复位引脚复用
  - 具有唤醒功能的电平变化中断端口：PORTB，可通过IOCB独立配置
  - 具有唤醒功能的外部中断引脚：PORTB<0>，可设置触发边沿
- ◆ BOR
  - 8 级低电压复位
  - 系统VDD在未达到BOR点以上时，系统功耗小于1μA
- ◆ LVD
  - 多级电压检测
  - 可编程设置检测VDD或端口比较
- ◆ 中断
  - 定时器中断：Timer0和Timer1
  - INT0外部中断
  - 端口电平变化中断
  - LVD中断
  - PWM3中断
- ◆ 定时器
  - 看门狗计数器（WDT）
  - 1 个8位定时器
  - 1 个带有蜂鸣器和3个PWM功能的8位定时器
  - 可输出系统时钟
- ◆ PWM3
  - 1组8位带死区控制互补PWM
  - 具有故障检测功能
  - 可独立编程输出两路PWM
- ◆ 系统时钟
  - 内建高精度16MHz RC时钟

- 内建32KHz低频RC时钟
- ◆ 工作模式
  - 高频模式
  - 低频模式
  - 绿色模式
  - 休眠模式 (可开启/关闭BOR)
- ◆ 复位
  - 上电复位(POR时间可选, 最小支持140μs)
  - BOR欠压复位
  - 外部端口复位
  - WDT溢出复位
- ◆ 封装
  - DIP8/SOP8
  - SOT23-6

## 1.2 引脚图



## 1.3 引脚描述

脚位	名称	类型	说明
1	VDD	P	电源输入
2	PORTB5 PWM3 CMPN	I/O O I	输入/输出口, 带可编程上/下拉电阻, 开漏输出 PWM3 输出口 比较器反相输入端
3	PORTB4 PWM31 CMPN	I/O O I	输入/输出口, 带可编程上拉/下拉电阻, 开漏输出 PWM31 输出口 比较器反相输入端
4	PORTB3 MCLRB VPP FLT	I I P I	输入口, 带可编程上/下拉电阻, 开漏输出 复位输入口, 内部上拉电阻自动生效, 且为施密特结构 编程高压电源输入 PWM3 的故障检测输入口
5	PORTB2 T0CKI PCK PWM0 BUZ	I/O I O O O	输入/输出口, 带可编程上/下拉电阻, 开漏输出 Timer0 外部计数时钟输入口 内部高频 RC 振荡频率输出 PWM0 输出 蜂鸣器输出

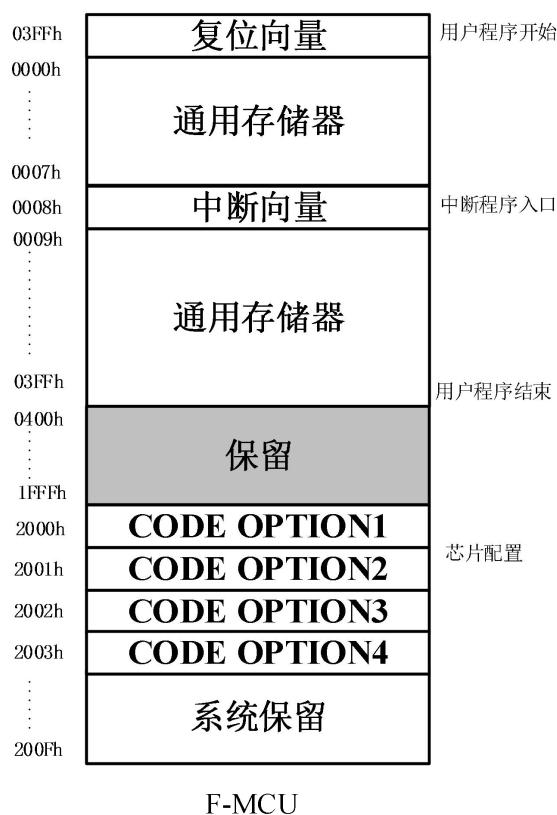
	CMPN	I	比较器反向端输入
6	PORTB1	I/O	输入/输出口, 带可编程上拉电阻/下拉电阻, 开漏输出
	PGD	I/O	编程数据口
	PWM1	O	PWM1 输出
	CMPP		比较器正向端输入
7	PORTB0	I/O	输入/输出口, 带可编程上拉电阻/下拉电阻, 开漏输出
	INT0	I	外部中断输入口
	PGC	I	编程时钟输入口
	T1CKI	I	T1 时钟输入
	PWM2	O	PWM2 输出
8	CO	O	比较器输出
	VSS	P	电源地

注: I = 输入 O = 输出 I/O = 输入/输出 P = 电源

## 2 中央处理器 (CPU)

### 2.1 存储器

#### 2.1.1 程序存储器 (OTP ROM)



特别说明：当选择 ROM SIZE 选择 0.5K 时注意起始地址。

#### 2.1.2 通用数据存储器 (RAM)

共有64个通用寄存器 (GPR)，分在Bank0存储区。

地址	寄存器
00H~0FH	SFR
10H~3FH	GPR
40H~5AH	SFR
60H~6FH	GPR

特别说明：其中07H地址为GPR 增加16个GPR

## 2.1.3 特殊功能寄存器 (SFR)

地址	名称	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0				
00h	INDF	间接寻址寄存器（不是实际存在的物理寄存器）											
01h	T0	Timer0 计数寄存器											
02h	PCL	程序计数器 (PC) 低字节											
03h	STATUS	RST	GP1	GP0	TO	PD	Z	DC	C				
04h	FSR	-	间接寻址地址指针										
06h	PORTB	-	-	PORTB5	PORTB4	PORTB3	PORTB2	PORTB1	PORTB0				
07h	GPR	通用寄存器											
08h	PCON	CMPOF	LVDSEL5	LVDSEL4	LVDSEL3	LVDSEL2	LVDSEL1	LVDSEL0	CMPEN				
09h	IOCB	-	-	IOCB5	IOCB4	IOCB3	IOCB2	IOCB1	IOCB0				
0Ah	PCLATH	-	-	-	-	-	程序计数器高 2 位缓存器						
0Bh	PDCON			PDB5	PDB4	PDB3	PDB2	PDB1	PDB0				
0Ch	ODCON	-	-	ODB5	ODB4	DOB3	ODB2	ODB1	ODB0				
0Dh	PHCON	-	-	PHB5	PHB4	PHB3	PHB2	PHB1	PHB0				
0Eh	INTECON	GIE	-	-	-	-	INTE	PBIE	T0IE				
0Fh	INTFLAG	-	-	-	-	CMPF	INTF	PBIF	T0IF				
40h	RFC_CTRL	GP	GP	GP	TM1CLKIO	RFCEN	RFC2	RFC1	RFC0				
41h	OPTION	WDTEN	INTEDG	T0CS	T0SE	PSA	PS2	PS1	PS0				
46h	TRISB	-	-	TRISB 5	TRISB4	TRISB3	TRISB2	TRISB1	TRISB 0				
48h	PWMCON	PWM0OE	PWM1OE	PWM2OE	PWMCK	PWMMD	PWMINV	PWM1E	PWM2E				
49h	PWM1P	PWM1 占空比控制寄存器											
4Ah	PWM2P	PWM2 占空比控制寄存器											
4Bh	T0CR	T0CK	-	-	-	-	-	T1IE	T1IF				
4Ch	T1CON	T1EN	PWM0E	BUZ	T1CK1	T1CK0	T1PR2	T1PR1	T1PR0				
4Dh	T1	Timer1 计数寄存器											
4Eh	T1LOAD	Timer1 重载寄存器											
4Fh	PWM0P	PWM0 占空比控制寄存器											
50h	OSCCON	T0OSCEN	GP	GP	GP	GP	GP	HXEN	SCS				
51h	CMPCR	CPNIS[2:0]			COEN	CMPWK	CMPIE	CMPIES	CPPIS				
54h	PWM3EN	-	FLT_MODE		EFLT	PWM3M	PWM31_OE_N	PWM3_OEN	PWM3_EN				
55h	PWM3C	PWM3IE	PWM3IF	FLTS	FLTC	PWM3S[1:0]		PWM3CK[1:0]					
56h	PWM3P	PWM3P[7:0]											
57h	PWM3D	PWM3D[7:0]											
58h	PWM3DT	PWM3DT[7:0]											
59h	AUXR	POR	BOR	BOREN	GP	GP	RCTRMEN	-	-				
5Bh	HIRCTRM	内部高频时钟调整寄存器											

注：大于 40H 地址仅可使用直接寻址模式进行读写操作

### 2.1.3.1 寄存器INDF

INDF不是物理寄存器，对INDF寻址实际上是对FSR指向的数据存储器地址进行访问，从而实现间接寻址模式。

### 2.1.3.2 寄存器FSR

间接寻址指针FSR

04h	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
FSR	-	间接寻址数据指针						
R/W	R	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR的值	1	0	0	0	0	0	0	0

### 2.1.3.3 程序计数器

程序计数器（PC）为 10 位宽，低字节来自可读写的 PCL 寄存器，高字节（PC[9:8]）不可读写，可通过 PCLATH 寄存器间接写入。如果对 PCL 进行赋值，PCLATH 也不会改变。

程序计数器高2位

0Ah	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
PCLATH	-	-	-	-	-	-	程序计数器高2位	
R/W	-	-	-	-	-	-	R/W	R/W
POR的值	-	-	-	-	-	-	0	0

程序计数器低8位

02h	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
PCL	程序计数器低8位							
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR的值	0/1	0/1	0/1	0/1	0/1	0/1	0/1	0/1

程序存储器指针（PC）的操作模式

- 顺序执行指令： PC+1 → PC
- 分支指令 GOTO/CALL： INST[9:0]（指令码低 10 位） → PC
- 子程序返回指令 RETRUN/RETLW/RETFIE： TOS（堆栈栈顶） → PC
- ADDWF PCL, F  
F-MCU: PCLATH[9:8], ALU[7:0]（ALU 运算结果） → PC
- 其它 PCL 作为目的操作数指令  
F-MCU: PCLATH[9:8], ALU[7:0] → PC

### 2.1.3.4 寄存器STATUS

STATUS寄存器包含ALU的算术状态、复位状态和寄存器的存储区选择位。

03h	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
STATUS	RST	GP1	GP0	TO	PD	Z	DC	C
R/W	R/W	R/W	R/W	R	R	R/W	R/W	R/W
POR的值	0	0	0	1	1	x	x	x

- Bit [7] RST: 唤醒源标志  
 1 = 芯片通过 PORTB 变化唤醒(复位/SLEEP 指令)  
 0 = 芯片通过其它复位唤醒
- Bit [6:5] 通用寄存器位
- Bit [4] TO: 超时位  
 1 = 上电、执行了 CLRWDT 指令或 SLEEP 指令  
 0 = 发生了 WDT 溢出
- Bit [3] PD: 掉电位  
 1 = 上电或执行了 CLRWDT 指令  
 0 = 执行了 SLEEP 指令
- Bit [2] Z: 结果为零位  
 1 = 算术或逻辑运算的结果为零  
 0 = 算术或逻辑运算的结果不为零
- Bit [1] DC: 半进位/借位位  
 1 = 加法运算时低四位有进位/减法运算时没有向高四位借位  
 0 = 加法运算时低四位没有进位/减法运算时有向高四位借位
- Bit [0] C: 进位/借位位  
 1 = 加法运算时有进位/减法运算时没有借位发生/移位后移出逻辑 1  
 0 = 加法运算时没有进位/减法运算时有借位发生/移位后移出逻辑 0

### 2.1.3.5 寄存器AUXR

59h	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
AUXR	POR	BOR	BOREN	GP	GP	RCTRMEN	-	-
R/W	-	-						
POR的值	q	q	1	0	0	0	-	-

注: q = 取值视条件而定

- Bit [7] POR: 上电复位状态位  
 1 = 非上电复位  
 0 = 发生了上电复位 (需要软件置1)
- Bit [6] BOR: 欠压复位状态位  
 1 = 未发生欠压复位  
 0 = 发生了欠压复位 (需要软件置1)
- Bit [5] BOREN:欠压复位使能  
 1=使能欠压复位  
 0=禁止欠压复位
- Bit [4:3] GP: 通用功能寄存器位
- Bit [2] RCTRMEN: 内部高频RC软件校准使能位  
 1=允许内部高频RC软件校准  
 0=禁止内部高频RC软件校准

### 2.1.4 芯片配置选择

#### 2.1.4.1 HC18P015A0配置表

芯片配置	配置选择	说明
------	------	----

BOR电压	1.5V	复位电压设置为1.5V
	1.8V	复位电压设置为1.8V
	1.9V	复位电压设置为1.9V
	2.0V	复位电压设置为2.0V
	2.2V	复位电压设置为2.2V
	2.4V	复位电压设置为2.4V
	3.0V	复位电压设置为3.0V
	3.6V	复位电压设置为3.6V
外部复位使能	屏蔽, 做输入	屏蔽外部复位功能, PORTB3/MCLR作为输入管脚
	使能外部复位	使能外部复位功能, PORTB3/MCLR作为外部复位管脚
时钟模式	4T	1个指令周期由4个内部RC振荡器时钟组成
	2T	1个时钟周期由2个内部RC振荡器时钟组成
WDT溢出时间及POR时间	TWDT0	PWRT=9ms; TWDT(no Prescaler)=18ms
	TWDT1	PWRT=2.2ms; TWDT(no Prescaler)=4.5ms
	TWDT2	PWRT=144ms; TWDT(no Prescaler)=288ms
	TWDT3	PWRT=36ms; TWDT(no Prescaler)=72ms
	TWDT4	PWRT=140μs; TWDT(no Prescaler)=18ms
	TWDT5	PWRT=140μs; TWDT(no Prescaler)=4.5ms
	TWDT6	PWRT=140μs; TWDT(no Prescaler)=288ms
	TWDT7	PWRT=140μs; TWDT(no Prescaler)=72ms
WDTE	屏蔽WDT	屏蔽芯片内嵌硬件看门狗功能
	使能WDT	使能芯片内嵌硬件看门狗功能(仍可通过软件屏蔽)
加密功能使能	不加密	屏蔽代码加密功能
	加密	使能代码加密功能
输出管脚读入	读管脚	从芯片管脚读入
	读寄存器	从端口寄存器读入
输入管脚施密特	使能施密特	使能输入端口施密特功能
	屏蔽施密特	屏蔽输入端口施密特功能
兼容MCU	F-MCU	兼容F MCU
端口SMT阈值选择	0.7VDD/0.3DD	选择0.7VDD/0.3DD
端口非SMT阈值选择	0.3VDD	选择0.25VDD
PORTB3端口模式选择	输入/开漏输出口	PORTB3配置为输入/开漏输出口
	输入口	PORTB3仅为输入口
振荡器模式选择	内部低频RC振荡器: 32KHz	
	内部高频RC振荡器	
上/下拉电阻选择	120kΩ	
高频内部RC频率	16MHz	内部RC振荡器频率为16MHz
	8MHz	内部RC振荡器频率为8MHz
	4MHz	内部RC振荡器频率为4MHz
	2MHz	内部RC振荡器频率为2MHz
	1MHz	内部RC振荡器频率为1MHz
	500KHz	内部RC振荡器频率为500KHz
	455KHz	内部RC振荡器频率为455KHz
	32KHz	内部RC振荡器频率为32KHz
	62.5KHz	内部RC振荡器频率为62.5KHz

高频内部RC分频	1:1	所选内部高频RC 1分频
	1:2	所选内部高频RC 2分频
	1:4	所选内部高频RC 4分频
	1:8	所选内部高频RC 8分频
	1:16	所选内部高频RC 16分频
	1:32	所选内部高频RC 32分频
	1:64	所选内部高频RC 64分频
	1:128	所选内部高频RC 128分频

## 2.2 寻址模式

HC18P015A0 共有三种寻址方式：立即寻址、直接寻址和间接寻址模式。

### 2.2.1 立即寻址

立即数参与运算的寻址方式。

### 2.2.2 直接寻址

寄存器参与运算的寻址方式。

### 2.2.3 间接寻址

由指针 FSR 指向的寄存器参与运算的寻址方式。INDF 寄存器不是物理寄存器，对 INDF 寄存器操作可以实现间接寻址。

## 2.3 堆栈

HC18P015A0具有一个5级深度的硬件堆栈，堆栈指针不能读写。当执行CALL指令或由于中断导致程序跳转时，PC值会被压入堆栈；当执行RETURN、RETLW或RETFIE指令时，PC值从堆栈弹出。

# 3 系统时钟

## 3.1 概述

HC18P015A0内带双时钟系统：高频时钟和低频时钟。高频时钟的时钟源由内部16MHz RC 振荡电路（RC 16MHz）提供。低频时钟的时钟源则由内部低频RC振荡电路（RC 32KHz@5V）提供。两种时钟都可作为系统时钟源Fosc。OSCCON寄存器的SCS位控制高频时钟和低频时钟之间切换。

- 高频模式： $F_{cpu} = F_{sys} / N$ ,  $N = 2$ 或 $4$ , 时钟模式选择决定N的值。
- 低频模式： $F_{cpu} = F_{sys} / N$ ,  $N = 2$ 或 $4$ , 时钟模式选择决定N的值。
  - $F_{osc}$ : 时钟源频率
  - $F_{sys}$ : 系统时钟频率
  - $F_{cpu}$ : 指令时钟频率

## 3.2 系统高频时钟

系统高频时钟为内部高频 16M RC。

### 3.2.1 内部高频 RC

内置高频 RC 振荡器有 16MHz、8MHz、4MHz、2MHz、1MHz、500KHz、455KHz、62.5KHz、32KHz 九种可选。

制造工艺决定了不同芯片的 RC 振荡器频率会有不同，即使每个芯片的 RC 振荡器频率在烧录时已经被烧录器校准到 1% (25°C, VDD=5.0V)，其中烧录器校准值写到 OPTION 的 0x2001 地址的低 6 位。

59h	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
AUXR	POR	BOR	BOREN	GP	GP	RCTRMEN	-	-
R/W	-	-						
POR的值	q	q	0	0	0	0	-	-

注： q = 取值视条件而定

Bit [2] RCTRMEN: 内部高频RC软件校准使能位

1=允许内部高频RC软件校准

0=禁止内部高频RC软件校准

### 内部高频时钟调整寄存器

5Bh	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
-----	-------	-------	-------	-------	-------	-------	-------	-------

HIRCTRM	-	-	内部高频时钟调整寄存器					
R/W	-	-	R/W	R/W	R/W	R/W	R/W	R/W
POR的值	-	-	q	q	q	q	q	q

Bit [5:0] 内部高频 RC 振荡器频率调整位（用户必须先使 RCTRMEN=1，频率调整才会生效）

校准过程：

- 1、先读 HIRCTRM，得到烧录器校准该颗芯片后写入的原始校准值。
- 2、根据 IRC 校准曲线和 IRC 随 VDD 变化曲线计算需要调整 IRC 的校准值。
- 3、然后使能 RCTRMEN，对 HIRCTRM 进行写操作，IRC 调整在下一个指令周期才生效。

特别说明：

- 1、只有在先使能RCTRMEN，再写入HIRCTRM的情况下，IRC调整在下一个指令周期才生效。
- 2、当用户有效调整过IRC校准值后，即使将RCTRMEN禁止，当前IRC也会以上一次的校准为准。
- 3、当系统产生复位后，HIRCTRM的值为烧录器校准该颗芯片时写入的原始校准值。
- 4、系统初次上电复位后，如果RCTRMEN=0，则IRC以原始校准值为当前校准值。

### 3.3 系统低频时钟

低频时钟有两种选择，通过低频时钟选择配置字来选择内部低频RC (32KHz) 或者外部低频晶体振荡器。

#### 3.3.1 内部低频 RC 振荡器

内部低频 RC 振荡器的频率为 32KHz，除可供 WDT 使用外，也可以提供给系统使用。

# 4 复位

## 4.1 概述

HC18P015A0 共有四种复位方式：

- 上电复位 (POR)
- 外部复位 (MCLRB Reset, 仅在外部复位引脚处于使能状态)
- 欠压复位 (BOR)
- 看门狗定时器复位 (WDT Reset)

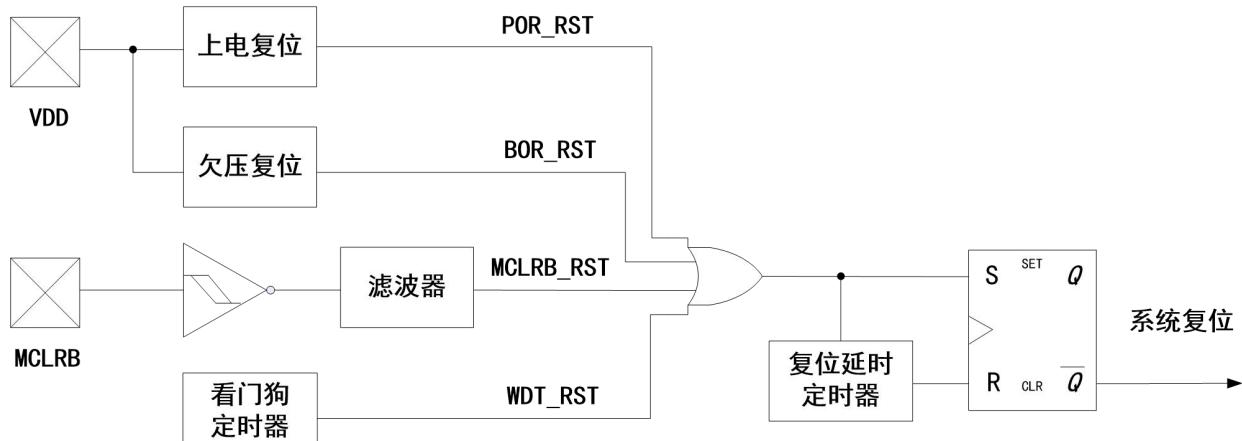
当上述任何一种复位产生时，系统进入复位状态，所有的特殊功能寄存器被初始化，程序停止运行，同时程序计数器 (PC) 清零。经过上电延时定时器延时后，系统结束复位状态，程序从 000h/3FFh 地址开始执行。STATUS 寄存器的 Bit4 (TO 位) 及 AUXR 寄存器的 Bit6 (BOR 位)、Bit7 (POR 位) 显示系统复位状态信息，可通过这 3 个标志位判断复位来源，从而控制系统的运行路径。

特殊功能寄存器复位状态：

TO	POR	BOR	复位方式	说明
1	0	x	上电复位	电源上电
u	u	0	欠压复位	电源电压低于LVR电压点
u	u	u	外部复位	外部复位管脚低电平
0	u	u	看门狗定时器复位	运行模式下，看门狗定时器溢出

注： u = 保持与复位前不变， x = 未知

复位电路示意图：



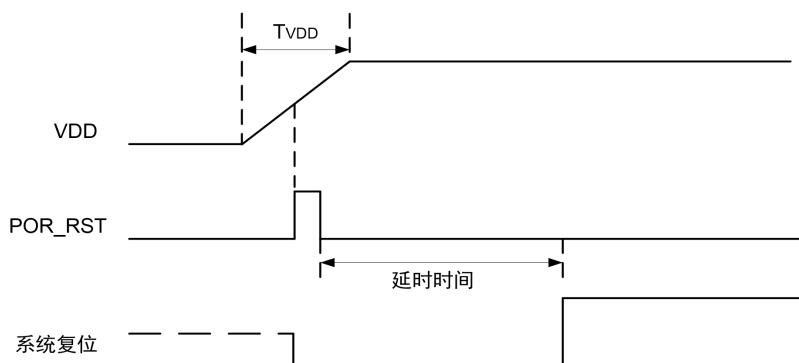
复位延时定时器在复位信号结束后，提供一定时间的延时

复位方式	复位延时定时器时间 (典型值)
上电复位	OPTION选择
欠压复位	OPTION选择
外部复位	0.25ms
看门狗定时器复位	0.25ms

## 4.2 上电复位

系统上电过程中，VDD 达到系统正常工作电压之前，上电复位电路产生内部复位信号。可通过查询 STATUS 寄存器的 Bit4 (TO 位) 及 AUXR 寄存器的 Bit6 (BOR 位)、Bit7 (POR 位) 来判断是否发生上电复位。VDD 最大上升时间  $T_{VDD}$  必须满足规格要求。任何一种复位方式都需要一定的响应时间，系统提供完善的复位流程以保证复位动作的顺利进行。对于不同类型的振荡器，完成复位所需要的时间也不同。因此，VDD 的上升速度和不同晶振的起振时间都不固定。内部高频 RC 振荡器的起振时间最短，外部晶体振荡器的起振时间则较长。在用户的使用过程中，应考虑系统对上电复位时间的要求。

上电复位示意图：



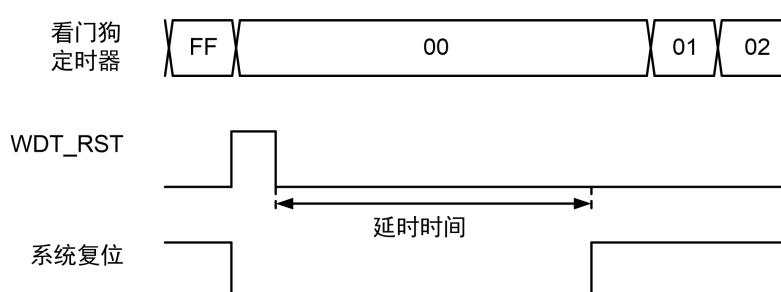
关于上电复位，请注意以下几点：

1. VDD 上电必须从 0V 开始，若 VDD 有残留电压，POR\_RST 信号无法稳定产生。
2. VDD 上电斜率必须满足大于 500mV/ms，否则 POR\_RST 信号可能无法产生。

## 4.3 WDT 复位

在高频和低频模式下，看门狗定时器溢出会产生WDT复位；在绿色和休眠模式下，看门狗定时器溢出将唤醒SLEEP并使其返回高频或低频模式，程序从SLEEP指令下一条开始执行。WDT定时器配置字和WDTEN都为1时，才能使能看门狗定时器。

看门狗复位示意图：



关于看门狗复位使用时，请注意以下几点：

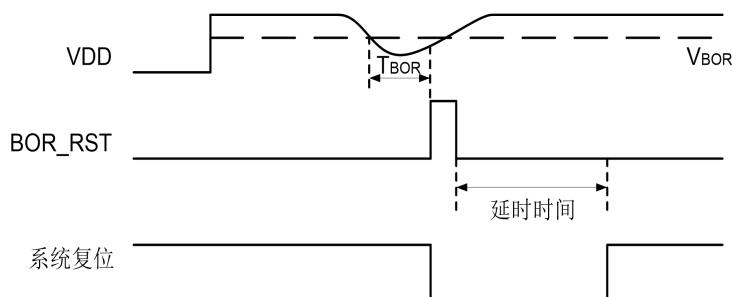
1. 主程序中有一次清看门狗的动作，这种架构能够最大限度的发挥看门狗的保护功能。看门狗的使能逻辑：看门狗使能 = 看门狗配置字使能 & 看门狗软件使能 (WDTEN=1)。
2. 不建议在中断程序中对看门狗进行清零，否则无法监控主程序跑飞情况。

## 4.4 欠压复位

### 4.4.1 欠压复位的产生

当 VDD 电压下降到  $V_{BOR}$  以下，且持续时间超过  $T_{BOR}$  时，系统产生欠压复位。

欠压复位示意图：

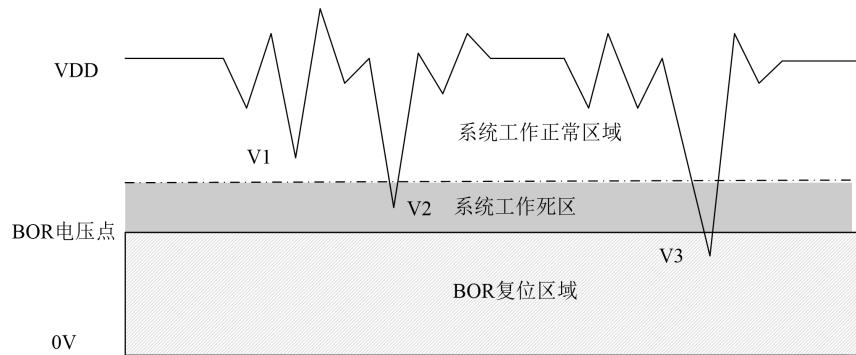


注： $T_{BOR}$  需大于 200ns，否则电压跌落时可能不产生欠压复位信号。

特别说明：电压检测电路有一定的迟滞特性，迟滞电压为 0.1V 左右。即当 VDD 电压下降到所选 BOR 电压档位时 BOR 复位有效，而 VDD 电压需要上升到 BOR 档位电压+0.1V 时 BOR 复位才会解除。

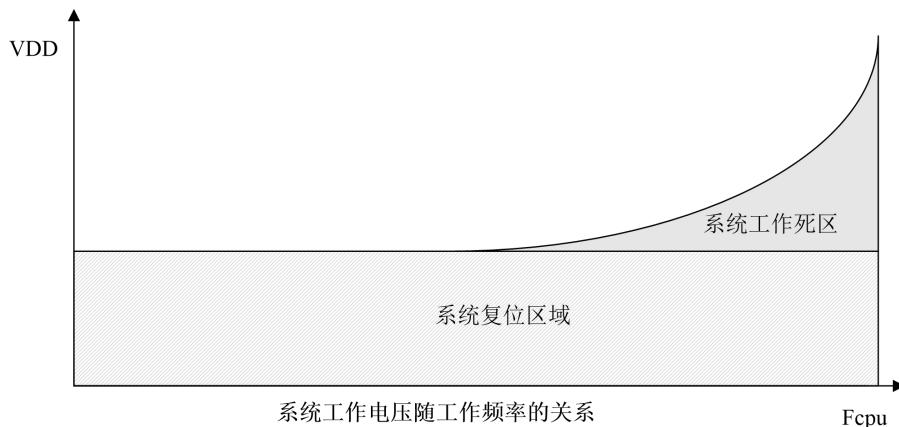
### 4.4.2 工作死区

电压跌落可能会进入系统死区。系统死区意味着电源不能满足系统的最小工作电压要求。下图是一个典型的掉电复位示意图。图中，VDD 受到严重的干扰，电压值降的非常低。虚线以上区域系统正常工作，在虚线以下的区域内，系统进入未知的工作状态，这个区域称作死区。当 VDD 跌至  $V_1$  时，系统仍处于正常状态；当 VDD 跌至  $V_2$  时，系统进入死区，系统工作在死区时，可能导致程序的运行紊乱；当电压跌至  $V_3$ ，且低于 BOR 电压点的时间大于 200ns，系统可正常复位，处于 BOR 电压点的时间小于 200ns，系统仍无法正常产生欠压复位信号，可能导致程序的运行紊乱。



#### 4.4.3 工作死区与工作频率的关系

工作死区电压与工作速度相关，如下图示意了死区与工作频率的关系。



#### 4.4.4 死区防护

对于死区防护，有以下几点建议：

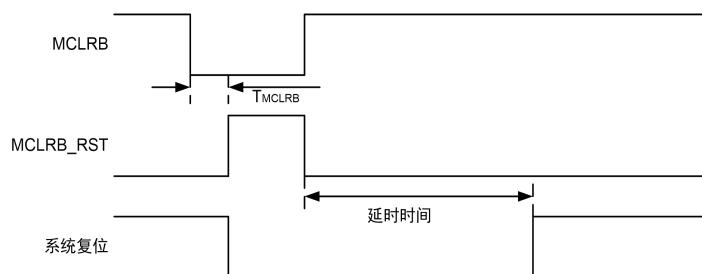
- 合理使用看门狗复位电路
- 降低系统的工作频率
- 合理采用外部复位电路（电压偏移复位电路、外部IC复位）

注：二极管 RC 复位电路电压偏移复位电路、外部 IC 复位防止系统进入死区。

#### 4.5 外部复位

当外部复位端口 MCLRB 使能且输入一个持续时间超过 **T<sub>MCLRB</sub>** 的低电平时，产生外部复位。

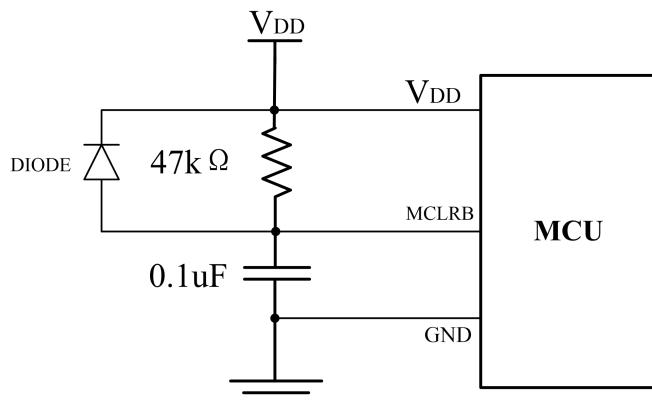
外部复位示意图：



注： $T_{MCLRB}$  需大于 200μs（典型值）。

### 4.5.1 二极管 RC 复位电路

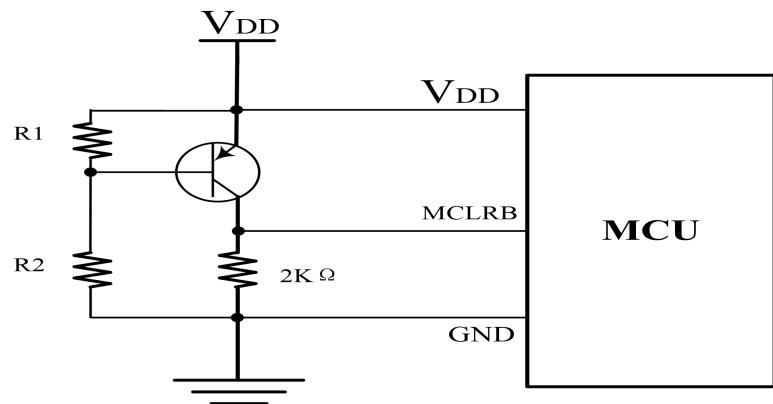
在基本 RC 复位电路上增加一个二极管（DIODE），对于电源异常情况，二极管正向导通使电容快速放电并与 VDD 保持一致，避免复位引脚持续高电平、系统无法正常复位。



### 4.5.2 电压偏置复位电路

电压偏置复位电路是一种简单的电压检测复位电路，调整电压检测点，可以解决系统死区问题。电路中，R1 和 R2 构成分压电路，当 R1 和 R2 的分压值高于三极管的开启电压时，三极管集电极输出高电平，单片机正常工作；当 R1 和 R2 的分压值低于三极管的开启电压时，集电极 C 输出低电平，MCU 复位。

对于不同应用需求，选择适当的分压电阻。分压电阻 R1 和 R2 在电路中要耗电，此处的功耗必须计入整个系统的功耗中。



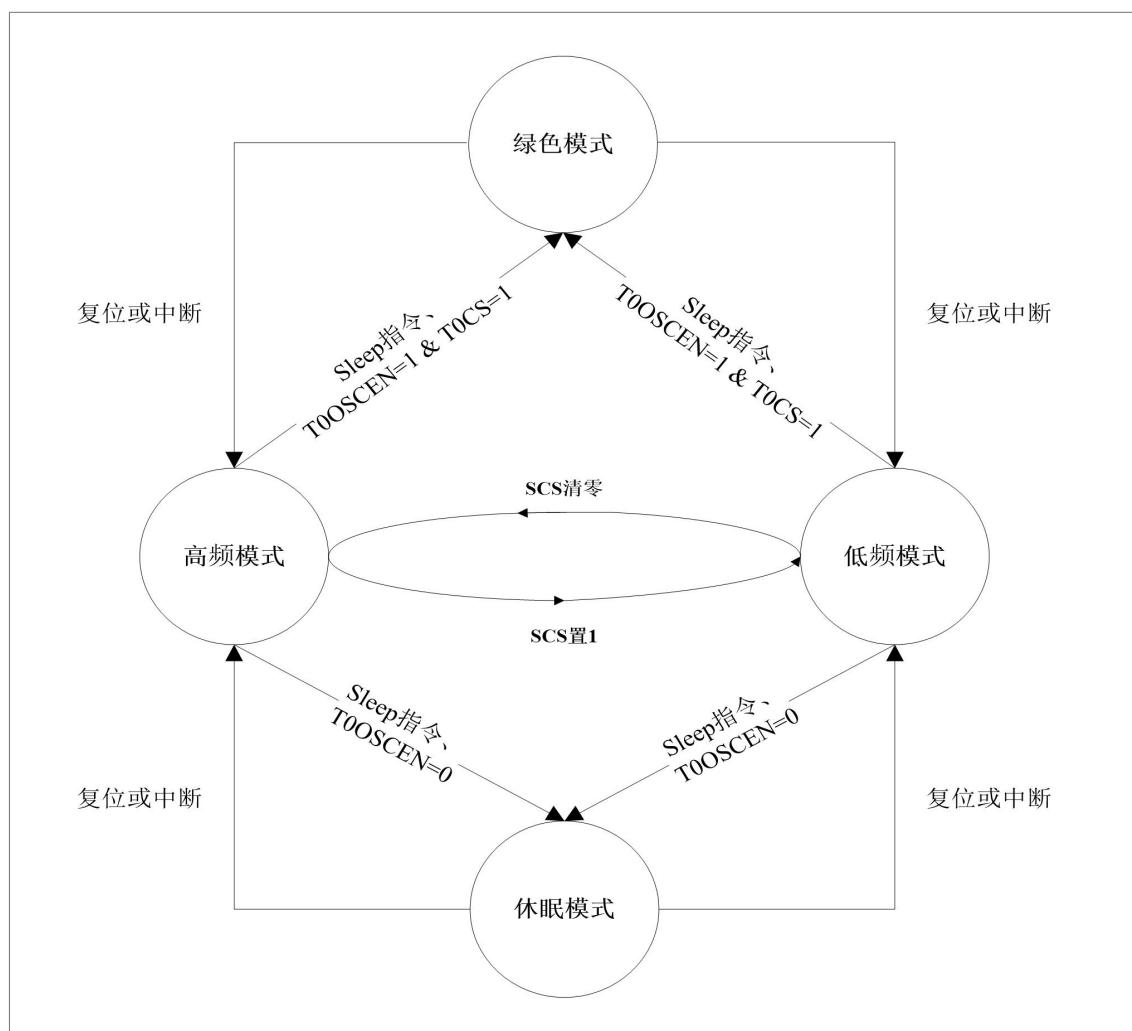
# 5 系统工作模式

## 5.1 概述

HC18P015A0可在如下四种工作模式之间进行切换：

- 高频模式
- 低频模式
- 休眠模式
- 绿色模式

系统复位后，工作于高频模式还是低频模式，由配置字决定。程序运行过程中，可以通过设置 SCS 位使系统在高频和低频模式之间切换。



## 5.2 休眠模式

SLEEP 指令可使 MCU 进入休眠模式，同时对 MCU 会产生以下影响：

- 系统主时钟的振荡器停止振荡
- RAM 内容保持不变
- 所有的输入输出端口保持原态不变
- 所有的内部操作全部停止(WDT 不受影响)

以下情况使 MCU 退出休眠模式：

- 有外部中断请求发生
- 有电平变化中断请求发生
- 有 WDT 溢出发生
- 定时器 0 计数溢出发生 (RTC 模式开启)
- 定时器 1 外部计数溢出发生
- LVD 的有效检测 (在休眠模式下使能 LVD 唤醒功能)
- 任何形式的系统复位发生

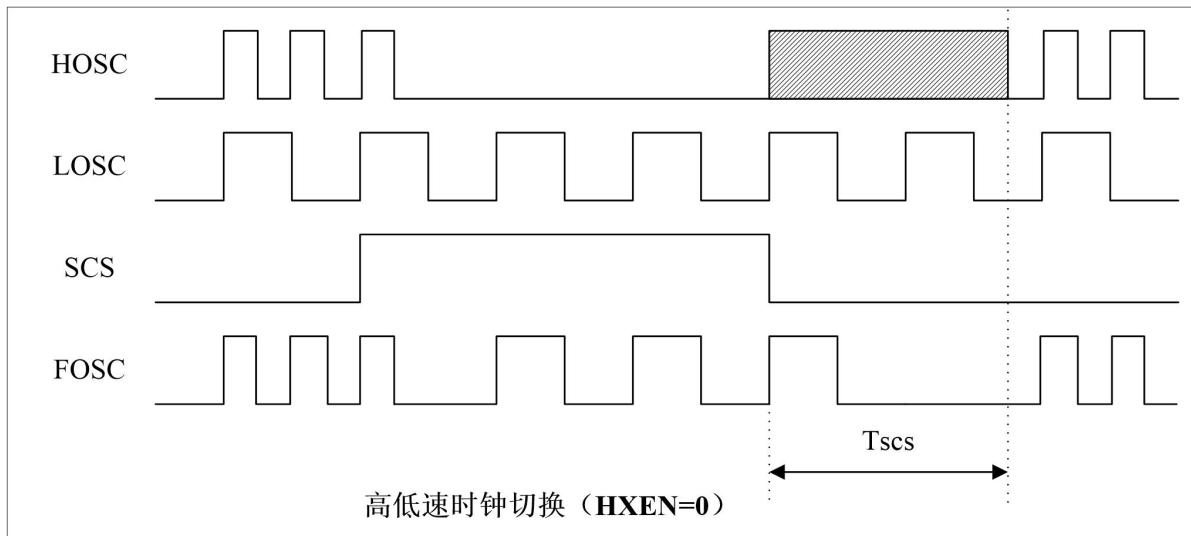
休眠模式下，系统停止了几乎所有的操作，所以整体功耗水平非常低。

注意：

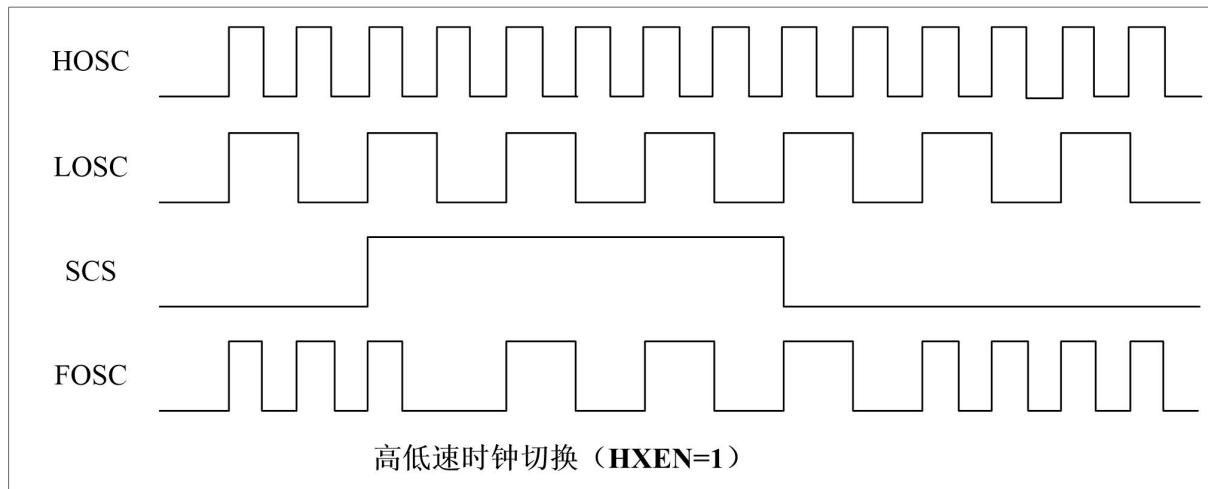
- 1、进入休眠模式并不会自动打开总中断，但只要有中断请求发生就唤醒系统，如果总中断未打开，系统继续执行下一条指令，否则响应中断服务。
- 2、因为WDT定时器的时钟源与系统主时钟无关，所以，即使系统进入休眠模式，WDT定时器仍会工作，但在休眠模式下WDT只能产生唤醒信号，并不会产生复位信号。在正常工作下，当WDT计数溢出时，芯片复位。
- 3、低功耗模式下，必须要禁止BOREN，否则工作电流在6  $\mu$  A左右。

## 5.3 高低频时钟切换

高低频切换时序：



高低频切换时序:



时钟切换时间（Tscs）计算:

$$Tscs = \text{高频振荡器起振时间} + \text{高频振荡器稳定时间}$$

不同类型高频振荡器的稳定时间表:

振荡器类型	高频振荡器稳定时间
内部高频 RC 振荡器	16 Clock
内部低频 RC 振荡器	4 Clock

## 5.4 唤醒时间

系统进入休眠模式后，系统时钟停止运行。外部中断把系统从休眠模式下唤醒时，系统需要等待振荡器起振定时器（OST）定时结束，以使振荡电路进入稳定工作状态，等待的这一段时间称为唤醒时间。唤醒时间结束后，系统进入高频或低频模式。

唤醒时间的计算如下：

$$\text{唤醒时间} = \text{起振时间} + \text{OST 定时时间}$$

不同类型振荡器 OST 定时时间表:

振荡器类型	OST 定时时间
内部高频 RC 振荡器	16 Clock
内部低频 RC 振荡器	4 Clock

注: 系统进入绿色模式后, 低频时钟正常运行。外部或内部中断将系统从绿色模式中唤醒不需要唤醒时间。

## 5.5 寄存器 OSCCON

50h	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
OSCCON	T0OSCEN	GP	GP	GP	GP	GP	HXEN	SCS
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR的值	0	0	0	0	0	0	0	q

注: q = 取值视条件而定

Bit7 T0OSCEN: 低频振荡器使能位

1 = 在低频或绿色模式下使能低频振荡器 (包括内部低频RC、外部低频晶振)

0 = 在低频或绿色模式下禁止低频振荡器 (包括内部低频RC、外部低频晶振)

Bit [6:2] GP: 通用功能寄存器位

Bit1 HXEN: 高频振荡器使能位

1 = 在低频或绿色模式下使能高频振荡器

0 = 在低频或绿色模式下禁止高频振荡器

Bit0 SCS: 高低频模式选择位

1 = 系统时钟选择为低频系统时钟

0 = 系统时钟选择为高频系统时钟

# 6 中断

## 6.1 概述

HC18P015A0 提供 6 个中断源：Timer0 定时器中断、INT0 外部中断、LVD 中断、端口电平变化中断、Timer1 定时器中断、PWM3 中断。系统从高频或低频模式进入睡眠模式时，INT0 外部中断、LVD 中断、端口电平变化中断和 Timer0/Timer1 中断在计数器模式和定时唤醒模式下可以将单片机唤醒。一旦程序进入中断，寄存器 INTECON 的位 GIE 将被硬件自动清零以避免再次响应其它中断。系统退出中断后，硬件自动将 GIE 置“1”，以响应下一个中断。

## 6.2 中断请求和标志寄存器

INTFLAG 中存放 INT0 中断、PORTB 电平变化中断、Timer0 中断请求标志。一旦有中断请求发生，则 INTFLAG 中对应位将被置“1”，该请求被响应后，程序应将该标志位清零。根据 INTFLAG 的状态，程序判断是否有中断发生，并执行相应的中断服务。

**INTECON 寄存器**

0Eh	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
INTECON	GIE	-	-	-	-	INTE	PBIE	T0IE
R/W	R/W	-	-	-	-	R/W	R/W	R/W
POR 的值	0	-	-	-	-	0	0	0

- Bit 7      GIE：中断总使能  
1 = 使能所有中断  
0 = 屏蔽所有中断
- Bit 2      INTE：外部中断使能位  
1 = 使能外部中断  
0 = 屏蔽外部中断
- Bit 1      PBIE：端口电平变化中断使能位  
1 = 使能端口电平变化中断  
0 = 屏蔽端口电平变化中断
- Bit 0      T0IE：Timer0 溢出中断使能位  
1 = 使能 Timer0 溢出中断  
0 = 屏蔽 Timer0 溢出中断

**INTFLAG 寄存器**

0Fh	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
INTFLAG	-	-	-	-	CMPF	INTF	PBIF	T0IF
R/W	R	R	R	R	R/W	R/W	R/W	R/W

POR的值	0	0	0	0	0	0	0	0
-------	---	---	---	---	---	---	---	---

- Bit 3      CMPF: 比较器中断标志位(软件清零)  
   1 = 比较器产生中断  
   0 = 比较器未产生外部中断
- Bit 2      INTF: 外部中断标志位  
   1 = INT0 产生外部中断  
   0 = INT0 未产生外部中断
- Bit 1      PBIF: PORTB 端口电平变化中断标志位  
   1 = PORTB 产生端口电平变化中断  
   0 = PORTB 未产生端口电平变化中断
- Bit 0      T0IF: Timer0 溢出中断使能位  
   1 = Timer0 产生 Timer0 溢出中断  
   0 = Timer0 未产生 Timer0 溢出中断

## 6.3 GIE 全局中断

只有当全局中断控制位GIE置“1”的时候程序才能响应中断请求。一旦有中断发生，程序计数器入栈，程序转至中断向量地址（ORG 0008H）。堆栈层数加1。

➤ 例：设置全局中断控制位（GIE）

```
BSF      INTECON,GIE ; 使能GIE
```

## 6.4 中断保护

有中断请求发生并被响应后，程序转至 0008H 执行中断子程序。

中断服务程序开始执行时，保存 W 寄存器、PCLATH 寄存器和 STATUS 寄存器的内容；结束中断服务程序时，恢复 W 寄存器、PCLATH 寄存器和 STATUS 寄存器的数值。

## 6.5 Timer0 中断

T0 溢出时，无论 T0IE 处于何种状态，T0IF 都会置“1”。若 T0IE 和 T0IF 都置“1”，系统就会响应 Timer0 的中断；若 T0IE = 0，则无论 T0IF 是否置“1”，系统都不会响应 Timer0 中断。

## 6.6 INT0 中断

INT0 被触发，则无论 INTE 处于何种状态，INTF 都会被置“1”。如果 INTF=1 且 INTE=1，系统响应该中断；如果 INTF=1 而 INTE=0，系统并不会执行中断服务。在处理多中断时尤其需要注意。

### OPTION 寄存器

41h	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
-----	-------	-------	-------	-------	-------	-------	-------	-------

以上内容仅为本文档的试下载部分，为可阅读页数的一半内容。如要下载或阅读全文，请访问：[https://d.book118.com/66806707703  
2006051](https://d.book118.com/668067077032006051)