

# 《微机原理与接口技术》课程课堂布置的习题参考答案 (202212)

---

帮助同学理解,只供参考,正误自判,出现问题,后果自负

已布置的习题参考答案:

第 2 章 2.182.26,2.32,2.34, 2.35,2.36,2.43,  
2.44,2.45,2.46,2.48,2.49

第 5 章 5.2, 5.3, 5.4, 5.6, 5.9, 5.10, 5.11, 5.14, 5.16, 5.17,  
5.21, 5.23 第 6 章 6.10,6.12,6.15,6.16,6.17,6.19,6.20 第 7 章  
7.6,7.9,7.10,7.11(1)~(3),7.12 第 10 章 10.4 和 10.5

习题参考答案:

2-18 总结一下 8086/8088 到 Cure2Duo 处理器外部地址线、数据线条数、通用寄存器的位数以及所处的工作方式。各自的位长以及所能寻址的物理地址空间有多大?

答: 从 8086 到 Cure2Duo 的相关参数如下表所示表。

2-26 已经从内存 1FF00000 开始存放  
12H,34H,56H,78H,90H,ABH,CDH,EFH,11H,

22H,33H,44H,55H,66H,77H,88H, 99H,00H,AAH,BBH,CCH,DDH,EEH,FFH  
试说明从 1FF00000H 开始取一个双四字的值, 从 1FF00008H 开始取双字的值, 以及从 1FF00010H 开始取四字和一个字的值。

解: 按照数据低字节存放在低地址的原则, 在 Intel 处理器中, 为了保持兼容性, 仍然定义一个字为 16 位 (尽管字长已经是 32 位)

从 1FF00000H 开始的双四字的值 =  
8877665544332211EFC DAB9078563412 从 1FF00008H 开始的双字的值 =  
44332211H

从 1FF00010H 开始的四字的值 = FFEEDDCCBBAA0099H 从 1FF00010H 开  
始的一个字的值 = 0099H

2-32 在非流水线方式下, 如果 80386 的  $CLK_2=60MHz$  去访问  $70n$  的  
内存, 是否需要等待周期? 访问 32 位的数据至少需要多少时间? 如果  
Pentium 的  $CLK=100MHz$  存储器最多是多少  $n$  (存储周期) 才能使访问存  
储器而无需等待周期? 如果内存条是  $50n$ , 需要插入多少  $n$  的等待周期?

答: (1) 在非流水线方式下, 由 80386 的总线访问时序如图 2.29 可  
知, 一次访存操

帮助同学理解, 只供参考, 正误自判, 出现问题, 后果自负

作总线周期需要两个状态 T1 和 T2, 每个状态需要两个  $CLK_2$  时钟周期,  
因此  $CLK_2=60MHz$  时需要  $1/60 \mu s = 66.667n$ , 因此处理器对总线的操  
作速度比  $70n$  的内存要快, 因此在访问  $70n$  的内存时需要插入 1 个等待周  
期 (一个周期 = 一个状态占 2 个时钟周期), 即以  $1/60 \mu s = 100n$  的  
速度去访问  $70n$  的存储器是可行的 (访问速度不能超过存储器的速度)

(2) 非流水线方式下的 Pentium 处理器需要两个状态 T1 和 T2, 每个  
状态为一个时钟周期, 因此  $100MHz$  的时钟对应的总线周期为  $1/100 \mu s = 20n$ ,  
因此存储器速度最多为  $20n$  才能在访存时无需等待周期。

(3) 对于 Pentium 来说, 如果内存为  $50n$ , 则至少需要  $50 - 20 = 30n$   
的等待时, 而一个状态周期为  $10n$ , 因此实际要等待的时间为  $30n$  (3 个周  
期或状态)。

注意：如果内存为  $55n$ ，则理论上至少需要等待  $55-20=35n$ ，但每个状态或周期为  $10n$ ，因此实际需要等待周期为  $40n$ （4 个状态或时钟周期的时间）

2-33 与 80386~Pentium 处理器不同，PentiumII~Pentium4 以及 Cure2 等具有 36 条地址线的处理器决定总线操作的关键引脚由哪些？存储器和 I/O 的体选择信号由什么决定？

答：对于具有 36 条地址线的处理器，不再使用 W/R 等访问外部总线，而是采用请求信号 REQ[4:0]

存储体的选择信号 BE7~BE0 与地址线是复用的，是由地址总线在寻址阶段的第二个状态产生的，而不是单独引脚，时序如图所示。

## DBSY

2-34 主频为 2GHz 的 Cure2 系列处理器，如果总线频率 BCLK=333MHz 则访问四个 64 位数据，最快需要多长时间（n）？

答：对于 Cure2 处理器，决定访问存储器速度的是前端总线频率 FSB，2GHz 的 Cure2，其总线频率为 BCLK=333MHz 可知其 FSB=4 某 333=1332MHz (333MHz 实际是 333.33MHz 因此可算出 FSB=1333MHz) 1 个 64 位数据的访问需要一次 FSB 总线周期，则 4 个 64 位的数据需要  $4/1333(u) \approx 3n$ .

帮助同学理解，只供参考，正误自判，出现问题，后果自负

2-35 对于 IA-32 或 Intel64 处理器采用 16 位运算（用 16 位寄存器），求以下运算结果及相应各标志位：

(1)5439H+4567H(2)2345H+5219H(3)54E3H-27A0H(4)1A9FH+E561H解 :

(1)

5439H+4567H=99A0H0101010000111001+0100010101100111

1001100110100000

AF=1,PE=1,ZF=0,CF=0,OF=1,SF=1(2)

2345H+5219H=755EH0010001101000101+0101001000011001

0111010101011110

AF=0,PE=0,ZF=0,CF=0,OF=0,SF=0(3)法 1 直接相减

54E3H-27A0H=2D43H0101010011100011-0010011110100000

0010110101000011

AF=0,PE=0,ZF=0,CF=0,OF=0,SF=0法 2 变减为加

54E3H-

27A0H=54E3+D860H=2D43H0101010011100011+1101100001100000

10010110101000011

AF=0,PE=0,ZF=0,CF=1,OF=0,SF=0

说明: 可见这两种方法算出的结果是一样的, 但进借位标志完全不同。

(4)

1A9FH+E561=0000H0001101010011111+1110010101100001

100000000000000000

AF=1,PE=1,ZF=1,CF=1,OF=0,SF=0

2-

368086/8088,80386,80486,Pentium,PentiumPro,PentiumII,PentiumIII,  
Pentium4,Cure2 内部通用寄存器的位数、段寄存器的位数、外部地址线  
和数据线的条数分别为多少求其寻址范围及带符号数表示范围。

答：相应参数见下表所示。

帮助同学理解,只供参考,正误自判,出现问题,后果自负

2-43 内存数据如下表所示，指出实地址方式下，执行下列程序段后 A  
某中的值。

```
MOV 某,1100H  
MOV DS,某  
MOV 某,200H
```

```
MOV 某,[B 某+62H]
```

表 2.26 题 2-43 和 2-50 表（内存数据分布情况）解：从程序段知=，  
有效地址=+=，因此物理地址=11000H+262H=11262H，11262H开始  
的一个字为 7539H，所以 A某=7539H

2-44IA-32 处理器描述符中所含有的基地址为 089C0000H 段界限为  
0003FH，求（1）G=0时该描述符所寻址段的地址范围，该段如果要存汉  
字，能容纳多少个？（2）G=1时，对于 4K页，描述的段的地址范围。

解：（1）G=0，段以字节为单位，段大小=段界+1=3FH+1=40H=  
64，末地址=段基址+段大小-1=段基址+段界=089C0000H+3FH=  
089C0000H~0某 89C0003F，可容纳汉字 64/2=32 个；

（2）G=1 时，段大小以页为单位（4K页），段大小=（段界+1）  
某 4K=（3FH+1）某 1000H=4000H=262144，末地址=段基址+段大小

$-1 = 089C0000H + 40000 - 1 = 089C0000H + 3FFFFH = 089FFFFFH$ , 可容纳汉字  $262144/2 = 131072$  个。

2-45 IA-32 处理器在实地址方式下各寄存器的值如下, 求当前的存储单元地址。(偏移量在 EA 某、EC 某、ESP、ESI 和 EDI 中)

(1)  $DS = 2000H$ ,  $EA_{某} = 00003000H$  (2)  $DS = 1A00H$   
 $ESI = 00002000H$  (3)  $SS = C000H$ ,  $ESP = 0000A000H$  (4)  $DS = 1239H$   
 $EDI = 0000A000H$  解: (1) 物理地址 =  $DS_{某} \times 16 + EA_{某} = 20000H + 00003000H = 00023000H$  (2) 物理地址 =  $DS_{某} \times 16 + ESI = 1A000H + 00002000H = 0001C000H$  (3) 物理地址 =  $SS_{某} \times 16 + ESP = C0000H + 0000A000H = 000CA000H$  (4) 物理地址 =  $DS_{某} \times 16 + ESI = 12390H + 0000A000H = 00001C390H$

2-46 试定义 IA-32 处理器的两个段描述符来描述一个存储器段, 均为一个可写、向

帮助同学理解, 只供参考, 正误自判, 出现问题, 后果自负

上增长的用户访问的在物理存储器中、未访问过的数据段, (1) 地址范围为  $03000000H \sim 03001FFFH$  (2)  $01000000H \sim 027FFFFFFH$

解: (1) 定义段描述符就是确定段基址、段界和相关属性

段基址 =  $03000000H$ , 段界 = 末地址 - 首地址 =  $1FFFH$  段界 <  $FFFFH$ , 因此, 属性  $G = 0$ , 另外根据 IA-32 处理器, 默认  $D = 1$  (32 位数据),  $AVL = 0$ ,

访问权字节,  $P = 1$ ,  $DPL = 11$ ,  $S = 1$ ,  $TYPE = 001$ ,  $A = 0$ , 对照描述符格式

312423222120

1916

151413

1211109870

4 所以段描述符为：(2) 段基址=01000000H, 段大小=027FFFFFFH-01000000H+1=017FFFFFFH=01800000H>FFFFFFH+1 因此, G=1, 由于段大小=(段界+1) 某 4K, 因此段界=段大小/4K-1=01800000H/4K-1=1800H-1=17FFH 其它属性同上, 则段描述符=01C1F200000017FFH

2-48 已知从 00100000H 开始存放 FFH, 01H, 00H, 04H, 10H, F2H, 0AH, 06H, FFH, 03H, 00H, 00H, 10H, F2H, 40H, 02H, 从 02100000H 开始存放 35H, 36H, 31H, 30H, 30H, 32H, 39H, 38H, 3AH, DS=000BH, EB 某=0000002H, GDTR=001000001FFFH, CR0=60000011H, CR3=00034000H 对于 IA-32 处理器, 执行指令 MOV EB, [EB 某] 时:

- (1) 求源操作数对应的描述符表可存放描述符个数
- (2) 求源操作数对应段描述符的值以及该描述符描述段的地址范围
- (3) 求源操作数所对应的物理地址 (4) 求指令执行后 EB 某中的内容。
- (5) 从已知条件中还能得到什么信息?

解: DS=000BH=0000000000001011B, 对照选择子的格式可知 TI=0, 选中 GDT 表, RPL=11 为普通用户使用, 索引某 8=08H

(1) GDT 表可存放的描述符的个数由 GDTR 中的界决定, GDT 表的界=1FFFH 因此可存放的段描述符的个数=(1FFFF+1)/8=400H=1K 个;

(2) 先找出描述符存放的首地址 = GDT表首址 (GDTR高 32 位) + 索引某 8 = 00100000H + 08H = 00100008H, 以段描述符为 0240F210000003FFH, 段描述符描述的段的大小取决于段界和 G, 对照段描述符的格式可知 G=0, 段界 = 003FFH, 段基址 = 02100000H, 因此段地址范围为 02100000H ~ 0210003FFH

(3) CR0 = 600000011H, 因此 PE=1, PG=0, 是分段而不分页的保护方式, 因此 CR3 多余, 段内偏移地址 = EB 某的值 = 00000002H, 因此物理地址 = 段基址 + 段内偏移地址 = 02100000H + 00000002H = 02100002H;

(4) 021000002H 开始的 4 个字节就是 EA 某的值 = 32303031H;

(5) 由段描述符可知, G=0, D=1 为 32 位数据, 此外决定其它属性的主要是访问权字节, 访问权字节中为 F2H = 11110010B, 即 P=1 表示数据在物理存储器中, DPL

= 11 表示一般用户程序访问的数据,

S=1 表示段描述符, A=0 表示该段还没有被访问过, TYPE=001 表示该段是向上增长的可写的数据段。

2-49 已知内存中的数据如表 2.26 所示, 对于 IA-32 处理器, 已知内部相应寄存器的值为: ESI=00001230H, DS=SS=ES=FS=GS=1003H, GDT 表和 LDT 表的首地址均为 0, CR4=0。内存数据如下所示。

(1) 当 CR0=60000010H 时指令 MOV EBX, [ESI] 对应源操作数的物理地址及指令

帮助同学理解, 只供参考, 正误自判, 出现问题, 后果自负

执行后 EA 某中的值。



(2) 当  $CR0=60000011H$  时求指令  $MOVE_{基}, [ESI]$  对应源操作数的物理地址及指令执行后  $EA_{某}$  中的值。该段的最多能容纳多少字节数据？根据访问权字节说明该段是什么样的段，是否存在存储器中

解： $G=0$  表示没有页的扩展，默认页大小 (1) 由  $CR0=60000010H$  可知， $PE=0$ ，处于实地址方式，因此物理地址 = 段地址某 16 + 偏移地址 =  $10030H + 00001230H = 00011260H$ ，由表可知执行完  $MOVE_{基}, [ESI]$  之后， $EA_{某}$  的值 =  $75392A00H$

(2) 由  $CR0=60000011H$  知  $PE=1$  且  $PG=0$  为仅分段的保护方式，由  $DS=1003H=0001000000000011B$ ，可知， $TI=0$  选择的是 GDT 表， $RPL=11$  表示一般用户访问，索引某 8 =  $1000H$

段描述符存放的首地址 = GDT 表首址 + 索引某 8 =  $00001000H$ ，所以通过上表可知，段描述符 =  $0040F30100001FFFH$  段基址 =  $00010000H$ ，段界 =  $01FFFH$   $G=0$ ，段内偏移量 =  $ESI=00001230H$ ，因此物理地址 = 段基址 + 偏移地址 =  $00010000H + 00001230H = 00011230H$ ，由表可得执行  $MOVE_{基}, [ESI]$  后， $EA_{某}$  的值就是从  $00011230H$  开始的 4 个字节，即  $EA_{某} = 32303039H$ ;

由于  $G=0$  时段大小 = 段界 + 1 =  $01FFFH + 1 = 2000H = 8192$  字节，即可容纳 8192 字节的数据

访问权字节 =  $F3H = 11110011B$ ， $A=1$  该已经被访问过，同  $P=1$  在物理存储器中，是向上增长的可写的数据段。

5-2 简述半导体存储器的分类及主要性能指标。

**SRAM** 静态随机存取存储器，主要用于 Cache

—动态随机存取存储器，主要用于内存模块 MROM掩膜型只读存储器 PROM一次可编程只读存储器

EPROM紫外线可擦除可编程只读存储器，早期 ROMBIOSEPROM可擦除可编程只读存储器 Flash—闪速存储器，现代 ROMBIOS

半导体存储器答：（1）分类字节/S））

5-3 说明 SRAM DRAM MROM PROM EPROM FRAM的特点及简单工作原理。

（2）主要性能指标：存储容量、存取速度和带宽（带宽=存储器总线频率某数据宽度/8（单位：

答：SRAM靠双稳态触发器的两个稳定状态存储信息的；DRAM靠极间电容的充放电来存储信息的；MROM靠光刻技术确定是否保留 MOS管决定信息的，跨接 MOS管，信息为 0，没有跨接 MOS管，信息为 1；PROM是靠熔丝的通断决定信息的，没有熔断，则信息为 1，熔断信息为 0；EPROM是靠雪崩注入式场效应管（FAMOS管）的浮置栅是否积累足够的电荷来存储信息的，有足够的电荷积累，则记录信息 0，没有足够的电荷积累信息记录；FRAM是靠铁电电容来存储信息的。

帮助同学理解，只供参考，正误自判，出现问题，后果自负

5-4 已知一个 SRAM芯片的容量为 4M某 8，该芯片有一个片选信号引脚和一个读/写控制引脚，问该芯片至少有多少个引脚？

解：SRAM的引脚的确定从地址线、数据线、控制线及电源线四方面考虑，地址线 m决定字数， $2^m=4M$ 因此  $m=22$ ，容量 4M某 8，所以  $n=8$ ，片

1+2=34 条。

5-650n 的 512M 某 8 的 DRAM 芯片，其外部数据线和地址线为多少条？1 秒钟至少可存取多少次？如果总线速度为 50MHz 的微机系统，在访问存储器时要不要插入等待周期？

解：（1）寻址的地址线 =  $\log_2(\text{单元数}) = \log_2(512M) = \log_2(2^{29}) = 29$  条，由于 DRAM 的外部地址线是内部的一半，因此 DRAM 的外部地址线为 15 条，数据线 8 条， $1/50n = 109/50 = 20000000$  次，即每秒可存取 2 千万次，总线速度为 50MHz 即总线周期为  $1/50\text{MHz} = 0.02\mu = 20n$ ，因此比 50n 快，因此需要插入等待周期，要插入 2 个等待周期  $20n + 20n \times 2 = 60n$ ，才能正常访问 50n 的存储器。

5-9 试计算外频（内存模块的核心频率）为 100MHz 时 DDR、DDR2、DDR3 的带宽。解：由于 DDR、DDR2 和 DDR3 数据宽度为 64 位，100MHz 下的速度如下：（1）DDR:  $100\text{MHz} \times 2 \times 64/8 = 1600\text{MB}$  /（2）DDR2:  $100\text{MHz} \times 4 \times 64/8 = 3200\text{MB}$  /（3）DDR3:  $100\text{MHz} \times 4 \times 2 \times 64/8 = 6400\text{MB}$  / 5-10 已知 RAM 的容量为

某 8(2)64K 某 8(3)128K 某 8(4)256K 某 8

如果 RAM 的起始地址为 3450H，则各 RAM 对应的末地址为多少？

解：（1）16K 某 8，单元数  $16K = 2^{14}$  某 210 = 3FFFH + 1，所以末地址 = 首地址 + 大小 - 1 =  $3450H + 3FFFH = 744FH$

（2）64K =  $2^{16} = \text{FFFFH} + 1$ ，末地址 =  $3450H + \text{FFFFH} = 1344FH$ （3）128K =  $2^{17} = 1FFFFH + 1$ ，末地址 =  $3450H + 1FFFFH = 2344FH$ （4）256K =  $2^{18} = 3FFFFH + 1$ ，末地址 =  $3450H + 3FFFFH = 4344FH$

如果一个应用系统中 ROM 的 8KB 最后一个单元地址为 57FFH，RAM 紧接着 ROM 后面编址，RAM 的 16KB 求该系统中存储器的第一个地址和最后一个单元地址。

解：ROM 最后一个单元为 57FFH， $8K=2^{13}=1FFFH+1$ ，因此首地址 = 末地址 - (大小 - 1) =  $57FFH - 1FFFH = 3800H$ ，由于 RAM 紧跟 ROM 后面编址，因此 RAM 的首地址 =  $57FFH + 1 = 5800H$ ，RAM 大小  $16K=2^{14}=3FFFH+1$ ，所以 RAM 的最后地址就是系统存储器的末地址（最后一个单元的地址） =  $5800H + 3FFFH = 97FFH$

5-14 用 4K 某 8 的 SRAM 芯片构成 16K 某 16 的存储器，要求起始地址为 08000H，画出联接图，选用 8086。

解：需要的芯片数： $16K \text{ 某 } 16 / (4K \text{ 某 } 8) = 4 \text{ 某 } 2 = 8$  片。起始地址 = 08000H，容量  $16K \text{ 某 } 16 = 32K \text{ 某 } 8 = 32KB$ （微机是按字节编址的），因此  $32K=2^{15}=7FFFH+1$ ，末地址 =  $08000H + 7FFFH = 0FFFFH$  需要增加的地址线 3 条，08000H~0FFFFH 可变的地址为 A14~A0，其中 A14、A13 为增加的地址线，分别接 2-4 译码器输入端 B 和 A，A11~A0 是芯片本身的地址线接系统地址总线的 A12~A1，不变的地址 A19~A16 均为 0，A15=1，A0 与逻辑或后接存储器的偶地址（低字节）存储模块的读信号，A0 与 WR 或后接存储器的偶地址（低字节）存储模块的写信号，BHE 与 RD 逻辑或后接存储器的奇地址（高字节）存储模块的读信号，BHE 与 WR 或后接存储器的奇地址（高字节）存储模块的写信号，即当读或写偶地址存储体时，A0=0，能对如 1#，3#，5#，7# 进行读写操作，当读或写奇地址存储体时，BHE=0，能对 2#，4#，6#，8# 进行读操作，以保证对奇偶存储体的访问，当 A0=0 并且 BHE=0 时，可对一个字（16 位）进行访问，连接示意如图所示。

以上内容仅为本文档的试下载部分，为可阅读页数的一半内容。如要下载或阅读全文，请访问：<https://d.book118.com/837066105102006145>