

@考试必备

备考专用资料

科学规划内容—系统复习  
备考题库训练—题海战术  
多重模拟测试—强化记忆  
高频考点汇编—精准高效  
历年真题演练—考前冲刺

注：下载资料前请认真核对、仔细预览，确认无误后再点击下载。

祝您逢考必过，成功上岸，一战成名

# 桂林电子科技大学 2014 年研究生统一入学考试试题

科目代码：908

科目名称：电子技术综合（B）

请注意：答案必须写在答题纸上（写在试题上无效）。

## 1. 计算题（25 分）

电路如图 1 所示，已知  $\beta = 100$ ， $U_{BE} = 0.7V$ ， $U_{CES} = 0.5V$ 。试求：

- (1) 求静态工作点  $I_{CQ}$ 、 $U_{CEQ}$ ；
- (2) 如果逐渐增大正弦输入信号幅度，输出电压首先出现顶部失真还是底部失真？
- (3) 为了获得尽量大的不失真输出电压， $R_b$  应增大还是减小？

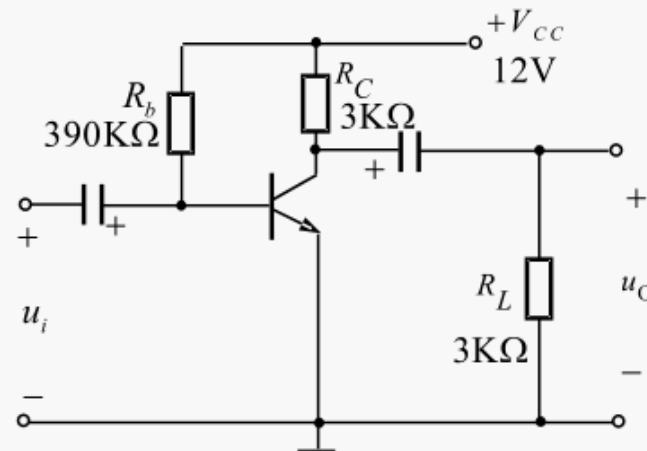


图 1 晶体管电路

## 2. 分析题（25 分）

在图 2（a）所示的电路中，设集成运放均为理想运算放大器，其最大输出电压  $U_{OPP} = \pm 12V$ 。

- (1) 分析  $A_1$ 、 $A_2$  和  $A_3$  各组成何种基本应用电路；
- (2) 已知  $u_i$  为正弦波见图 2（b），峰值为 1V，试分别写出  $u_{o1}$ 、 $u_{o2}$  和  $u_o$  与输入电压之间的关系表达式，并画出  $u_{o1}$ 、 $u_{o2}$  和  $u_o$  的波形，要求标上各电压的幅值。

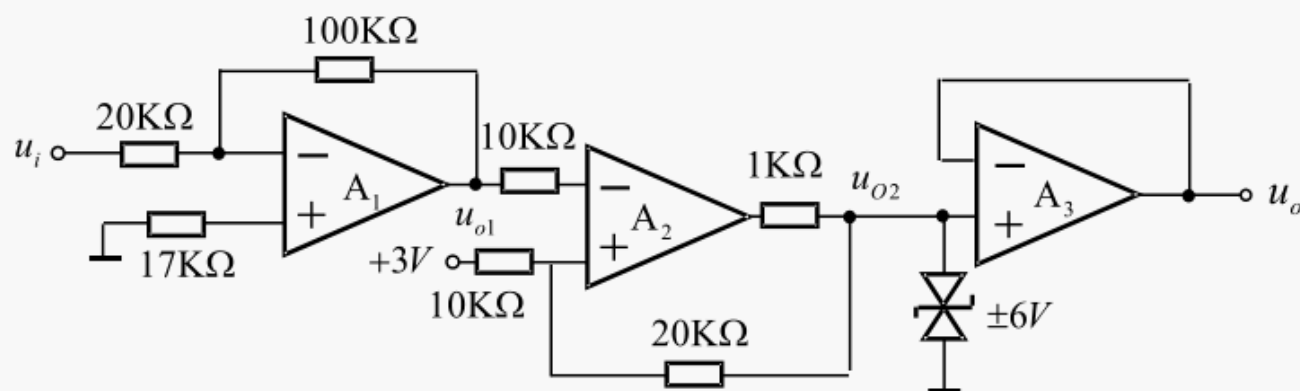


图 2（a）集成运放电路

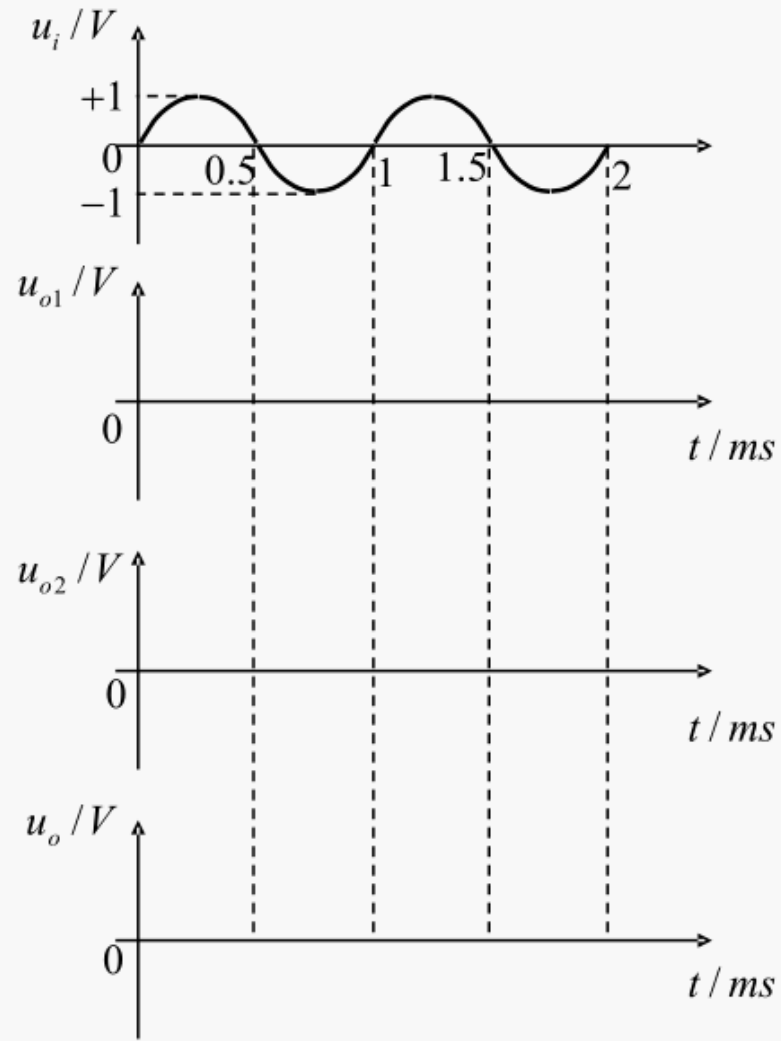


图 (b) 电路输入/输出波形

### 3. 计算题 (25 分)

已知图 3 所示电路,  $T_1$  和  $T_2$  的饱和管压降  $U_{CES}$  均为  $1V$ 。试回答以下问题:

(1) 为了提高输入电阻, 降低输出电阻并使放大性能稳定, 应该如何通过  $R_F$  引入何种类型反馈? 在图中画出连接方式。

(2) 在输出端得到的交流输出功率最大为多少, 此时的效率  $\eta$  和总管耗为多少?

(3) 在(1)情况下, 如要求  $U_s=100mV$  时  $U_o=5V$ ,  $R_F=?$

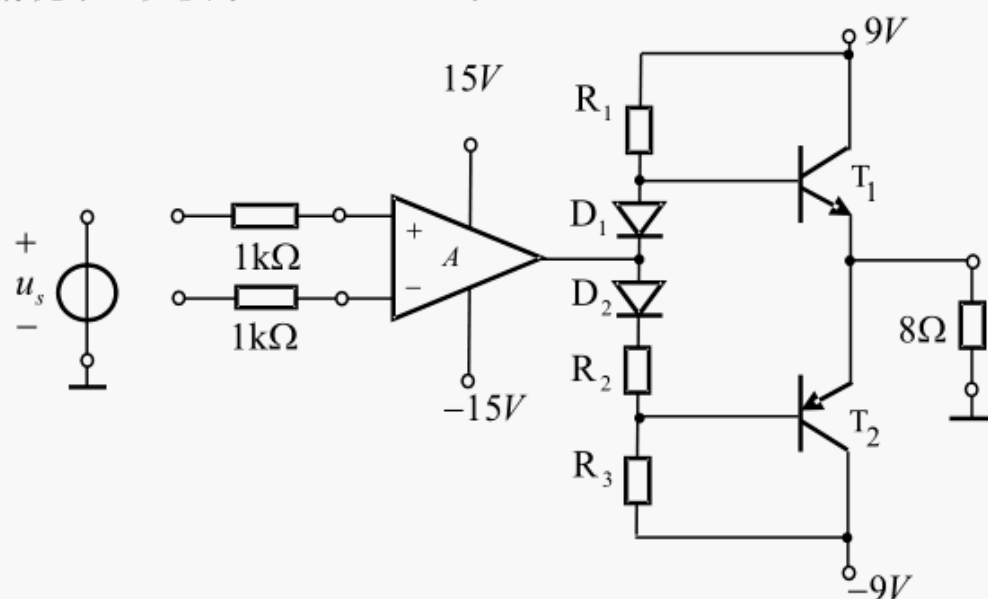


图 3 晶体管电路图

4. 选择填空题 (20 分)

(1) 若将一个 TTL 异或门 (输入端为  $A$ 、 $B$ ) 当作反相器使用, 则  $A$ 、 $B$  端应\_\_\_\_\_连接。  
 (4 分)

- (a)  $A$  或  $B$  有一个接 1
- (b)  $A$  或  $B$  有一个接 0
- (c)  $A$  和  $B$  并联使用
- (d) 不能实现

(2) 若  $y = \overline{\overline{AB} + C + D + C}$ , 则  $\bar{y} =$ \_\_\_\_\_。(4 分)

(3) 图 4 是带使能端 CMOS  $D$  触发器逻辑图, 当  $EN = 0$  时, 传输门 TG1\_\_\_\_\_, 传输门 TG2\_\_\_\_\_, 使  $Q =$ \_\_\_\_\_。(12 分)

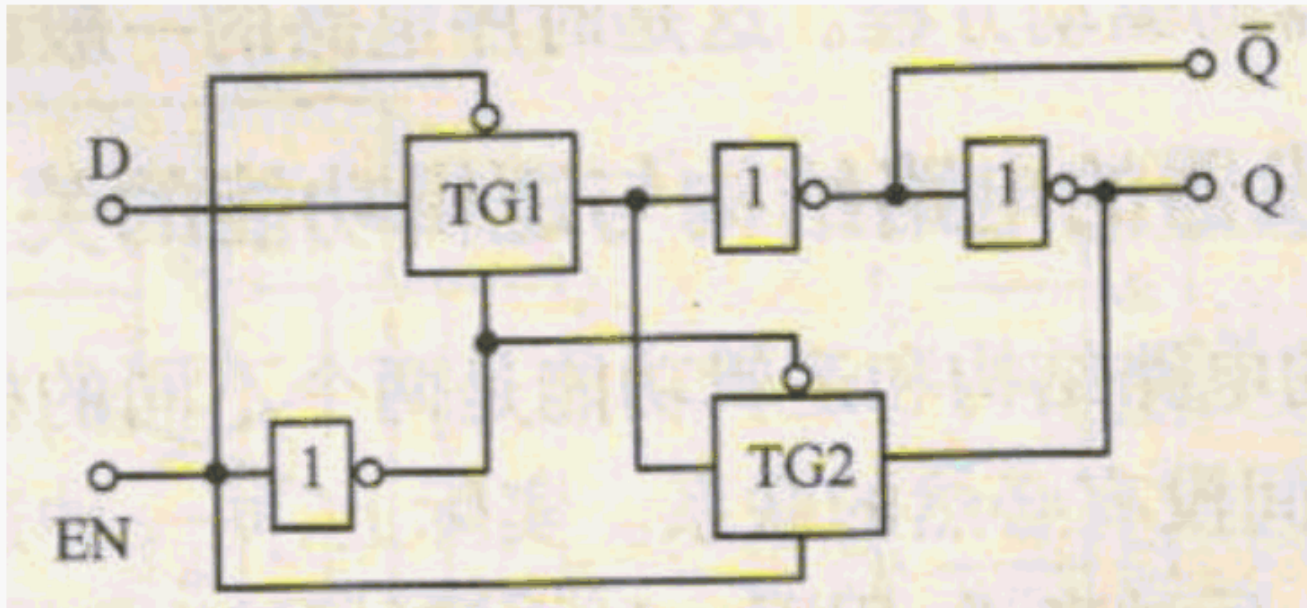


图 4  $D$  触发器逻辑图

5. 简答题 (30 分)

用与非门设计四变量的多数表决电路。设输出为  $F$ , 当输入变量  $A$ 、 $B$ 、 $C$ 、 $D$  有三个或三个以上为 1 时, 输出为 1; 输入为其他状态时输出为 0。

- (1) 列出真值表;
- (2) 作函数卡诺图, 化简卡诺图;
- (3) 给出最简与或表达式, 设计符合要求的逻辑电路。

6. 计算题 (25 分)

逐次逼近型 A/D 转换器的 4 位 D/A 转换器输出波形  $V_o$  与输入电压  $V_i$  如图 5 所示。

- (1) 简述逐次逼近型 A/D 转换器的工作原理;
- (2) 转换结束时, 图 6 与图 7 的输出数字量  $D$  各为多少?
- (3) 若 4 位 D/A 转换器的最大输出电压为  $V_{omax} = 30V$ , 估计图 6 和图 7 两种情况下的输入电压范围是多少?

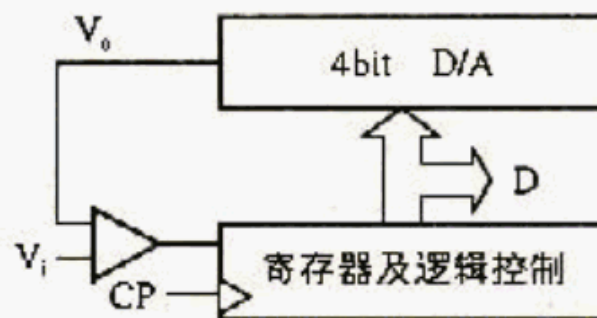


图 5 A/D 转换器结构图

以上内容仅为本文档的试下载部分，为可阅读页数的一半内容。如要下载或阅读全文，请访问：<https://d.book118.com/986025221225010143>